



THÈSE

PRÉSENTÉE A

L'UNIVERSITÉ BORDEAUX 1

ÉCOLE DOCTORALE DES SCIENCES PHYSIQUES ET DE L'INGÉNIEUR

Par Guillaume BASCOUL

POUR OBTENIR LE GRADE DE

DOCTEUR

SPÉCIALITÉ : ÉLECTRONIQUE

**Applications de la cartographie
en émission de lumière dynamique (Time Resolved Imaging)
pour l'analyse de défaillance des composants VLSI**

Directeur de recherche : M. Dean LEWIS

Responsable CNES : M. Philippe PERDU

Soutenue le : 18/10/2013

Devant la commission d'examen formée de :

*Mme BAFLEUR, Marise
M. LEWIS, Dean
M. PERDU, Philippe
M. POUGET, Vincent
M. TORRES, Lionel
M. ZIMMER, Thomas*

*LAAS / CNRS
Université de Bordeaux 1
CNES
IES / CNRS
Polytech'Montpellier / LIRMM
Université de Bordeaux 1*

*Directrice de Recherche (Rapporteur)
Président
Expert Senior
Chargé de Recherche
Professeur (Rapporteur)
Professeur (Président du Jury)*

Remerciements

Cette thèse a été réalisée au Centre National d'Etudes Spatiales (CNES) de Toulouse au sein du service Assurance Qualité et Laboratoire d'Expertise (AQ/LE) avec la collaboration du laboratoire IMS de l'Université de Bordeaux 1. Ces travaux n'auraient pas pu être accomplis sans le support d'un grand nombre de personnes qu'il m'importe de remercier.

Pour commencer, je voudrais exprimer toute ma gratitude à Monsieur Philippe PERDU, expert senior au CNES, pour l'encadrement qu'il a pu m'offrir durant ces trois années ainsi que pour ses conseils avisés et sa permanente bonne humeur. J'adresse également mes remerciements à Monsieur Dean LEWIS, président de l'Université de Bordeaux 1, pour ses conseils et son support dans mon travail.

Je remercie Monsieur Patrick SAUNIER, sous-directeur Assurance Qualité et Monsieur Francis PRESSECQ responsable du laboratoire d'Expertise pour m'avoir accueilli dans leurs établissements.

Je tiens à exprimer toute ma reconnaissance à Monsieur Kevin SANCHEZ et Monsieur Frédéric Bourcier du CNES pour les discussions techniques que l'on a pu avoir et leurs conseils éclairés que ce soit au laboratoire ou devant un tableau blanc.

Un grand merci à Jérôme DI BATTISTA, Jean-Christophe COURREGÉ, Christophe DENARDI, Vanessa CHAZAL, Fabien MESSEGER et Fabien BATTISTELLA de l'équipe THALES pour les discussions, les conseils et l'aide qu'ils ont pu me fournir.

Je remercie un ensemble de personnes que j'ai côtoyé au quotidien en tant que collègue de bureau, compagnon de pause-café ou partenaire de table pour les excellents moments que l'on a pu passer à refaire le monde (voire plus !). Merci donc à Jérôme DIBATTISTA, Nicolas COURJAULT, Katia KIRYUKINA, Fulvio INFANTE, Nina MENANT, Gregory SATTLER ainsi qu'aux nombreux stagiaires que j'ai pu rencontrer ou encadrer durant ma thèse.

Mes remerciements vont également droit à l'ensemble du personnel du CNES, de THALES, de FIALAB et d'INTRASPEC TECHNOLOGIES que je n'ai pas cité, mais avec qui j'ai pu passer d'agréables moments que ce soit au détour d'un couloir ou lors de pauses café prolongées ...

Il m'est impossible d'oublier l'équipe de la division Système d'HAMAMATSU PHOTONICS au Japon pour leur hospitalité et leur disponibilité durant les différents séjours dans leur établissement. Je remercie donc Atsuko KATAOKA, Toshihiro KUME, Tomonori NAKAMURA, Hirotohi TERADA et Yoshiyuki YOKOYAMA. Merci également à Sylvain PINEAUD et Jean ROUX de Hamamatsu France pour leur support.

Les travaux menés lors de cette thèse n'auraient pas été complets sans les échanges réalisés avec Guillaume CELI, Thierry PARRASSIN et Sylvain DUDIT de STMicroelectronics à Crolles. De plus, les collaborations avec Arkadiusz GLOWACKI de l'Université de Berlin et avec Samuel CHEF du LE2I (CNRS) à Dijon m'ont donné l'occasion d'aborder mes recherches avec des approches différentes, ainsi que de passer d'agréables moments au laboratoire et en conférences.

Pour finir, je tiens à exprimer ma profonde gratitude à mes parents, Cathy et Gilles, pour m'avoir toujours soutenu dans la poursuite de mes études, ainsi qu'à ma sœur Elodie pour son énergie communicative même à longue distance. Enfin je rends grâce à ma compagne, Sandra, source inépuisable de motivation, pour ses encouragements durant les phases de rédaction et pour sa patience même aux heures tardives.

Table des matières

Introduction	19
Chapitre I – Techniques de localisation de défauts en microélectronique	23
1. Observation des VLSI-ULSI	23
1.1. Propriétés physiques et optiques du silicium.....	25
1.1.1. Rappels sur la théorie des bandes du Silicium.....	25
1.1.2. Absorption du silicium	26
1.1.3. Indice de réfraction	27
1.2. La microscopie infrarouge pour l'analyse de défaillance	27
1.2.1. Microscopie infrarouge classique	27
1.2.2. Microscopie laser infrarouge	28
1.2.3. Limitation et amélioration de ces techniques d'observation	28
1.2.3.a. Lentille à immersion solide.....	29
1.2.3.b. La recherche de la résolution spatiale ultime.....	31
2. Emission de lumière statique.....	31
2.1. Principes physiques : électroluminescence dans le Silicium	31
2.1.1. Recombinaison inter-bande.....	31
2.1.2. Diffusion/Transition intra-bande	33
2.2. Moyens de détection de l'émission de lumière statique	34
3. Défauts dans les VLSIs et techniques optiques de localisation associées.....	36
3.1. Défauts « francs » (Hard Defects)	36
3.1.1. Circuit ouvert (open)	36
3.1.2. Court-circuit et routage.....	37
3.2. Défauts « ambigus » (Soft Defects).....	39
3.3. Autres défauts.....	41
3.3.1. Fuite de courant d'oxyde de grille	41
3.3.2. Latch-up	42
3.3.3. Défauts fonctionnels (timing / logique)	43
3.3.3.a. Génération de séquences de tests automatiques.....	43
3.3.3.b. Faisceau en mode sonde : EBT / LVP / EOP.....	44
3.3.3.c. Modulation de l'onde laser réfléchie en mode image: LVI / EOFM	44
3.3.3.d. Emission de lumière dynamique	45
4. Conclusion du chapitre I.....	46
Chapitre II – L'émission de lumière dynamique : de la théorie à la pratique.....	47
1. Principe physique de l'émission de lumière dynamique	47
1.1. Génération de photons dans un MOSFET saturé	47

1.2. Extrapolation à une structure CMOS.....	49
1.2.1. Cas de l'inverseur CMOS non-chargé.....	50
1.2.2. Cas de l'inverseur CMOS chargé.....	51
1.3. Effets engendrés par la diminution des dimensions.....	53
2. Moyens de détection de l'émission de lumière dynamique.....	55
2.1. Détecteur mono-point et photodiode à avalanche.....	55
2.2. Détecteur Multicanaux.....	57
2.3. Acquisition des données.....	59
2.3.1. Optimisation de la collecte de photons.....	59
2.3.2. Intégration de l'information.....	59
2.3.3. Principe de synchronisation.....	60
2.3.4. Structure des bases de données.....	62
2.4. Observation des données TRI.....	63
2.4.1. Visualisation par intégration spatiale.....	63
2.4.2. Visualisation « Trame par Trame » ou intégration temporelle.....	64
2.4.3. Visualisation en 3 Dimensions et 2 Dimensions (XT, YT).....	65
2.5. Capacité du détecteur.....	67
2.5.1. Validation sur le nœud 45nm.....	67
2.5.2. Bruit mesuré.....	68
2.5.3. Limitations du système TRI actuel.....	69
2.6. Limitations de la technique TRI.....	70
3. Conclusion du chapitre II.....	72
Chapitre III – Techniques d'analyses fonctionnelles basées sur l'émission de lumière dynamique.....	73
1. Processus d'analyse pour l'émission de lumière dynamique.....	73
2. Extraction du signal du bruit.....	75
2.1. Traitement STPC.....	75
2.2. Détection des fronts d'horloge.....	78
2.3. L'approche vecteur.....	82
2.4. La technique du Lock-In.....	84
3. Méthodes d'analyse de l'information.....	86
3.1. Analyse de l'activité.....	86
3.2. Propagation de signaux.....	88
3.2.1. Fonctionnement de l'algorithme.....	89
3.2.2. Exemples d'applications.....	94
4. Pattern matching ou filtrage par motif.....	96
4.1. Le pattern matching appliqué à la microélectronique.....	96
4.2. Base du Pattern Matching appliquée à l'émission de lumière dynamique.....	97
4.2.1. Construction de la base de données des transitions digitalisées.....	98
4.2.1.a. Définition et positionnement des volumes élémentaires d'analyses..	98

4.2.1.b. Extraction des transitions	99
4.2.2. Pattern de référence.....	100
4.2.3. Processus de comparaison.....	101
4.2.4. Exemples d'applications	103
4.3. Application du pattern matching au domaine du test	106
4.3.1. Exemple d'application du couplage pattern matching / Design for test.....	108
5. Application au domaine de la sécurité.....	112
6. Conclusion du chapitre III.....	113
Chapitre IV – Pistes de développement de nouvelles techniques pour l'analyse fonctionnelle basées sur l'émission de lumière dynamique	115
1. Thermographie infrarouge.....	115
1.1. Loi de Planck.....	116
1.2. Flux de photons détectable	117
1.2.1. Théorie	117
1.2.2. Expérimentations	118
1.2.2.a. Mesure de flux photothermique : détecteur MCP/InGaAs.....	118
1.2.2.b. Imagerie photothermique : détecteur InGaAs.....	122
1.3. Validation sur des composants réels	124
1.3.1. Montage électrique	124
1.3.2. Séparation des phénomènes émissifs.....	124
1.3.3. Vers une thermographie à haute fréquence.....	128
1.3.4. Conclusion et perspectives pour la thermographie IR	130
2. Couplage entre TRI et EOP	131
3. Observation des courants de fuite.....	132
4. Conclusion du chapitre IV	134
Conclusion.....	135
Chapitre V – Contributions scientifiques	139
Chapitre VI – Bibliographie.....	141
Chapitre VII – Annexes	151
1. Calcul de l'énergie cinétique d'un électron accéléré sous la grille d'un transistor MOS.....	151
2. Calcul de l'angle solide pour l'évaluation du flux de photons collecté par un objectif 50X.	152
3. Technique du Lock-in thermographique	153
Chapitre VIII – Glossaire	157
Résumé.....	164
Abstract.....	164

Table des figures

Figure I-1 : Coupe transversale observée au MEB. Composant en 45nm avec 9 niveaux métalliques (8 visibles) à gauche, et composant avec 6 niveaux métalliques à droite. (Crédits : Intel / UMC).....	23
Figure I-2 : Spectre en absorption optique du silicium cristallin en fonction de l'énergie des photons incidents et du dopage du matériau ($\times 10^{18} \text{cm}^{-3}$) [SoBe87].	26
Figure I-3 : Relevés expérimentaux de l'indice de réfraction du silicium en fonction de la longueur d'onde et de la température [Li80].....	27
Figure I-4 : Schéma optique de la microscopie sans SIL (gauche), avec SIL hémisphérique (milieu), et aplanatique (droite).	30
Figure I-5 : Recombinaison radiative pour un matériau à gap direct (a), et à gap indirect (b) [Rica97].	32
Figure I-6 : Spectre d'émission d'une jonction p-n polarisée en direct avec un courant de 0,5A et comparé à une distribution Normale[Boit04].	32
Figure I-7 : Recombinaison dans une diode polarisée en direct. Mécanisme émissif majoritaire seulement [Boit04].	33
Figure I-8 : Mécanismes émissifs d'une jonction PN polarisée en inverse [Boit04].....	34
Figure I-9 : Schéma d'un détecteur Si-CCD classique (gauche) et aminci pour une illumination par la face arrière (à droite) (Crédits Hamamatsu).	35
Figure I-10 : Rendement quantique d'une caméra InGaAs comparé à celui d'une caméra CCD illuminé par la face arrière (Crédits [GuSh00]).	36
Figure I-11 : Image SEI (à gauche) et optique (à droite) acquises par la face arrière d'un circuit comportant une ouverture sur une ligne. Crédits [JTBB99].	37

Figure I-12 : Acquisition OBIRCH (cercle rouge) et visualisation du défaut au microscope électronique à balayage (MEB). Crédits [LiMB07].....	38
Figure I-13 : Amplitude (a) et phase (b) d'une signature thermique mesurée sur un composant défaillant. Topographie du circuit (c). Crédits [ScAB12].....	39
Figure I-14 : Graphique (shmoo) représentant la dépendance en tension d'alimentation du défaut. (a) circuit fonctionnel, (b) circuit défaillant. Crédits [HaWi09].....	40
Figure I-15 : Cartographie SDL superposée à l'image optique du circuit. La zone sensible est pointée par la flèche (à gauche). Image MEB du défaut après coupe FIB (à droite). Crédits [HaWi09].	40
Figure I-16 : Cartographie D-TLS en variation de délai sur une chaîne d'inverseurs. On observe une plus forte variation sur l'inverseur défaillant (Crédits [SDBP06]).	41
Figure I-17 : Schéma d'un oxyde de grille défectueux[Boit04].....	42
Figure II-1 : Transistor MOS entrant dans l'état saturé.....	48
Figure II-2 : Schéma d'un inverseur CMOS seul (a) et chargé (b)	49
Figure II-3 : Caractéristique I/V d'un pMOS et d'un nMOS dans un inverseur CMOS..	50
Figure II-4 : Dépendances de V_{out} , I_{DD} , de l'intensité de l'émission du nMOS et du pMOS par rapport à V_{in}	51
Figure II-5 : Illustration du comportement de la tension de sortie V_{out} et de l'émission de lumière en fonction de la charge de l'inverseur CMOS	52
Figure II-6 : Schéma de l'intensité des pics d'émission de lumière des transistors nMOS et pMOS attendu lors de la commutation d'un inverseur CMOS.....	52
Figure II-7 : Représentation de la distribution énergétique du phénomène de photo émission.....	54
Figure II-8 : Simulation de la répartition en énergie des électrons dans le canal d'un FET en 65nm sous 1V (Crédits [TsFi01]).....	55
Figure II-9 : Schéma de principe du détecteur MCP (TRID)	58

Figure II-10 : Efficacité quantique du détecteur TRID Hamamatsu. Ancien (pointillés) et nouveau détecteur (trait plein).	59
Figure II-11 : Schéma illustrant le fonctionnement des modes de trigger du détecteur TRID. Sans repliement en haut et avec repliement en bas.	61
Figure II-12 : Illustration du fonctionnement du repliement dans le TriPhemos.	62
Figure II-13 : Visualisation temporelle de données TRI par intégration spatiale	63
Figure II-14 : Visualisation de signaux d'horloge (2) et de son complément (3). La boîte (1) contient la somme des 2 émissions.	64
Figure II-15. : Visualisation de la propagation d'un signal dans une chaîne d'inverseur. Trame n°1 haut à gauche jusqu'à trame n°10 en bas à droite. Image optique IR du composant en bas.	65
Figure II-16 : Affichage d'une base de données en 3D (gauche), XT (milieu), YT droite.	66
Figure II-17 : Visualisation volumique de la même base de données après filtrage.	67
Figure II-18 : Acquisition en émission de lumière dynamique sur une chaîne d'inverseurs en 65nm (gauche) et en 45nm (droite) durant 600s à 100MHz pour différentes tensions de polarisation du cœur.	68
Figure II-19 : Effet de la gigue de l'horloge sur une acquisition TRI. Cas sans repliement.	70
Figure II-20 : Effet de la gigue sur une séquence TRI avec repliement.	71
Figure III-1 : Logigramme du processus d'analyse TRI [PBHN11].	74
Figure III-2 : Illustration d'une boîte d'analyse STPC. Le photon central est en rouge et l'on compte 5 photons voisins.	76
Figure III-3 : Illustration de l'application du traitement STPC (droite) sur une base de données brute (gauche).	78
Figure III-4 : Principe de détection des fronts d'horloge.	79

Figure III-5 : Graphique représentant le nombre de photons en fonction du temps pour des tranches de 0,1ns (à gauche). Histogramme associé (à droite).	80
Figure III-6 : Graphique représentant le nombre de photons en fonction du temps (moyenne soustraite) pour des tranches de 0,1ns (à gauche).	80
Figure III-7 : Graphique représentant le nombre de photon en fonction du temps pour des tranches de 0,1ns (à gauche). Histogramme où l'information utile est noyée dans le bruit (à droite).	81
Figure III-8 : Schéma représentant les transitions apparaissant sur de la logique combinatoire à fréquence nominale (en haut) et à fréquence réduite (en bas).	83
Figure III-9 : Extraction des fronts d'horloge par l'approche vecteur.	84
Figure III-10 : Exemple d'une analyse d'activité sur un véhicule de test en 45nm composé de différentes chaines d'inverseurs.	87
Figure III-11 : Analyse de l'activité d'un microcontrôleur STM32 en 90nm.	88
Figure III-12 : Tracé de la fonction tangente entre -2π et 2π	90
Figure III-13 : Schéma représentant l'extraction des images à partir des tranches temporelles. Conversion de la base de données de photons (DB_{Ph}) en base de données d'images (DB_{Img}).	91
Figure III-14 : Schéma d'application du lock-in à la propagation de signaux (On considère le latch de la logique sur les fronts montants de l'horloge).	92
Figure III-15 : Application de l'algorithme de traitement pour la visualisation de la propagation du signal à une chaine d'inverseur en 45nm. Image de l'intensité cumulée (haut), image de phase (bas).	93
Figure III-16 : Application d'un masque à l'image de phase pour la superposition à l'image optique. Masque (haut), Image de phase masquée (milieu), Superposition (bas).	93
Figure III-17 : Images du FPGA au grossissement 5x. A gauche, l'image d'émission superposée à l'image optique IR. Au milieu l'image d'émission seule, à droite l'image de phase.	94

Figure III-18 : Image du FPGA sous 20x de grossissement. A gauche l'image optique superposée avec l'image en émission de lumière, au milieu l'émission de lumière seule, et à droite l'image de phase.	95
Figure III-19 : Visualisation 3D de l'image de phase en 20x sur le FPGA	95
Figure III-20 : Illustration du pattern matching sur des signaux électriques externes	97
Figure III-21 : Schéma représentant le positionnement des fenêtres d'extraction des états transitoires sur les fronts d'horloge (zones bleues). On note une transition 'φ', une non-transition '#' et un état indéterminé 'X'	99
Figure III-22 : Schéma montrant le fonctionnement de l'algorithme pour extraire les états des transitions à partir de la base de données de photons. Valeur du seuil bas $T_B=1ph$, seuil haut $T_H=4ph$	100
Figure III-23 : Illustration de la conversion d'un pattern d'états logiques en pattern de transitions.	101
Figure III-24 : Illustration d'une colonne de volumes pour la digitalisation de la base de données mesurée.....	102
Figure III-25 : Illustration du décalage de transitions lors de l'ajout d'un délai au pattern de référence.....	103
Figure III-26 : Schéma logique du véhicule de test, comportant deux inverseurs en entrée et sortie de la chaîne de données et de deux flip-flops pour le transfert de la donnée cadencé à la fréquence de l'horloge.	103
Figure III-27 : A gauche, image optique du véhicule de test (CMOS 45nm) (a), son émission de lumière (c) et la superposition à l'image optique (b). A droite, le pattern de test du composant.....	104
Figure III-28 : Signaux TRE collectés aux points A, B, C et D.	104
Figure III-29 : Visualisation en 3D des zones de corrélation du pattern de données (à gauche) et du pattern de l'horloge (à droite).....	105
Figure III-30 : Design du composant considéré. Les cercles indiquent les structures sur lesquelles la sortie est scannée par la chaîne de scan.....	108

Figure III-31 : Marquage des nœuds "N" incriminés par les hypothèses de fautes. ...	109
Figure III-32 : Signaux "S" simulés pour les différentes hypothèses.	110
Figure III-33 : Image en émission de lumière des signaux "S" (20x/60s/5MHz). Circuit FPGA en 130nm.	110
Figure III-34 : Zone d'émission de chaque signal "S" agrandi sous 175X (Solid Immersion Lens). Acquisition de 60s à 5MHz. Circuit FPGA en 130nm.	111
Figure III-35 : Chronogrammes issus des points "S"	111
Figure IV-1 : Courbe de la luminance spectrale calculée selon la loi de Planck pour une température de 400K.	116
Figure IV-2 : Luminance spectrale tracée pour différentes températures dans le domaine spectral d'un détecteur InGaAs. Echelle logarithmique à gauche et linéaire à droite.	117
Figure IV-3 : Schéma du setup expérimental pour la mesure du flux photonique thermique	118
Figure IV-4 : Image de l'acquisition de l'émission produite par le silicium et l'aluminium vue de la face arrière lors d'une acquisition de 60s. (A gauche le thermocouple)	119
Figure IV-5 : Courbe théorique (◆) et expérimentale (■) du flux de photons thermiques reçu par le détecteur en fonction de la température. La courbe théorique est calculée pour un rendement quantique de 100% et une émissivité de 1.....	119
Figure IV-6 : Rendement quantique du détecteur MCP/InGaAs	120
Figure IV-7 : Emissivité du silicium en fonction de la température et de la longueur d'onde [Sato67].	121
Figure IV-8 : Emissivité de l'aluminium en fonction de la longueur d'onde pour différentes températures et rugosités de surface [WeMu05].	121
Figure IV-9 : Flux photonique expérimental (■) et théorique (◆) au niveau du détecteur, mesuré et calculé pour différentes températures. La courbe théorique est	

corrigée en émissivité à 0,05 et tient compte du rendement quantique du détecteur.	122
Figure IV-10 : Images acquises avec une camera InGaAs observant le montage Figure IV-3 pour différentes températures. Intégration de 60s et soustraction d'un dark à 20°C. Changement d'échelle de la barre de couleur pour les températures élevées (voir Tableau IV-1).	123
Figure IV-11 : Schéma électrique d'une entrée du composant étudié.	124
Figure IV-12 : Circuit SN74HC04N recouvert d'une couche d'époxy en face avant. ..	125
Figure IV-13 : Transmission de 100µm de résine époxy noire (type package) sur le domaine spectral [900,1700nm].	125
Figure IV-14 : Acquisition de 60s sur la diode de protection recouverte d'époxy.	126
Figure IV-15 : Chronogramme de l'émission de lumière produite par la diode de protection (2) et par un transistor (1).	127
Figure IV-16 : Composant inverseur face avant sans la couche de résine à gauche et l'émission acquise après 60s d'intégration à droite. Un filtre à 0,1% en transmission a été utilisé pour cette acquisition.	127
Figure IV-17 : Chronogramme de l'émission de lumière produite par le circuit inverseur en surtension sans résine.	128
Figure IV-18 : Chronogramme de l'émission thermique d'une diode de protection (300s à 14KHz).	130
Figure IV-19 : Visualisation des tranches 1 (a), 2 (b) et 3 (c) en image binarisée. Superposition des tranches (d).	130
Figure IV-20 : Acquisition en émission de lumière statique sur le composant alimenté à 1V, les entrées reliées à la masse (5X, 180s).	133
Figure IV-21 : Acquisition TRI basse fréquence sur une porte NAND (1.2V, 250KHz, 175X, 3600s).	134
Figure VII-1 : Schéma d'une observation face arrière avec un objectif 50X.	153

Figure VII-2 : Réponse en température d'un composant soumis à une modulation de sa tension d'alimentation.153

Figure VII-3 : Schéma de principe de la détection lock-in appliqué à la thermographie infrarouge. (Crédit : [BrWL10])154

Liste des Tableaux

Tableau III-1 : Signaux "S" convertis en tableau de transitions. 'Φ' indique les transitions et '#' les non-transitions.....	111
Tableau III-2 : Tableau indiquant le score de similitude entre les signaux mesurés et les simulations réalisées pour les différentes hypothèses.....	112
Tableau IV-1 : Récapitulatif des changements d'échelle de la Figure IV-10.....	123

Introduction

Des décennies de recherche et de développement en microélectronique nous conduisent aujourd'hui vers des composants complexes, denses et ultra rapides. Nous ne savons pas encore où les limites de la miniaturisation vont s'arrêter même s'il apparaît que la mise sur le marché d'un transistor avec une grille de 5nm de large relève à l'heure actuelle d'un véritable défi. Mais qui aurait cru il y a même 15 ans que nous puissions atteindre déjà 22nm en 2012 ?

Le domaine du spatial quant à lui est resté bien loin de ces considérations de miniaturisation durant des années, privilégiant les technologies robustes et éprouvées afin d'assurer la fiabilité de ses véhicules et autres satellites. Comme aucune réparation n'est envisageable dans l'espace (sauf dans de rares cas), lors des premières phases d'étude le moindre composant (électronique, mécanique ou microélectronique) est éprouvé par différents tests (vieillesse artificielle à des températures extrêmes, stress électrique) afin de valider son fonctionnement pour la durée de la mission. S'ils ne sont pas qualifiés, des actions correctives sont appliquées aux différents composants entraînant encore de nombreuses vérifications. Toutes ces procédures de validation étant extrêmement longues, les composants qualifiés seront utilisés pour plusieurs missions successives.

Le domaine du spatial est aussi confronté à des problématiques économiques : comment envoyer plus de satellites, plus vite et moins cher ? Cela nécessite des moyens d'approvisionnement efficaces en composants de bonne qualité et à moindre coût. Bien que paradoxal, les grandes agences nationales ou internationales comme le CNES, la NASA, ou l'ESA sont aussi dépendantes des financeurs que peuvent l'être les concepteurs de nouvelles technologies grand public. Devant la montée de la densification des circuits électroniques, les producteurs de semi-conducteurs doivent faire évoluer leurs outils de production avec des investissements très importants en

contradiction avec de petites productions très spécifiques et un niveau de qualification de plus en plus exigeant. Le nombre d'industriels pouvant produire des circuits de qualité à un coût supportable est donc relativement restreint.

L'approvisionnement de certains composants déjà qualifiés pour le spatial depuis de nombreuses années est d'ores et déjà critique compte tenu de la migration de références vers des nœuds technologiques plus agressifs et donc moins éprouvés. Cependant, les besoins du spatial étant toujours plus importants en termes de charge utile (équipement servant à la mission du satellite), la miniaturisation des composants est un critère économique efficace pour motiver ce changement de génération technologique.

Actuellement le CNES utilise des ASIC fabriqués en 180nm et prévoit une migration vers une technologie en 65nm pour les 10 prochaines années. Les moyens d'analyse dont disposait le laboratoire d'expertise du CNES jusqu'en 2010 étaient orientés pour des technologies de nœud supérieur à 100nm, or il est impératif que les moyens d'analyse soient déjà opérationnels avant que les nouveaux composants en 65nm arrivent dans le laboratoire. Le CNES s'est donc doté en 2011 d'un nouvel instrument permettant des investigations sur des composants plus avancés. Ces nouveaux circuits sont non seulement plus performants, mais également plus complexes et embarquent de nombreuses fonctionnalités. Ceci implique généralement des tailles de puce assez grande (plus de 4cm²) avec un nombre de broches important (plus de 1000). L'émulation de tels composants est souvent complexe et nécessite des moyens de test électrique assez lourds. Il s'agit le plus souvent d'équipements industriels.

L'étape de la localisation de défauts du processus d'analyse de défaillance est souvent la plus difficile à réaliser, surtout avec l'évolution des technologies (miniaturisation, densification, nombre de couches croissants, ...) et des techniques de packaging (encapsulation, empilement, ...). Il est bien souvent très délicat d'accéder aux zones actives (face avant / arrière) et cela nécessite de longues préparations. De plus, les composants arrivant au laboratoire d'expertise doivent pouvoir être analysés avec relativement peu d'information. Les données de conception sont rarement accessibles et les procédures de test du fabricant sont généralement impossibles à récupérer. Il est donc essentiel de développer des techniques d'analyses pouvant s'appliquer avec peu de données fabricant.

Concernant les techniques les plus utilisées pour la localisation, l'émission de lumière et la stimulation laser sont toutes les deux très complémentaires. Elles permettent de bonnes investigations des défauts physiques dits « hard » correspondant généralement à des courts-circuits ou des circuits ouverts. Les défauts dits « soft » sont plus difficiles à localiser car ils n'apparaissent que sous certaines conditions paramétriques. Les techniques lasers ont souvent plus de réussite pour identifier ces défaillances. Une troisième catégorie de défauts dits de type « fonctionnels » tend à apparaître plus souvent au cours des analyses. Le circuit semble ne pas être influencé par des variations paramétriques dans les spécifications et a une consommation en courant correcte, cependant sa réponse aux stimuli électriques de type logique est mauvaise. Le défaut à déceler peut être alors n'importe où dans le composant puisqu'il s'agit de mettre en évidence un problème lié à l'état logique d'un transistor. Les techniques d'analyse permettant l'identification de ces défauts ne sont pas nombreuses : l'une est basée sur le balayage d'un laser afin de cartographier la présence d'une certaine fréquence dans le circuit (Electro Optical Frequency Mapping [NLSL10]), donnant la possibilité de localiser des zones de fréquences différentes ; l'autre est capable d'acquérir l'ensemble des événements logiques durant une séquence (Time Resolved Imaging [KaTs96][UKOS12]) pour ensuite en extraire l'information de localisation du transistor défaillant.

L'objectif du travail de recherche développé dans cette thèse tend à répondre à la problématique des défauts « fonctionnels » par le développement d'algorithmes permettant l'analyse des données issues d'un microscope infrarouge à émission de lumière dynamique (TRI). Le chapitre I reprend les principales caractéristiques physiques liées au silicium, ainsi que les éléments clés de la microscopie infrarouge. Ensuite, les principaux défauts rencontrés en microélectronique sont décrits ainsi que les techniques de localisation les plus à même de les déceler.

Le deuxième chapitre est consacré à l'état de l'art sur la technique de l'émission de lumière dynamique. Le principe physique de l'émission dans le transistor CMOS est rappelé ainsi que les moyens de détection et d'analyse de l'information TRI déjà existants.

Le chapitre III est à proprement parler le cœur du travail de la thèse car il comprend l'ensemble des techniques développées permettant le traitement des bases de données TRI.

Pour finir, le chapitre IV contient les développements annexes réalisés pour le traitement des bases de données et apporte de nouvelles fonctionnalités à la techniques TRI pour de futures applications.

Chapitre I – Techniques de localisation de défauts en microélectronique

Depuis 1965 les fondeurs s'efforcent de densifier les technologies afin de suivre la fameuse loi de Moore. Passant de 2300 transistors dans les années 70 à plusieurs milliards de transistors dans les processeurs dernier cri actuels, la taille du transistor se trouve considérablement réduite et la technologie d'autant plus complexe à fabriquer. Un nombre exorbitant de transistors implique également des interconnexions complexes pouvant être réalisées uniquement par la superposition de couches métalliques atteignant plus de 12 niveaux actuellement. Toutes ces améliorations ont considérablement changé les méthodes employées par les laboratoires d'analyse de défaillance dans leur chasse à l'anomalie.

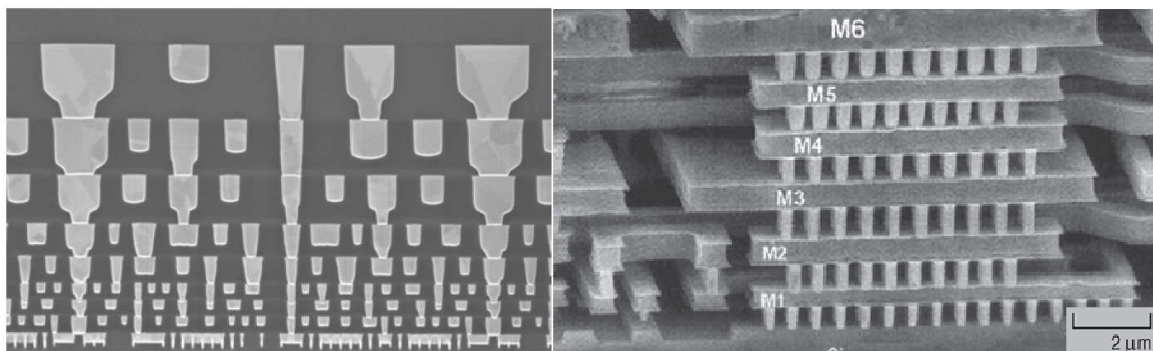


Figure I-1 : Coupe transversale observée au MEB.
Composant en 45nm avec 9 niveaux métalliques (8 visibles) à gauche,
et composant avec 6 niveaux métalliques à droite. (Crédits : Intel / UMC)

1. Observation des VLSI-ULSI

Les technologies VLSI (Very Large Scale Integration) existent maintenant depuis le début des années 80, succédant à l'intégration « LSI » des années 70. Les composants de technologie VLSI comprennent un minimum de 100 000 transistors et seulement 10 000 dans le cas des LSI. De nos jours les « ULSI » (Ultra LSI) ont supplantés ces

derniers pour qualifier les composants de plus d'un million de transistors. Cependant on parle toujours de composants VLSI par abus de langage.

La recherche de défauts dans les composants existe depuis l'industrialisation des premières puces et la microscopie optique fut l'une des premières techniques de localisation car elle est facile à mettre en œuvre et peu chère. De plus elle permet d'atteindre des résolutions suffisamment importantes pour l'époque compte tenu de la taille conséquente des transistors. Enfin le nombre de niveaux métalliques étant limité, une observation face avant permettait dans la plupart des cas une visualisation du défaut dans les zones actives.

Avec la densification des circuits intégrés, l'optique a dû s'adapter aux tailles réduites des transistors et au nombre croissant de niveaux métalliques ne permettant plus l'accès aux zones actives par la face avant. Dans les années 90, la microscopie à émission de lumière (par la face arrière) se développe considérablement permettant d'accéder aux structures actives du composant tout en gardant l'avantage de la non-invasivité du mode d'observation. Cette technique devint alors très concurrentielle face aux instruments basés sur un faisceau d'électron (E-Beam, contraste de potentiel), ne fonctionnant qu'en face avant (accès aux lignes métalliques) et beaucoup plus complexe à mettre en œuvre.

Afin de faire face aux nouveaux types de défauts naissant issus des technologies submicroniques une autre technique optique a également été développée en parallèle. Elle est basée sur un balayage laser. Celle-ci offre l'avantage de fournir une meilleure résolution au système optique mais devient invasive pour le composant. Cependant ce désavantage se révèle être un atout pour bon nombre de techniques de localisation basées sur la stimulation laser photothermique ou photoélectrique.

1.1. Propriétés physiques et optiques du silicium

1.1.1. Rappels sur la théorie des bandes du Silicium

Le comportement électronique des matériaux est régi par la théorie des bandes, aussi bien pour les isolants, les métaux ou les semi-conducteurs. Ce modèle stipule qu'un électron ne peut prendre que certaines valeurs d'énergie comprises dans des intervalles appelés « bandes permises » elles-mêmes séparées par des « bandes interdites ». Les électrons remplissent les niveaux d'énergie de ces bandes permises par le bas. Ainsi à 0 Kelvin deux bandes d'énergie jouent un rôle particulier :

- la dernière bande permise complètement remplie est appelée bande de valence.
- la bande permise suivante est nommée bande de conduction.

La bande de valence contient un grand nombre d'électrons mais ne participe pas au phénomène de conduction des électrons. La bande de conduction en revanche permet aux électrons de circuler dans le solide, elle est soit vide (semi-conducteur proche de 0K) soit semi-remplie d'électrons (métaux).

Dans les métaux, les bandes de valence et de conduction se chevauchent (bande interdite nulle) permettant ainsi le passage des électrons de l'une à l'autre pour circuler dans le solide.

Dans les isolants la largeur de la bande interdite est extrêmement grande (6eV pour le diamant) ce qui ne permet pas le passage des électrons de la bande de valence vers la bande de conduction. Le solide ne peut alors pas conduire de charge électrique.

Pour les semi-conducteurs, la bande interdite existe bel et bien mais a une largeur (Gap en anglais) suffisamment faible pour que des électrons ayant acquis une énergie minimale la franchisse pour passer dans la bande de conduction. Le gap du silicium est de 1,12eV à 300K, cette énergie peut être atteinte par les électrons grâce à une élévation de la température ou sous l'effet d'un champ électromagnétique.

1.1.2. Absorption du silicium

La connaissance de l'absorption du rayonnement optique par le silicium est très importante car elle conditionne le développement et l'utilisation des techniques d'investigation des composants par la face arrière. La Figure I-2 représente le spectre d'absorption du silicium cristallin pour différents dopages entre 0,1eV et 2,8eV d'énergie photonique soit entre 12,4 μm et 440nm de longueur d'onde. On observe que le silicium non dopé est transparent pour des énergies inférieures à 1,1eV soit supérieur à 1,1 μm . En revanche le silicium dopé est plus ou moins absorbant en fonction de son niveau de dopage. On observe que le minimum d'absorption se situe toujours entre 1eV et 1,2eV soit entre 1240nm et 1033nm. Nous verrons par la suite que les techniques optiques d'observation utilisent une longueur d'onde la moins absorbée possible alors que celles destinés à la perturbation du circuit privilégieront une énergie de rayonnement favorisant l'absorption (1064nm ou moins pour le photoélectrique, 1340nm ou plus pour le photothermique).

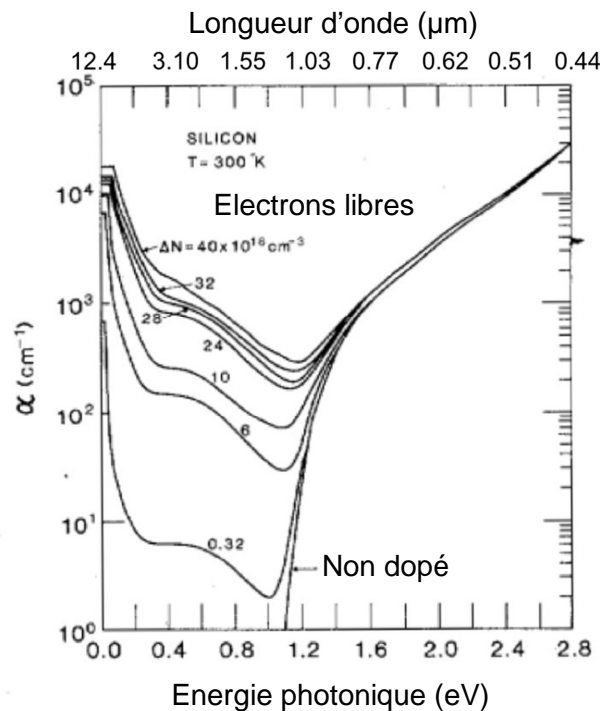


Figure I-2 : Spectre en absorption optique du silicium cristallin en fonction de l'énergie des photons incidents et du dopage du matériau ($\times 10^{18} \text{cm}^{-3}$) [SoBe87].

1.1.3. Indice de réfraction

Comme tout matériau transparent à un rayonnement optique, le silicium a un indice de réfraction dépendant de la température et de la longueur d'onde de l'onde considérée le traversant.

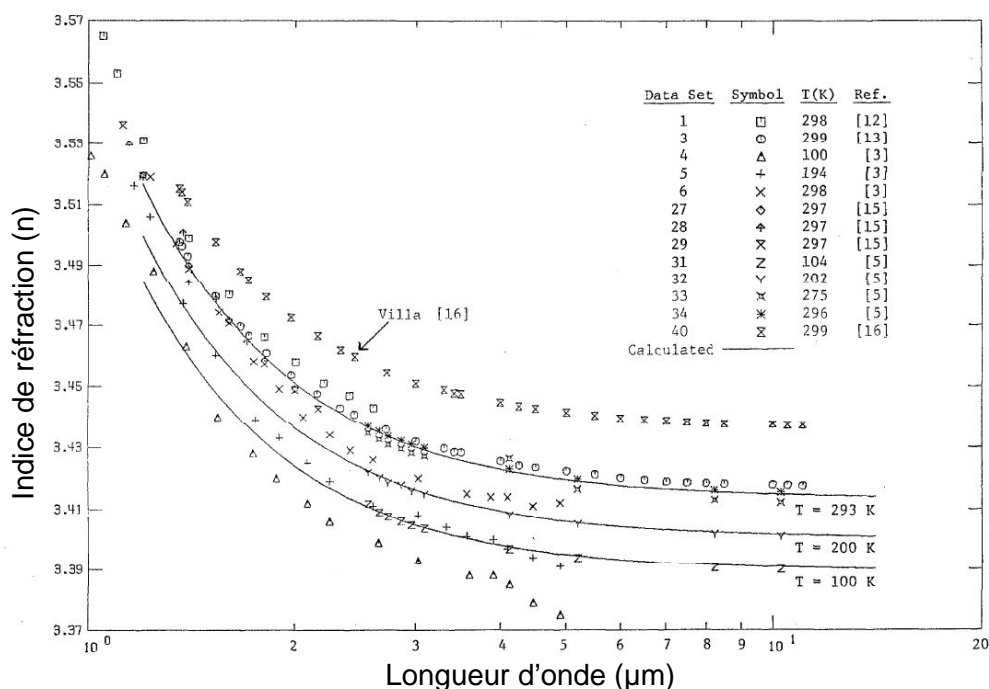


Figure I-3 : Relevés expérimentaux de l'indice de réfraction du silicium en fonction de la longueur d'onde et de la température [Li80].

La Figure I-3 montre que cet indice varie grandement en fonction du domaine de longueur d'onde utilisé. Nous considérerons une valeur d'indice de réfraction de 3,54 pour une longueur d'onde de 1,3μm et une température de 300K.

1.2. La microscopie infrarouge pour l'analyse de défaillance

1.2.1. Microscopie infrarouge classique

La microscopie infrarouge s'est imposée comme le premier moyen d'observation de la structure des composants microélectroniques par la face arrière dès les années 80. Le développement de cette technique est étroitement lié à celui de la microscopie pour l'émission de lumière [Lewi86]. Un rayonnement infrarouge ($>1,1\mu\text{m}$) illumine la face arrière du composant, se réfléchit sur les structures métalliques puis est

détecté par un dispositif adéquat. Initialement les détecteurs employés pour ce genre d'observation étaient des intensificateurs d'image tels que des photocathodes ou des tubes Vidicon [AmSt85]. Cependant l'apparition des détecteurs CCD (Charge Coupled Device) permet de démocratiser cette méthode d'observation.

1.2.2. Microscopie laser infrarouge

Les techniques lasers ont fait leurs apparitions dans les années 70 [Edwa78] mais n'ont réellement été démocratisées que dans les années 90 avec l'avènement de l'imagerie par balayage laser (LSM ou Laser Scanning Microscope [JoBB92]). Initialement utilisé pour de l'imagerie à plus haute résolution que la microscopie infrarouge classique, la technique par balayage laser s'est avérée être très efficace pour la localisation des défauts lors d'une utilisation en mode stimulation. De nombreuses techniques basées sur ce principe ont été créées dans les années 90 et 2000 ayant toutes leurs domaines de détection très ciblés. Dans les techniques dites laser on peut citer l'OBIRCH¹ [NiMI95], l'OBIC² [KoSh94], et les DLS³ [BDPF03] pour les plus connues.

1.2.3. Limitation et amélioration de ces techniques d'observation

Les techniques optiques sont limitées en résolution par deux facteurs comme l'indique le critère de Rayleigh montré par l'équation Eq. I-1(a) et celle qui en découle Eq. I-1(b) [CCAW01]: le premier est la longueur d'onde dite « de travail » correspondant à l'onde monochromatique éclairant l'échantillon. L'observation face arrière d'un composant étant limitée par l'absorption du silicium, il est impossible d'utiliser des longueurs d'onde plus courtes que le micromètre. Le second est l'ouverture numérique (O.N.) définie selon l'équation Eq. I-1(c). L'O.N. est fortement dépendante de l'indice de réfraction du milieu de travail, une modification de cette

¹Optical Beam Induce Resistance CHange

² Optical Beam Induce Current

³ Dynamic Laser Stimulation

dernière permettant d'améliorer considérablement les performances du système optique.

$$(a) \alpha_{\text{lim}} = \frac{1,22\lambda}{D} \quad (b) \text{res} = \frac{1,22\lambda}{2 \cdot O.N.} \quad (c) O.N. = n_i \sin\left(\frac{\alpha_{\text{lim}}}{2}\right)$$

Eq. I-1

Avec

α_{lim} : angle limite sous lequel deux objets sont séparables

λ : longueur d'onde

D : diamètre de la fente circulaire du système optique

res : distance limite entre deux objets pour qu'ils soient séparables

$O.N.$: ouverture numérique

n_i : indice du milieu

1.2.3.a. Lentille à immersion solide

Les lentilles à immersion solide (SIL⁴) adaptent le saut d'indice de réfraction entre le substrat en silicium et l'air. Ceci permet d'augmenter l'ouverture numérique du système (de la même manière qu'avec des optiques à immersion liquide) diminuant ainsi fortement la taille du plus petit élément discernable.

Ces optiques sont fabriquées dans le même matériau que le substrat sur lequel elles viennent se poser (Silicium(Si)/Germanium(Ge)/Arséniure de Gallium (AsGa)). Il s'agit d'éviter les sauts d'indice (Silicium/Air dans notre cas), déviant le trajet des photons vers l'extérieur du chemin optique, par l'insertion d'un matériau de même indice et dessiné de manière à rassembler les photons vers l'axe optique. Cet élément permet en théorie et dans le meilleur des cas d'atteindre une ouverture numérique de 3,5 correspondant à l'indice du silicium (à comparer avec un objectif 50x dans l'air dont l'O.N.=0,8). Dans la réalité il existe deux types de design de SIL : les SIL hémisphériques et les SIL aplanatiques. Les hémisphériques ne permettent pas une imagerie de très haute résolution (O.N. limité à 2,8) mais elles ont moins de contraintes à l'utilisation sur l'épaisseur de silicium restante sur l'échantillon (+/- 30µm de marge d'erreur). En revanche les aplanatiques permettent de monter à 3,3

⁴ SIL : Solid Immersion Lens

[Semi12] en ouverture numérique mais sont particulièrement délicates à mettre en œuvre compte-tenu de la marge d'erreur très réduite acceptable sur l'épaisseur du silicium (+/-10µm).

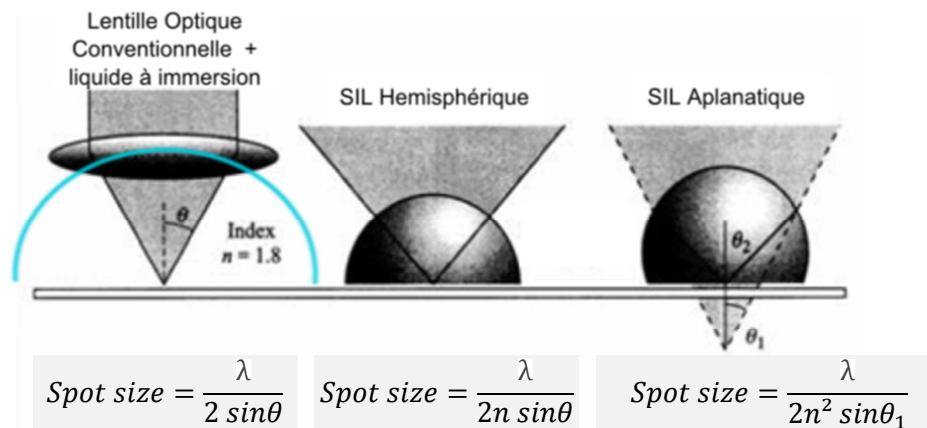


Figure I-4 : Schéma optique de la microscopie sans SIL (gauche), avec SIL hémisphérique (milieu), et aplanatique (droite).

La Figure I-4 montre l'influence de l'ajout des différents types de SIL dans le chemin optique. Les équations correspondant à chaque cas indiquent la taille du spot minimal atteignable dans la configuration considérée. On observe que dans le cas d'une SIL aplanatique avec une longueur d'onde $\lambda = 1064nm$, on pourrait en théorie atteindre une taille de spot sur l'image de 42nm, ce qui correspondrait à une résolution de 52nm en appliquant le critère de Rayleigh (1,22).

Afin d'atteindre une ouverture numérique si importante deux facteurs majeurs rentrent en jeu, telles que la valeur de l'épaisseur de silicium restant sur l'échantillon et l'état de surface de l'échantillon. Dans le cas de SIL aplanatique le rayon de courbure de la sphère est calibré pour une certaine épaisseur de silicium entre les zones actives du circuit et la face arrière. Si l'épaisseur de l'échantillon en question est en dehors de la plage d'acceptation de la SIL tout l'effet bénéfique de la lentille est annihilé. La qualité de l'interface Si/Si doit être également optimale pour atteindre un taux de transmission élevé afin d'éviter la perte d'information lors d'observation en émission de lumière. Les pertes causées à l'interface par les défauts de planéité, les rayures ou les trous peuvent être compensés par l'ajout d'un liquide à immersion de fort indice ($n=1,5$) sur le substrat avant la dépose de la SIL. L'augmentation de l'ouverture numérique permet d'atteindre pour le moment une résolution d'environ 300nm pour une longueur d'onde de 1340nm.

1.2.3.b. La recherche de la résolution spatiale ultime

Même si la diminution des dimensions des transistors ralentit ces dernières années, elle est toujours d'actualité et Intel prévoit d'atteindre une dizaine de nanomètres de taille de grille pour 2015 [Stil11]. La recherche de solutions pour atteindre en microscopie optique de telles résolutions n'est pas encore arrivée à ses limites et certains laboratoires préparent le futur avec des systèmes de microscopie à réseaux de moiré (ou plus généralement à illumination structurée) permettant de gagner un facteur deux sur la résolution [Gust00]. Un autre moyen d'augmenter la résolution du système optique est de corriger les aberrations induites par les optiques (notamment la SIL) à l'aide de miroirs déformables [GYLR11]. Il est également possible de gagner en résolution spatiale en réalisant une sélection des rayons permettant de reconstruire l'image à l'aide d'un trou minuscule (pinhole) de la taille de la longueur d'onde [IpGU01].

2. Emission de lumière statique

2.1. Principes physiques : électroluminescence dans le Silicium

Le phénomène d'émission de lumière aussi appelé électroluminescence peut être généré par plusieurs mécanismes physiques, les sections suivantes n'en présentent que deux principaux en jeu dans le silicium.

2.1.1. Recombinaison inter-bande

Le mécanisme de recombinaison inter-bande se produit lorsqu'un électron de la bande de conduction perd son énergie pour venir se recombiner avec un trou de la bande de valence (Recombinaison Photo Emissive : R-PE). La perte d'énergie peut se produire sous forme de photon, dans le cas d'un matériau à gap direct, ou grâce à la combinaison d'un ou plusieurs phonons d'énergie appropriée et d'un photon dans le cas d'un matériau à gap indirect (voir Figure I-5). Le rendement de la recombinaison assistée d'un phonon et d'un photon est bien moindre que celle assistée d'un simple

photon, c'est pourquoi très peu de recombinaisons se produisent dans les matériaux à gap indirect comme le silicium. Cependant ce mécanisme est proportionnel au nombre d'électrons circulant dans la structure, donc plus le courant augmente plus la probabilité qu'un photon soit émis est importante.

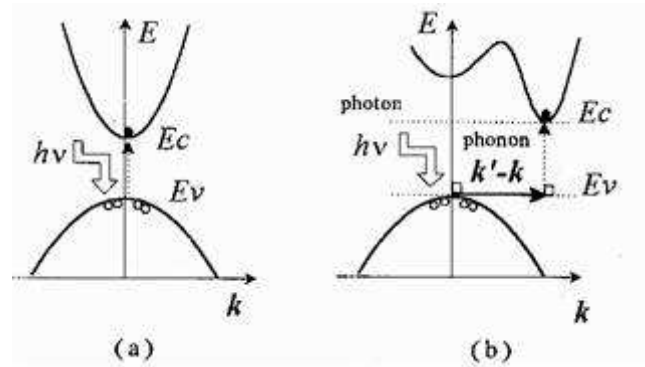


Figure I-5 : Recombinaison radiative pour un matériau à gap direct (a), et à gap indirect (b) [Rica97].

La gamme spectrale de radiation est directement liée à l'énergie du gap du silicium, soit centrée sur 1,12eV. La longueur d'onde associée est donc de 1,1 μ m. La distribution spectrale d'intensité I suit un profil gaussien suivant la loi Eq. I-2.

$$I = I_0 \exp\left(-\frac{|E - E_G|}{kT_e}\right) \quad \text{Eq. I-2}$$

Avec I_0 l'intensité à E_G , E_G l'énergie du Gap, T_e la température des électrons, et E l'énergie des électrons. Le profil gaussien du spectre d'émission pour une diode polarisée en direct est illustré par la Figure I-6 pour un courant de 0,5A.

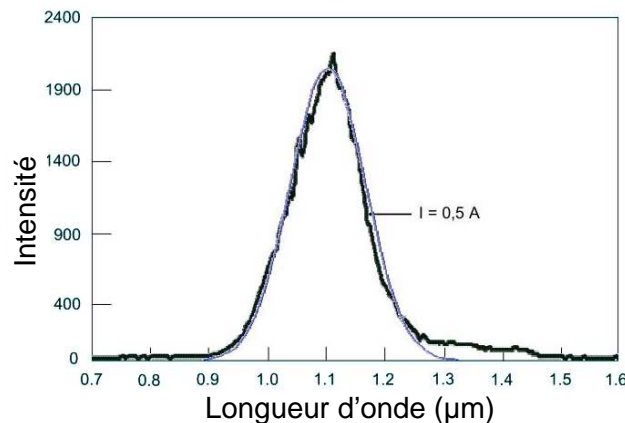


Figure I-6 : Spectre d'émission d'une jonction p-n polarisée en direct avec un courant de 0,5A et comparé à une distribution Normale[Boit04].

D'après [MiPi69], le rendement quantique externe d'une diode polarisée en direct avec une tension de polarisation supérieure à la tension de seuil est évalué à $5 \cdot 10^{-7}$ photons par recombinaison, soit un photon pour 2×10^6 recombinaisons.

Du point de vue composant microélectronique, ce phénomène est majoritairement associé aux mécanismes de radiations produit dans les jonctions p-n polarisées en direct comme le montre schématiquement la Figure I-7. Mais il est également associé au transistor bipolaire en mode saturé ou au phénomène de Latch-up.

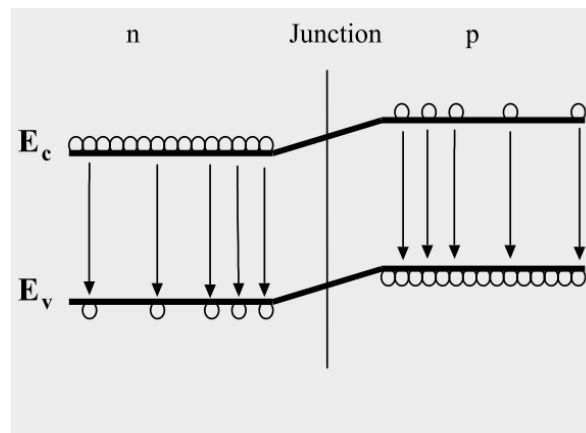


Figure I-7 : Recombinaison dans une diode polarisée en direct. Mécanisme émissif majoritaire seulement [Boit04].

2.1.2. Diffusion/Transition intra-bande

Ce mécanisme d'émission est issu de la diffusion des électrons (scattering of field accelerated carriers) provenant des bandes de plus hautes énergies (F-PE). Il est majoritaire dans le cas d'une diode (jonction p-n) polarisée en inverse (voir Figure I-8).

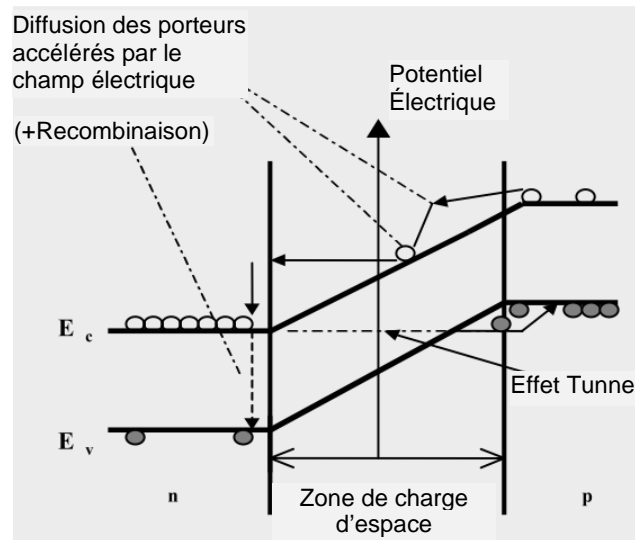


Figure I-8 : Mécanismes émissifs d'une jonction PN polarisée en inverse [Boit04].

Les électrons de la bande de conduction se relaxent à partir d'un état énergétique supérieur donnant lieu à une émission de photons d'énergie liée à la tension de polarisation inverse de la structure. Ce mécanisme est impliqué dans des structures contenant des régions de charges d'espace telles les MOS en saturation ou les transistors bipolaires non saturés. Mais aussi dans les protections anti-ESD défaillantes ou dès qu'il y a une fuite de courant vers le substrat. Ce phénomène est également présent dans les oxydes de grille defectueux (fuite de courant) et mis en évidence par un courant local intense ou par des courants dits de « Fowler-Nordheim ».

2.2. Moyens de détection de l'émission de lumière statique

Les microscopes à émission de lumière sont des instruments confocaux (très faible profondeur de champ) disposant de détecteurs extrêmement sensibles dans une gamme de longueurs d'onde. Les technologies microélectroniques développées dans les années 80/90 impliquaient une génération de lumière dans une gamme allant de 500nm à 1500nm à cause des champs électriques mis en jeu et des tensions de polarisation. A l'époque des détecteurs Si-CCDs permettaient de couvrir le domaine spectral [500-1100nm] et d'autres caméras appelées MCT (HgCdTe) couvraient la bande détection entre 900 et 1800nm. Le silicium étant très absorbant en dessous de 1,1µm il est nécessaire de fortement l'amincir afin de collecter un maximum de

photons. Les caméras MCT sont quant à elles très sensibles au bruit et nécessitent un refroidissement à l'azote liquide. Elles ont également la capacité de détecter le rayonnement thermique provenant du composant (corps noir) pouvant venir perturber la mesure du rayonnement photoélectrique. Il est donc nécessaire de lui ajouter un filtre passe bas à $1,4\mu\text{m}$ lors des mesures [Boit04].

De nos jours, les caméras Si-CCDs sont toujours utilisées pour les investigations par la face avant ou face arrière pour des technologies anciennes car leur sensibilité au rayonnement infrarouge a pu être doublée grâce à l'amincissement du substrat de la matrice CCD et une acquisition par la face arrière du substrat (Backside Illuminated CCD – voir Figure I-9). Ainsi les photons peuvent atteindre directement les zones actives du détecteur pour y créer un maximum de charges.

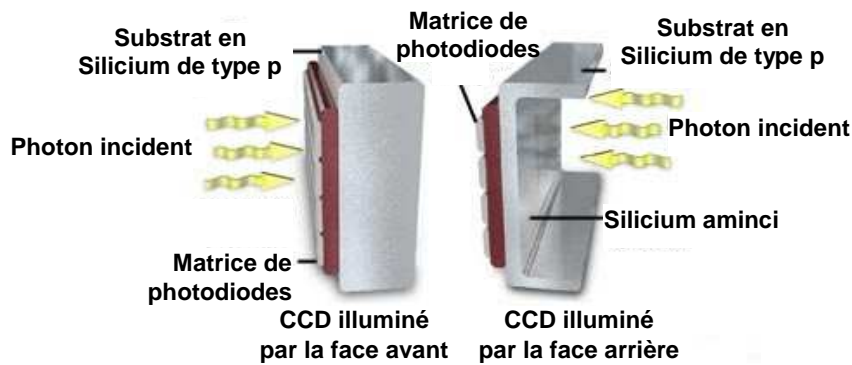


Figure I-9 : Schéma d'un détecteur Si-CCD classique (gauche) et aminci pour une illumination par la face arrière (à droite) (Crédits Hamamatsu).

Les investigations sur des composants de technologie avancée nécessitent des capacités de détection supérieures à celles fournies par le Si-CCD car le rayonnement émis par ces composants est décalé vers les plus grandes longueurs d'onde comme nous le verrons au Chapitre II –1.3. Cependant le détecteur MCT est trop bruyant et pas suffisamment sensible pour cette tâche. Un détecteur FPA (Focal Plane Array) basé sur une matrice InGaAs est alors utilisé. Il dispose d'un domaine spectral de 900 à 1650nm avec un très bon rendement quantique.

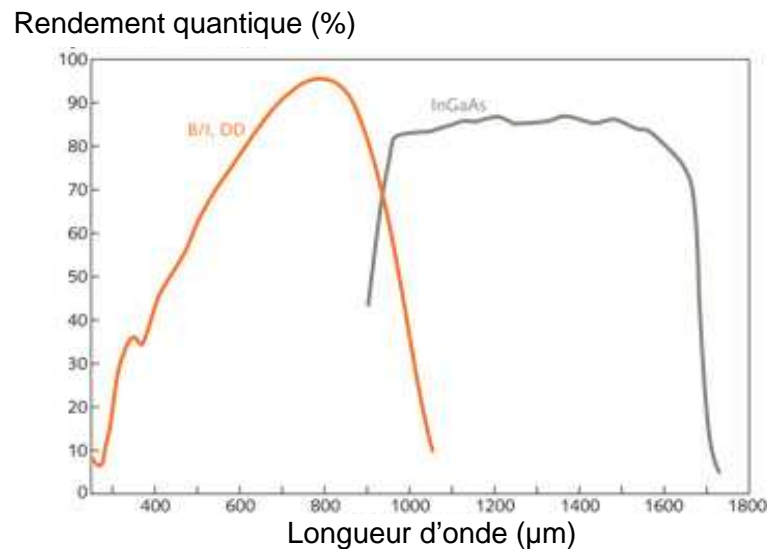


Figure I-10 : Rendement quantique d'une caméra InGaAs comparé à celui d'une caméra CCD illuminée par la face arrière (Crédits [GuSh00]).

3. Défauts dans les VLSIs et techniques optiques de localisation associées

Les défauts dans les composants microélectroniques peuvent se classer en trois grandes catégories : les défauts francs dit « Hard defects », les défauts ambigus dit « soft defects » et les défauts non classables.

Ces différents défauts sont apparus avec l'évolution des technologies, des techniques de fabrication, de conception et surtout avec la miniaturisation et la densification des composants. Cependant même les plus anciens sont toujours présents dans les circuits actuels mais à une échelle réduite.

3.1. Défauts « francs » (Hard Defects)

3.1.1. Circuit ouvert (open)

Les défauts francs sont apparus avec la naissance de la microélectronique et correspondent la plupart du temps à des métallisations incomplètes lors des phases de fabrication ou de conception. Cependant certains défauts peuvent générer des ouvertures de ligne par fusion du métal. Aucun courant ne circulant à travers ce type de défauts, le seul moyen de le localiser est bien souvent l'observation binoculaire.

Cependant ceci ne pourra être réellement efficace que dans le cas de composants assez anciens et s'il y a eu surchauffe entraînant une rupture de ligne. Une méthode faisant appel à un faisceau d'électrons (E-Beam) permet de réaliser des cartographies en contraste de potentiel à la surface du composant, et met en évidence la rupture d'une ligne métallique. Cette technique a cependant des inconvénients ; elle ne peut être utilisée qu'en face avant et elle nécessite un montage supportant le vide.

Pour localiser les circuits ouverts dits « open » (ou plus exactement les « resistive open ») dans des structures plus fines, il est possible d'employer des méthodes utilisables en face arrière. La méthode appelée Seebeck Effect Imaging (SEI) permet de localiser, en les chauffant, les différences de matériaux dans le cas d'un mauvais contact ohmique en particulier au niveau des contacts (métal semi-conducteur) et des vias (résidus résistifs). Le balayage d'un laser thermique peut fournir ce gradient de température nécessaire au sein du composant alors qu'une mesure de tension est effectuée aux bornes de la broche incriminée. La position du laser corrélée avec les variations de tension mesurées permettent de cartographier les zones sensibles du composant.

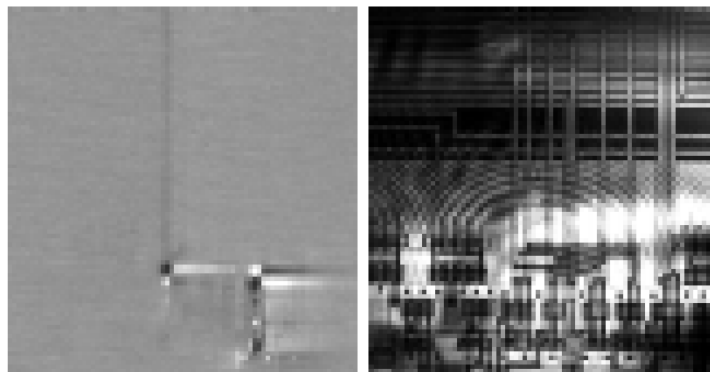


Figure I-11 : Image SEI (à gauche) et optique (à droite) acquises par la face arrière d'un circuit comportant une ouverture sur une ligne. Crédits [JTBB99].

3.1.2. Court-circuit et routage

Le court-circuit (ou short circuit en anglais) et le routage entre deux nœuds du circuit (bridge en anglais) sont les pannes les plus courantes en microélectronique. Elles peuvent être dues à de nombreuses causes : un défaut de conception, peut induire un contact entre deux lignes. Un désalignement des masques, ou un problème d'impureté lors du processus de fabrication peuvent également générer un court-circuit. Enfin les

défauts induits par l'utilisateur ; par exemple une tension d'alimentation trop élevée peut générer un échauffement, puis une fusion de deux lignes proches et provoquer un court-circuit. La localisation de ce type de défaut peut être réalisée à la binoculaire dans certains cas lorsque le défaut concerne les niveaux métalliques supérieurs. S'il est enfoui d'autres techniques de localisation basées sur un balayage laser sont utilisées.

La technique OBIRCH (Optical Beam Induced Resistance CHange) [NiMI95] consiste à balayer un laser à 1340nm induisant un échauffement local dans les niveaux métalliques du composant. Le défaut ayant généralement une certaine résistance, le passage du laser sur cette zone résistive provoque une variation de la résistance, donc du courant qui la parcourt. Le circuit étant polarisé à tension constante, les variations de ce courant sont détectées et assignées à la position du laser. Ceci permet de cartographier les zones sensibles du composant, donc potentiellement celles contenant le défaut.

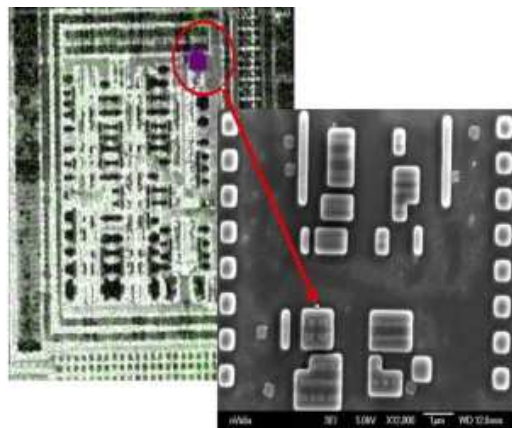


Figure I-12 : Acquisition OBIRCH (cercle rouge) et visualisation du défaut au microscope électronique à balayage (MEB). Crédits [LiMB07]

Une autre technique nommée TIVA (Thermally Induced Voltage Alteration) [CoTB98] utilise le même principe en gardant le courant constant et en analysant les variations de tension d'alimentation. Et la technique XIVA (External Induce Voltage Alteration) [Falk01] permet de conserver un courant et une tension constante lors du balayage laser grâce à un régulateur de courant. Les variations d'intensité sont mesurées par ce dernier pour la cartographie.

Parmi les autres techniques, la thermographie s'est récemment imposée pour la détection de défaut pouvant dégager un échauffement anormal. Initialement utilisée

pour la détection de court-circuit au niveau boîtier, elle s'est avérée efficace également au niveau composant notamment avec l'adjonction d'une détection synchrone (« lock-in thermography » ou LIT) permettant de gagner en résolution spatiale en jouant sur la dynamique du front d'onde thermique. Cependant la résolution atteinte est de l'ordre de $5\mu\text{m}$, la limitation principale étant la longueur d'onde du rayonnement [BSAK04].

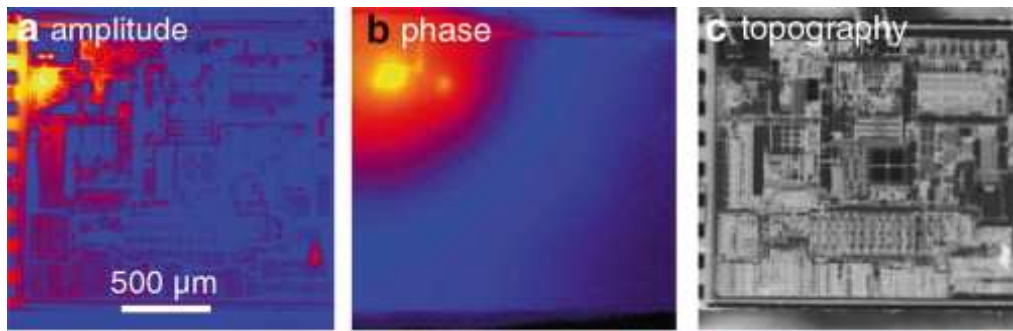


Figure I-13 : Amplitude (a) et phase (b) d'une signature thermique mesurée sur un composant défaillant. Topographie du circuit (c). Crédits [ScAB12]

D'autres moyens permettent de localiser un court-circuit tels que les techniques basées sur les cristaux liquides cholestériques [Hiat81], composés chimiques déposés à la surface du composant et passant d'un état anisotrope à un état isotrope avec la chaleur. La microscopie magnétique peut également être utilisée. Dans ce cas une cartographie des champs magnétiques du composant est réalisée à l'aide d'un détecteur supraconducteur (SQUID) ou d'une magnétorésistance (GMR) [IPPL09].

3.2. Défauts « ambigus » (Soft Defects)

Lorsqu'un composant fonctionne dans certaines conditions favorables et qu'il a un comportement défaillant dans d'autres conditions, le type de défaut associé est le plus souvent ce que l'on nomme un « soft defect ». Il peut s'agir d'un ensemble de phénomènes physiques amenant à une dégradation des performances induites par la fréquence de fonctionnement, la température ou encore simplement la tension d'alimentation. La principale technique de localisation des « soft defects » est la stimulation laser dynamique qui exploite à son avantage le fait que le composant puisse fonctionner sous certaines conditions. La SDL (Soft Defect Localisation) consiste à balayer avec un laser thermique (1340nm) ou photoélectrique (1064nm) la surface du composant placé dans un état stable de fonctionnement mais à la limite

de la défaillance. Lorsque le laser passe au-dessus d'une zone sensible, il vient perturber le bon fonctionnement de ce dernier et génère une faute. Cet état est récupéré en temps réel et affiché sur une cartographie. Le type de défaut adressé par cette technique est très large, il peut s'agir de défauts résistifs ou capacitifs provoquant des problèmes en température ou en montée en fréquence. Il peut aussi s'agir de défauts liés à des problèmes de temps de propagation des signaux qui à plus haute fréquence amorcent des retards et donc des erreurs logiques. Les cas Figure I-14 et Figure I-15 est issu de la publication de Hartmann et al. [HaWi09] et présente un défaut apparaissant uniquement lors de la diminution de la tension d'alimentation.

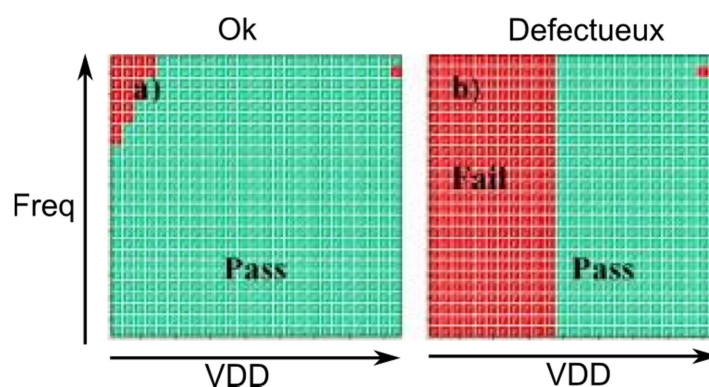


Figure I-14 : Graphique (shmoo) représentant la dépendance en tension d'alimentation du défaut. (a) circuit fonctionnel, (b) circuit défaillant. Crédits [HaWi09].



Figure I-15 : Cartographie SDL superposée à l'image optique du circuit.
La zone sensible est pointée par la flèche (à gauche).
Image MEB du défaut après coupe FIB (à droite). Crédits [HaWi09].

Comme pour les défauts « bridges » la technique OBIRCH peut être utilisée dans le cas de défauts soft sauf que le courant induit dans ces chemins résistifs est beaucoup plus faible. Détecter une variation du fonctionnement du composant est dans ce cas plus judicieuse que chercher la détection d'une variation de courant. Le faisceau laser photo-thermique peut aussi être utilisé de manière dynamique permettant ainsi d'obtenir une cartographie de la variation d'un paramètre en fonction de la position

du laser. Cette technique, appelée D-TLS⁵ est utile pour détecter des portes logiques défectueuses en cartographiant le délai induit par le laser en chaque point du circuit [SDBP06].

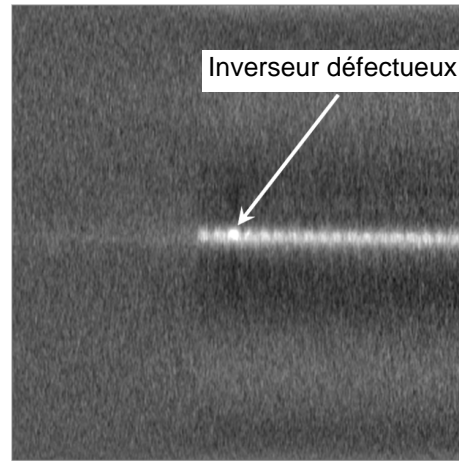


Figure I-16 : Cartographie D-TLS en variation de délai sur une chaîne d'inverseurs. On observe une plus forte variation sur l'inverseur défectueux (Crédits [SDBP06]).

3.3. Autres défauts

3.3.1. Fuite de courant d'oxyde de grille

Les courants de fuite situés au niveau de l'oxyde de grille d'un transistor MOS peuvent être produits par l'utilisateur si la grille du transistor subit un stress électrique (de type ESD : Electro Static Discharges) ou dans le cas d'un problème d'inhomogénéité de la couche d'oxyde durant le processus de fabrication. Dans le second cas les zones les moins épaisses de la couche de SiO₂ subissent les plus fortes contraintes du champ électrique et finissent par céder en engendrant une chute de tension et une forte densité de courant. Un chemin est alors créé entre la grille et le canal. Le champ électrique étant important dans cette région (Figure I-17), le phénomène de transition intra-bande est activé majoritairement [UETT94].

⁵ D-TLS : Dynamic Thermal Laser Stimulation

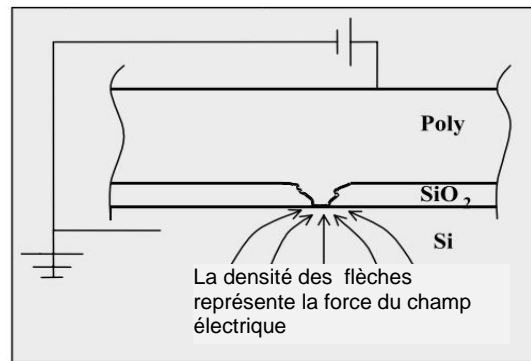


Figure I-17 : Schéma d'un oxyde de grille défectueux[Boit04].

Les défauts produits par les décharges électrostatiques (ESD) sont le plus souvent localisés dans les oxydes de grilles de transistors MOS. L'émission de lumière joue un rôle important dans leur localisation et l'amélioration de l'efficacité des dispositifs de protection en permettant la localisation des courants de fuite ou toutes autres dégradations [HaAm91]. L'autre intérêt de l'émission photonique réside dans le fait que l'on puisse visualiser le chemin emprunté par l'ESD s'évacuant à travers la structure [SLCC97].

Les technologies récentes (45nm) intègrent des transistors comportant des grilles métalliques associées avec un oxyde de grille dit « High-K » tel que l'oxyde d'hafnium (HfO_2) [Théo09]. Cette différence de matériau ne change pas le phénomène physique en jeu, mais implique une couche d'oxyde plus importante que celle en SiO_2 des composants de générations précédentes permettant ainsi de limiter la valeur des champs électriques dans l'oxyde de grille. Ce défaut a donc moins de probabilité d'apparaître sur des technologies récentes.

3.3.2. Latch-up

Le latch-up est un phénomène inhérent à la technologie CMOS et provoqué par l'activation parasite d'une structure s'apparentant à un thyristor composé de deux transistors bipolaires NPN et PNP. Le latch-up peut être amorcé par une surtension, un appel de courant ou un ion lourd (dans l'espace) et provoque la mise en court-circuit du composant jusqu'à ce qu'il soit détruit. De nombreuses protections sont implémentées dans les puces pour pallier ce phénomène telles que des anneaux de garde entourant les puits dopés (Ring guard) et depuis plus de 10 ans par des tranchées d'isolations peu profondes (STI : Shallow Trench Isolation). Cependant lors

d'une défaillance engendrant un latch-up la technique de l'émission de lumière est très utilisée pour visualiser les structures impliquées dans le court-circuit, le phénomène de recombinaison électrons-trous étant prépondérant [Boit04].

D'autres techniques basées sur un laser photoélectrique (OBIC - 1064nm) permettent de détecter les latch-up en les déclenchant intentionnellement grâce à l'apport de paires électron-trou générées par le rayonnement du faisceau laser. Ceci permet de cartographier les zones sensibles du composant afin d'y apporter des corrections de conception [LGGF11].

3.3.3. Défauts fonctionnels (timing / logique)

Les défauts d'origine fonctionnelle sont plus délicats à identifier car le composant semble fonctionner correctement (pas de surconsommation, ni de fuite de courant, ...) sauf qu'il ne produit pas le résultat attendu. La faute pourrait être imputée à la fréquence de fonctionnement ou à la température mais là encore les signaux donnés en sortie du circuit sont mauvais dans toutes les conditions. Les techniques pour adresser ce genre de défaut sont complexes à mettre en œuvre et bien souvent nécessite le support d'un équipement de test électrique et de l'équipe de conception.

3.3.3.a. Génération de séquences de tests automatiques

Face à ce genre de défauts les fondeurs font premièrement appel à l'ATPG (Automatic Test Pattern Generator). Il leur permet de générer une couverture de test de leur composant et de connaître à quel moment (vecteur de test) la défaillance est détectée. En connaissant les états des entrées et des sorties du composant, un simulateur est capable de donner des hypothèses de fautes induites par la circuiterie. L'efficacité du logiciel est dépendante des informations initialement injectées, plus il en dispose (layout, signaux d'entrée, de sortie), plus le nombre d'hypothèses sera réduit.

A partir d'un certain stade de complexité dans la circuiterie, les informations externes deviennent insuffisantes. Il est donc nécessaire d'injecter certaines informations sur l'état interne du composant dans la simulation. Les fondeurs ont alors implanté des systèmes appelés « Scan Chain » (ou Design For Test DFT) dans les circuits, leurs

permettant de visualiser l'état logique de certaines portes à n'importe quel moment afin de les ajouter à la simulation. Le nombre d'hypothèses de fautes se trouve réduit, mais les chaînes de scan ne peuvent détecter que les défauts statiques puisqu'elles mettent l'ensemble des portes dans une situation « combinatoire ». D'autre part, les chaînes de scan peuvent-elles même être le siège du défaut.

3.3.3.b. Faisceau en mode sonde : EBT / LVP / EOP

Afin d'obtenir des informations sur les niveaux logiques internes, deux techniques basées sur des faisceaux peuvent être utilisées. Historiquement l'eBeam est la première et permet grâce à un faisceau d'électrons de visualiser les niveaux logiques comme on le ferait avec une sonde d'oscilloscope. Le principal inconvénient de l'eBeam est qu'il ne fonctionne que sur des zones métalliques donc aucunement par la face arrière d'un composant dans une configuration classique⁶. La seconde est basée sur un faisceau laser qui lui peut traverser l'épaisseur de silicium par la face arrière pour venir se réfléchir sur les zones actives du circuit (comme pour le LVI/EOFM). Cette technique est nommée LVP (Laser voltage Probing) ou EOP (Electro Optical Probing) et permet la mesure de niveaux logiques à l'échelle du transistor [PLDV12].

3.3.3.c. Modulation de l'onde laser réfléchie en mode image: LVI / EOFM

Les techniques optiques sont encore nécessaires pour aller chercher un défaut fonctionnel même si la tâche est de plus en plus difficile dans les technologies actuelles. Les techniques lasers ont fortement progressé dans ce domaine durant ces dix dernières années. Celles nommées LVI (Laser Voltage Imaging) ou EOFM (Electro Optical Frequency Modulation) permettent de cartographier de larges zones (400x400µm) fonctionnant à la même fréquence, ce qui est efficace pour déceler la défaillance sur un arbre d'horloge notamment avec l'utilisation de la seconde harmonique [CDPV12]. Ces techniques tirent profit de la variation de densité de charges dans la zone de charge d'espace drain/substrat d'un transistor MOS,

⁶ En réalité, il est possible d'utiliser eBEAM en face arrière en réalisant des plots métalliques reliés à la circuiterie interne à l'aide d'un FIB (Focus Ion Beam). Cette opération est rarement employée car très délicate et coûteuse.

provoquant une modulation de l'absorption de l'onde laser réfléchi en fonction de l'état de ce transistor [YPER99]. L'analyse du rayonnement retour permet d'en extraire des informations sur la fréquence d'activation. Ceci permet de détecter des zones de fonctionnement anormal, mais pas de pouvoir en extraire d'information concernant l'état du signal interne de manière immédiate.

3.3.3.d. Emission de lumière dynamique

Une autre technique permet des investigations au niveau d'un transistor. Il s'agit de l'émission de lumière dynamique nommée Time Resolved Emission (TRE). Contrairement aux techniques basées sur un faisceau, elle ne fait qu'acquérir les photons issus des transitions logiques. La méthode est donc non-invasive puisqu'aucune interaction ne vient altérer le fonctionnement du transistor durant la mesure. Le phénomène de photo émission étant provoqué par le passage d'un courant dans la structure CMOS, les données acquises par la TRE représentent l'image du courant durant une séquence. Comme dans une structure CMOS le courant n'est présent que pendant les commutations, cette technique permet d'identifier les instants correspondant aux transitions et non aux niveaux logiques. En revanche l'émission de lumière dynamique est moins résolue spatialement et temporellement que les techniques « sonde » à cause des longueurs d'onde mises en jeu et de phénomènes de diffusion, mais elle présente l'avantage de pouvoir être acquise sur un grand nombre de points d'intérêts en même temps, là où les techniques sondes doivent les mesurer un par un. Cette dernière technique porte le nom de TRI pour Time Resolved Imaging et se présente comme l'évolution de la TRE. Cela lui confère l'avantage d'acquérir l'information temporelle de multiples nœuds du circuit sur une surface complète plutôt que localement. Le premier instrument mettant en œuvre l'application de la technique TRI fut le PICA (Picosecond Imaging Circuit Analysis) [Kash98] et révéla les capacités d'analyse d'un tel instrument pour les investigations dans les composants de technologie CMOS. D'autres expérimentations ont permis de démontrer que l'on pouvait arriver à déceler les premières différences dans le comportement d'un circuit logique bon et défaillant exécutant le même pattern [PDDN10], montrant ainsi le potentiel de la technique pour de l'analyse fonctionnelle.

4. Conclusion du chapitre I

Au cours de ce premier chapitre a été décrite une liste non exhaustive des défauts courants en microélectronique avec les techniques optiques de localisation associées. Presque chaque type défaut peut être identifié par différentes techniques, ce qui permet le croisement des résultats pour affiner la recherche et augmenter la confiance à y apporter. Les défauts de type fonctionnel deviennent de plus en plus courants avec la complexification des circuits intégrés logiques (microprocesseurs, FPGA, DSP, ...), or le peu de techniques offrant la possibilité d'acquérir des informations internes au composant sont complexes à mettre en œuvre car elles nécessitent un amincissement face arrière du composant tout en gardant la fonctionnalité de la puce, un setup électrique complet permettant l'activation du défaut, une synchronisation des instruments de mesure sur les patterns de test et une visualisation à très fort grossissement des zones d'intérêts, jusqu'à 350x avec une lentille à immersion solide (SIL), engendrant des problèmes de stabilité. Toutes les techniques ont leur intérêt et croiser les résultats permet souvent une identification du défaut plus rapide. La capacité de la technique TRI à acquérir la totalité des transitions effectuées à l'intérieur d'un composant lors de l'application d'un programme de test rend cette technique très attractive. Peu de développements ont été réalisés en TRI car moins d'une dizaine d'équipements sont disponibles dans le monde. De nombreuses pistes d'études sont à développer afin de faciliter l'analyse des données issues de mesures TRI pour localiser des défauts fonctionnels et autres. Les études présentées dans ce document tendent à satisfaire ce point au travers du chapitre III.

Chapitre II – L'émission de lumière dynamique : de la théorie à la pratique

L'émission de lumière dynamique est utilisée depuis déjà 30 ans et de nombreux développements d'instruments ont pu montrer le potentiel de cette technique. Ce chapitre reprendra les bases de la génération de photons au sein du transistor MOS pour ensuite observer le comportement du MOS au cœur d'une structure élémentaire en microélectronique numérique : l'inverseur CMOS. Les différents moyens de détection de l'émission de lumière dynamique seront ensuite décrits, en commençant par les techniques obsolètes pour ensuite s'intéresser aux équipements actuellement utilisés basés sur une matrice multicanaux. Enfin ce chapitre sera conclu par une revue des capacités et des limites du système de détection de l'émission de lumière dynamique.

1. Principe physique de l'émission de lumière dynamique

1.1. Génération de photons dans un MOSFET saturé

Avant d'appréhender les mécanismes régissant l'émission de lumière dynamique au niveau d'une structure logique, focalisons d'abord l'étude aux phénomènes physiques émissifs d'un transistor seul.

Le nombre de photons émis dépend du courant qui circule de la source vers le drain. C'est pourquoi le régime MOS saturé est favorable à l'émission de lumière. Il faut également que les électrons aient une énergie suffisante donnée par la tension V_{DS} . Au régime saturé, le canal d'un MOS devient plus résistif à cause de la zone de charge

d'espace (ZCE) créée au point de « pinch-off » coté drain. Les électrons traversant le canal se trouvent freinés par la ZCE et perdent leur énergie. Certains sous forme de phonons (chaleur transmise au réseau cristallin), d'autres sous forme de photons comme le montre la Figure II-1.

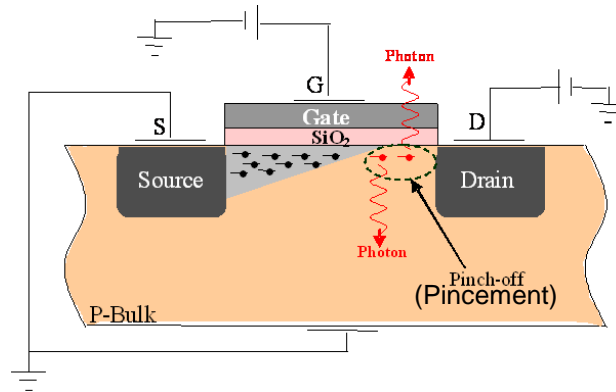


Figure II-1 : Transistor MOS entrant dans l'état saturé

Ce phénomène est appelé : relaxation des électrons dans la zone de pinch-off [Boit04]. Les photons générés ont donc pour énergie maximale celle des électrons transitant sous la grille. Leur énergie est liée à la valeur du champ électrique E_G , dépendant de la tension drain/source V_{DS} et de la longueur du canal L_G (voir Eq.II-1). Cette énergie est d'environ 1,38eV pour un composant en 180nm polarisé sous 3,3V, correspondant à une longueur d'onde d'émission d'environ 750nm.

$$E_G = \frac{V_{DS}}{L_G} \quad \text{Eq. II-1}$$

La diminution des dimensions du canal des MOS induite par la course à l'intégration, a impliqué la baisse de la tension d'alimentation des composants provoquant donc une perte d'énergie pour les électrons. La longueur d'onde des photons générés a donc augmenté pour arriver dans le domaine du proche infrarouge ($\sim 0,77\text{eV}$ soit 1600nm) dans le cas de tensions d'alimentation proches de 0,7V. Le calcul de l'énergie acquise par l'électron soumis au champ électrique sous la grille d'un transistor est présenté en annexe.

Le rendement d'un tel mécanisme a été modélisé dans les travaux de Jeff Bude en 1992 [BuSY92] puis repris par Franco Stellari en 2003 [TSZC03] ce qui a permis d'exprimer le taux de d'émission photonique N_{PH} en fonction de paramètres électriques et physiques :

$$N_{PH} = \alpha \cdot \frac{I_s}{q} \cdot (V_{DS} - V_{DSsat}) \cdot \exp\left(\frac{-\beta}{V_{DS} - V_{DSsat}}\right) \quad \text{Eq. II-2}$$

Avec :

- α un paramètre expérimental correspondant à l'efficacité de la chaîne de détection,
- β paramètre dépendant de la technologie utilisée et de la longueur de la grille,
- I_s l'intensité du courant de la source,
- q la charge élémentaire,
- V_{DS} la tension Drain-Source,
- V_{DS} la tension Drain-source à saturation.

1.2. Extrapolation à une structure CMOS

Le monde de l'électronique digitale est maintenant composé majoritairement de composants basés sur des structures du type CMOS ou Complementary Metal Oxyde Semiconductor. Celles-ci se composent de deux transistors : un n-MOS et un p-MOS agencés de manière à fonctionner alternativement (l'un est passant quand l'autre est bloqué et vice-versa). La structure ne conduit donc pas de courant lorsqu'elle est dans un état stable :

- entrée à GND (0) - nMOS bloqué / pMOS passant
- entrée à VDD (1) - nMOS passant / pMOS bloqué

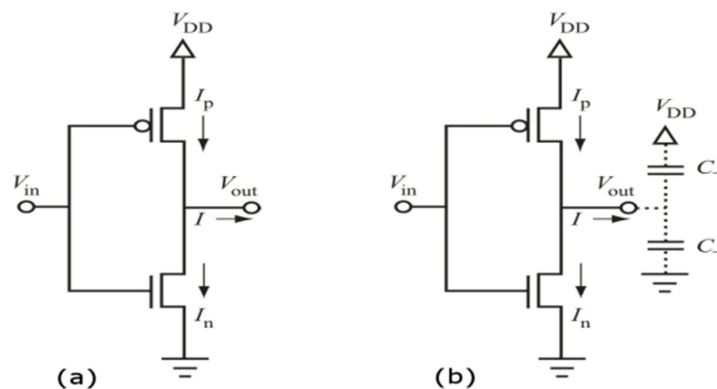


Figure II-2 : Schéma d'un inverseur CMOS seul (a) et chargé (b)

En régime normal, un transistor est à l'état bloqué, l'autre est à l'état saturé et donc, comme un des deux transistors est bloqué aucun courant ne circule à l'exception des courants de fuite, aucune émission de lumière ne peut se produire. Là réside

d'ailleurs l'intérêt de la technologie CMOS, limitant la consommation de courant et permettant l'augmentation de la densité des structures sur une puce.

Cependant, les étapes de transition durant lesquelles les transistors changent d'état amènent la structure CMOS à se retrouver durant un court instant avec le nMOS et le pMOS dans l'état passant ouvrant alors un chemin au courant.

1.2.1. Cas de l'inverseur CMOS non-chargé

Considérons d'abord le cas d'un inverseur non chargé en sortie par de la circuiterie. Lorsque la tension d'entrée V_{in} passe de 0V à V_{DD} , la tension V_{out} passe de V_{DD} à 0V et la structure suit les points de fonctionnement « ACEDB » décrits sur la Figure II-3. Les deux transistors deviennent passants et le « court-circuit » ainsi créé permet le passage d'un courant sous la grille des transistors du potentiel V_{DD} à GND. Les deux transistors nMOS et pMOS vont alors pouvoir émettre des photons, cependant nous verrons plus tard que le nMOS en émet beaucoup plus.

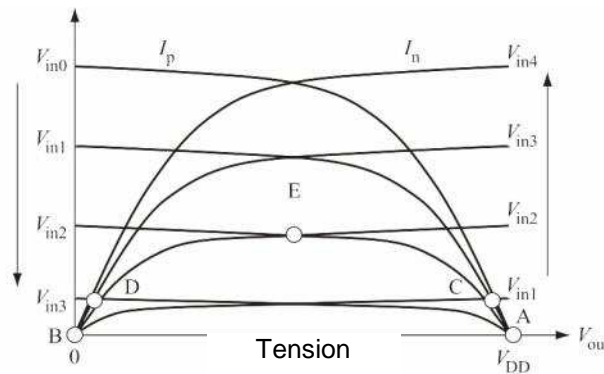


Figure II-3 : Caractéristique I/V d'un pMOS et d'un nMOS dans un inverseur CMOS

Le pic d'émission de chacun des deux transistors dépend de leurs états de saturation. Il a été montré que le maximum d'émission de photons pour un transistor MOSFET est effectif pour $V_{in}=V_{GS}=V_{DS}/2$ [HaSC90]. Or cet état est atteint pour le transistor nMOS lorsque V_{in} approche $V_{DD}/2$ et que V_{out} commence à décroître. Le maximum d'émission du nMOS survient donc avant la moitié de la montée de V_{in} . La condition d'émission maximum pour le pMOS est atteinte lorsque V_{in} passe $V_{DD}/2$ et que V_{out} approche 0V. Le pMOS émet donc à son maximum dans la seconde moitié de la montée de V_{in} . Ce phénomène est illustré Figure II-4 par des mesures réalisées sur une structure CMOS par l'équipe de J.C. Tsang d'IBM en 2000 [TsKV00].

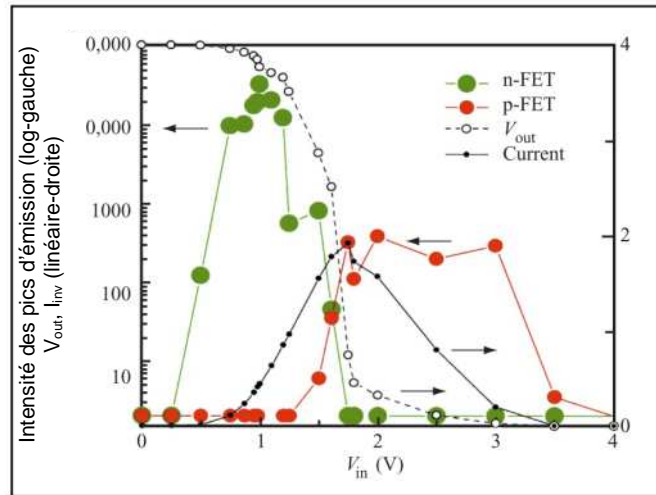


Figure II-4 : Dépendances de V_{out} , I_{DD} , de l'intensité de l'émission du nMOS et du pMOS par rapport à V_{in}

La somme des émissions issues des deux transistors renseigne sur le début et la fin de la transition. Typiquement, la durée d'une commutation est de l'ordre de la dizaine à la centaine de picosecondes.

1.2.2. Cas de l'inverseur CMOS chargé

Le fonctionnement décrit ci-dessus est encore éloigné de celui s'établissant dans un inverseur « réel » placé au sein d'autres structures. Considérons maintenant le cas d'un inverseur chargé par une structure CMOS en aval. Cette charge est induite d'une part par les lignes métalliques reliant les différentes structures et d'autre part par les portes logiques elles-mêmes. La charge ainsi appliquée sur la sortie de l'inverseur est majoritairement capacitive (environ 5pF) et légèrement résistive (quelques ohms). L'établissement de la tension de sortie V_{out} se trouve retardée par cette charge. Dans le cas d'une transition V_{in} de 0V vers V_{DD} (Figure II-5), si V_{in} atteint $V_{DD}/2$ alors que V_{out} est toujours à V_{DD} , le nMOS se retrouve dans la condition d'émission maximale durant le temps de réponse de V_{out} . En revanche le pMOS peut ne pas émettre du tout s'il est bloqué avant que V_{out} diminue. Contrairement au cas de l'inverseur non-chargé, le nMOS continue à émettre même après le blocage du pMOS car le courant lui est fourni par la charge en aval.

De même, lors d'une transition V_{in} de V_{DD} vers 0V, le délai à l'établissement de la tension V_{out} implique le même phénomène en inversant le pMOS et le nMOS.

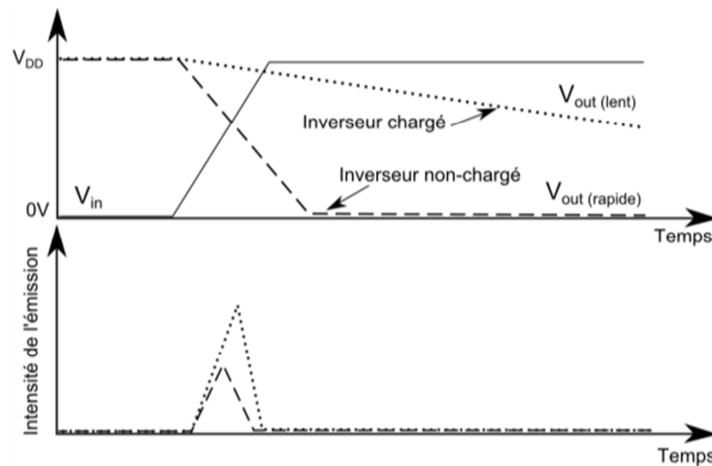


Figure II-5 : Illustration du comportement de la tension de sortie V_{out} et de l'émission de lumière en fonction de la charge de l'inverseur CMOS

Au final l'émission de lumière produite lors d'une commutation est émise principalement par le nMOS car la mobilité de ses porteurs majoritaires (les électrons) est environ trois fois plus élevée que celle de ses porteurs minoritaires (les trous) dans le silicium [ArHR82], donc plus de porteurs chauds sont induits sous la grille du transistor nMOS que dans le cas d'un pMOS. Cependant l'émission produite par le pMOS est visible mais en moindre quantité. La Figure II-6 montre les niveaux d'intensité attendus par chacun des transistors dans un inverseur CMOS. Le dernier chronogramme représente le signal réellement mesuré sur une structure en sommant les contributions des deux transistors.

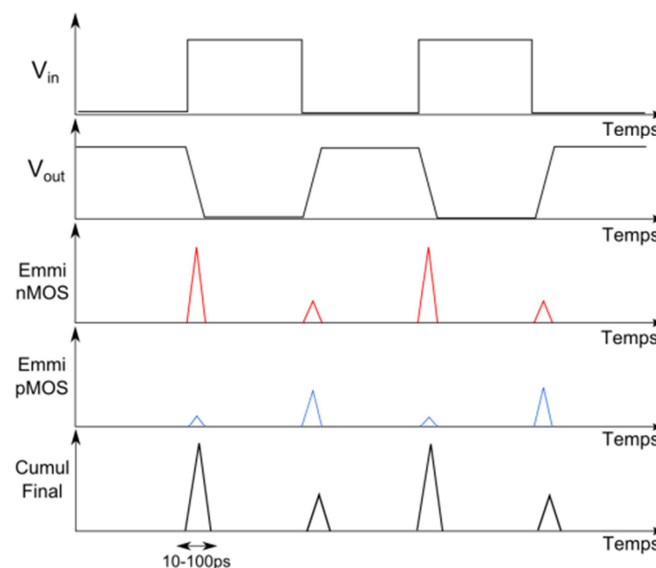


Figure II-6 : Schéma de l'intensité des pics d'émission de lumière des transistors nMOS et pMOS attendu lors de la commutation d'un inverseur CMOS.

La durée d'une transition est comprise entre 10 et 100ps, ce qui offre une résolution suffisante pour la mesure du comportement temporel des structures internes aux composants microélectroniques. Ainsi des mesures de propagation de signaux au niveau logique peuvent être envisagées ce qui représente un excellent moyen de détecter les problèmes liés au temps de parcours de l'information dans une ligne. De plus l'intensité des pics d'émission étant différente entre un front montant et un front descendant, il est possible d'accéder à l'information sur les états logiques transitant au point d'émission observé. Nous verrons, Chapitre III -4, que ceci n'est plus forcément valable dans le cas d'un grand pMOS complémenté par un petit nMOS.

1.3. Effets engendrés par la diminution des dimensions

La miniaturisation des transistors a permis une densification des composants donc une meilleure intégration et une augmentation de la puissance de calcul. Cela a également engendré de nouveaux comportements au sein des structures élémentaires. Les dimensions réduites des grilles impliquent une baisse de la tension de polarisation. Les transistors sont plus rapides donc le nombre d'électrons impliqués dans ces transitions sont moins nombreux dans les structures. La combinaison de la diminution de la tension et du nombre d'électrons pénalise le rendement des phénomènes émissifs et mettent à mal le devenir des techniques optiques en émission de lumière. Au premier ordre, la tension de polarisation diminue l'énergie des électrons sous la grille, amenant un décalage en longueur d'onde du phénomène photoélectrique. La diminution du nombre d'électrons engendre moins de photons. Les deux phénomènes sont représentés sur le graphique Figure II-7. La courbe en pointillé rouge symbolise le rayonnement thermique issu de la loi sur les corps noirs de Planck. On observe que les deux phénomènes émissifs (thermique et photoélectrique) tendent à se rapprocher, ce qui impliquerait des problèmes de brouillage dans le futur. Le Chapitre IV -1 montre que le détecteur n'est pas sensible à un échauffement inférieur à 50°C d'un dépôt métallique (Aluminium) sur du silicium, ce qui implique de garder le composant à une température ambiante pour les mesures photoélectriques de très faible rendement.

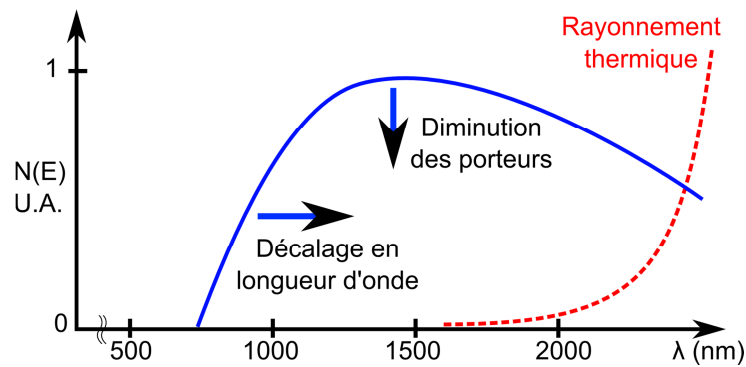


Figure II-7 : Représentation de la distribution énergétique du phénomène de photo émission.

Malgré ce qui vient être dit, d'autres phénomènes engendrés par la miniaturisation peuvent être considérés : la taille du canal étant réduite en longueur, largeur et épaisseur le champ électrique local est toujours important et la densité de courant sous la grille reste forte. D'autres effets rentreraient alors en jeu, notamment avec l'apparition de phénomènes balistiques dans les canaux de courtes distances (short channel).

Jusqu'à présent, le flux d'électrons circulant sous la grille d'un transistor pouvait être modélisé par une loi standard ne mettant en jeu que les interactions champ-électrique/électrons. Or depuis que les technologies submicroniques sont apparues, de nouvelles interactions sont à prendre en compte liées aux effets coulombiens. Les chercheurs Tsang et Fischetti [TsFi01] ont montré que l'insertion des interactions électrons-électrons à courte et longue distance dans les simulations permettait d'expliquer pourquoi il est encore possible de visualiser des phénomènes émissifs dans les FET⁷ en technologie submicronique. Leurs simulations montrent notamment que l'énergie cinétique des électrons engendrée par la considération des effets coulombiens augmente de 50% dans un FET en 65nm sous 1V (Figure II-8). Les phénomènes émissifs resteraient donc exploitables dans les technologies fortement submicroniques.

⁷ FET : Field Effect Transistor. Transistor à effet de champ.

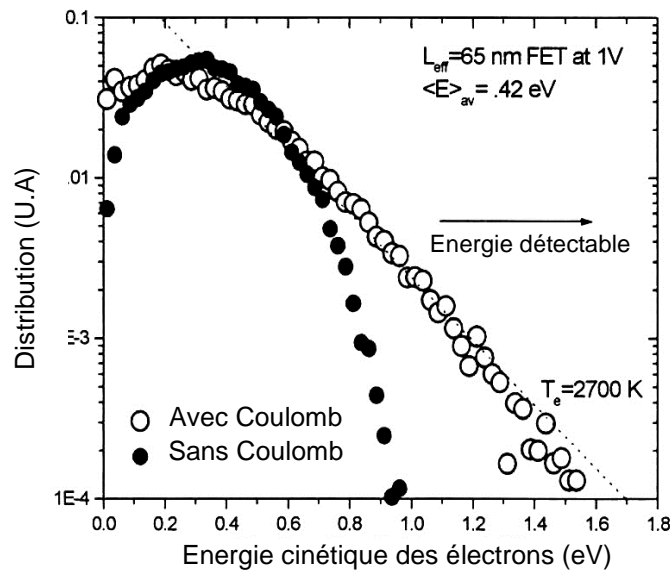


Figure II-8 : Simulation de la répartition en énergie des électrons dans le canal d'un FET en 65nm sous 1V (Crédits [TsFi01]).

2. Moyens de détection de l'émission de lumière dynamique

Les moyens de détection dynamique de l'émission de lumière pour l'analyse de défaillance en microélectronique proviennent initialement de domaines tels que la biologie. Les premiers détecteurs mono-point révélant les phénomènes émissifs transitoires au niveau du transistor sont issus d'expérimentation mesurant la fluorescence de cellules vivantes. Puis l'intérêt pour les techniques optiques dynamiques ont poussé les chercheurs et les industriels à acquérir plus d'informations et à investiguer le potentiel des systèmes de vision nocturne des militaires afin de mesurer cette émission de lumière à la fois dans le temps et dans l'espace.

2.1. Détecteur mono-point et photodiode à avalanche

Le premier moyen de détection de l'émission de lumière dynamique pour l'analyse de défaillance fut mis au point en 1996, une quinzaine d'années après la première utilisation de l'émission de lumière statique pour l'analyse de défaillance microélectronique [HuBi96]. Le dispositif initial était basé sur un PMT (Photo Multiplier Tube) unique placé dans le plan image d'un système optique pointant la

zone d'émission. Le système permettait donc de réaliser un comptage de photons au cours du temps avec la méthode nommée « Time Correlated Photon Counting » (TCPC), avec un rapport signal/bruit (SNR) suffisant pour l'époque. Cependant plusieurs inconvénients peuvent être imputés à ce système ; pour commencer un PMT ne peut détecter qu'un seul photon à la fois, ceci étant dû à la chute de tension dans le tube durant l'amplification du signal par les dynodes, ce qui laisse un certain temps mort entre deux détections de quelques nanosecondes le temps de recharger particulièrement la dernière dynode [Hama07]. Ensuite le placement du détecteur n'est jamais parfait car on ne visualise pas directement le point d'émission mais seulement une intensité, ce qui peut causer problème dans le cas de spots rapprochés. De plus le bruit généré sur le détecteur par le rayonnement thermique environnant a un impact important sur le SNR en cas d'échauffement du composant observé. Nous verrons dans la section suivante que l'évolution des techniques d'assemblage a permis la conception de matrice miniature de ces détecteurs, offrant ainsi la possibilité d'acquérir l'information selon deux dimensions (2D).

La photodiode à avalanche (APD) est l'autre dispositif de comptage de photons pouvant être utilisé, cependant les mêmes inconvénients que pour les PMT sont observables. Le temps mort permettant de stopper l'avalanche après la détection d'un photon (appelé quenching time dans le cas d'une APD) est à peu près identique à celui des PMTs se limitant à quelques nanosecondes avec un dispositif actif réalisé par une électronique de contrôle. En revanche la tension de polarisation élevée et les impuretés du silicium amènent des sources de bruit très importantes et ne permet pas son utilisation dans le cadre d'un comptage de photons [CGLS96]. De nos jours, ce bruit a considérablement été diminué grâce à de nouvelles conceptions et à l'évolution des procédés de fabrication permettant maintenant une détection des photons à haute fréquence pour des applications télécom [NaAI10]. Cependant même si le détecteur mono-point est encore utilisé dans certains cas pour valider des hypothèses de faute, son efficacité pour l'acquisition d'informations selon une dimension est très restrictive à l'usage par rapport à d'autres systèmes.

Pour pallier le problème de l'unicité de dimension dans la mesure, des solutions utilisant des matrices d'APD existent, mais sont encore actuellement très bruitées

(>1000cps) même avec un refroidissement conséquent. Elles n'ont donc pas été privilégiées pour les applications de comptage de photons en imagerie 2D.

2.2. Détecteur Multicanaux

Le principe d'un détecteur pour l'émission de lumière dynamique se calque sur ceux des intensificateurs de lumière utilisés par les militaires pour la vision nocturne, à la différence près que chaque photon émis doit pouvoir être capté et enregistré spatialement et temporellement au lieu d'être simplement affiché.

Le premier système utilisant la technologie des intensificateurs multicanaux fut publiée en 1986 [KhCh86]. Son principe de fonctionnement était bien le même que les détecteurs MCP (Multi Channel Plate) actuels mais avec la différence que l'information temporelle est récupérée par un système de « gating » du détecteur. Il était donc en théorie possible d'acquérir l'information temporelle sur toute une séquence mais cela devait être très fastidieux. Cependant le système disposait de relativement bonnes performances pour l'époque avec une résolution spatiale de $1\mu\text{m}$, temporelle de 15ns et une sensibilité de $10\text{nA}/\mu\text{m}$ aux courants de substrat.

Le premier système commercial utilisant cette technologie fut l'instrument PICA créé par Schlumberger en 2001 [Busi01]. Equipé d'un détecteur Mepsicron II, il était capable d'effectuer des acquisitions en temps résolues sur des technologies allant jusqu'au nœud 0,13 micron. Devenue obsolète de nos jours à cause du bruit trop important généré par sa matrice et de sa bande spectrale optique limitée à 900nm, il a été remplacé par l'instrument développé par Hamamatsu : le TriPHEMOS. Les descriptions des sections suivantes se basent sur les caractéristiques de ce dernier même si le principe fondamental de détection est identique à celui de PICA.

Le détecteur Multi Canaux (MCP – Multi Channel Plate) (Figure II-9) est constitué de plusieurs étages représentant les différentes étapes du processus de détection. Le système comporte trois étages en cascade de matrices MCP pour un gain en amplification de 175^8 . Le premier étage appelé scintillateur correspond à une couche d'InGaAs assurant la transformation des photons incidents en électrons. Cet étage

⁸ Théoriquement 1 électron en entrée en génère 175 autres en sortie.

permet également le marquage des temps d'arrivée du photon par rapport à une référence temporelle.

Les électrons rentrent ensuite au niveau du second étage pour être amplifiés. Il s'agit de la partie la plus critique à fabriquer car elle correspond à la superposition de plusieurs matrices de tubes photo-multiplicateurs en réseaux hexagonaux (ou nid d'abeilles). Chacun des tubes du réseau est soumis à une haute tension permettant, sous l'effet d'un champ électrique intense, d'accélérer les électrons entrant afin qu'ils frappent les parois de la cavité pour y arracher d'autres électrons et ainsi créer une réaction en chaîne. Le cortège d'électrons générés est le résultat de l'amplification du signal d'entrée. La dernière étape de détection correspond à l'acquisition de la position du cortège d'électrons au niveau de l'étage appelé anode résistive. Cet élément reçoit le flux d'électrons provenant des étages supérieurs, qui génère ainsi un courant mesuré aux quatre coins du dispositif. Le calcul du barycentre des charges induites aux quatre coins de l'anode permet d'en déduire la position du photon incident sur le détecteur.

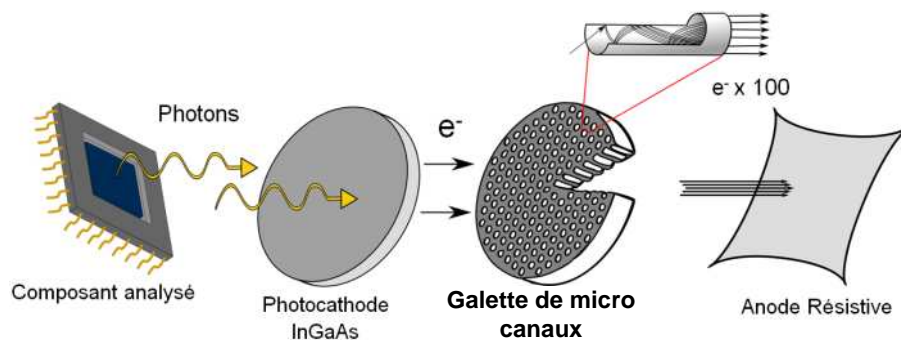


Figure II-9 : Schéma de principe du détecteur MCP (TRID)

La sensibilité spectrale d'un détecteur multicanaux est dépendante de la couche photosensible composant la photocathode. Dans notre cas il s'agit d'un matériau en InGaAs permettant une couverture spectrale allant de 950nm à près de 1700nm comme le montre la Figure II-10. On observe que de gros progrès ont pu être faits dans ce type de technologie de détection à en juger par les différences de rendement quantique entre un détecteur de première génération et le détecteur utilisé dans le cadre de cette thèse.

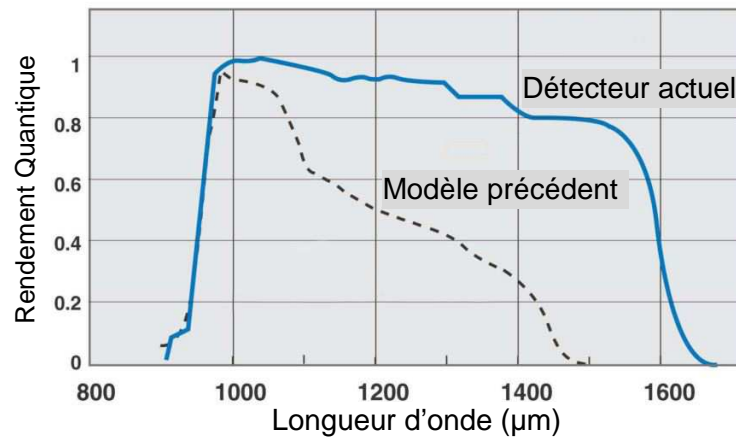


Figure II-10 : Efficacité quantique du détecteur TRID Hamamatsu. Ancien (pointillés) et nouveau détecteur (trait plein).

2.3. Acquisition des données

2.3.1. Optimisation de la collecte de photons

De par sa conception, le détecteur TRI a une résolution spatiale plus faible qu'une matrice InGaAs classique. Le fait de canaliser l'information dans des tubes puis de lire la position du photon par l'intermédiaire d'un courant électrique généré sur une anode résistive amène une incertitude sur le placement du photon entrant. Il est donc primordial d'optimiser la résolution spatiale dans le champ de vue par l'intermédiaire d'optiques adéquates. La résolution spatiale est également liée à l'ouverture numérique (O.N.) qui peut être optimisée grâce à l'emploi de la SIL. Il faut remarquer que l'efficacité de la collecte des photons (source isotrope) est également liée au carré de l'ouverture numérique (ON^2).

2.3.2. Intégration de l'information

Comme décrit dans les paragraphes précédents (Chapitre I –1.1.1), le phénomène d'émission de lumière a un rendement quantique très mauvais dans les matériaux à gap indirect tel que le silicium (environ un photon pour un million d'électrons transitant sous la grille). De plus certaines contraintes technologiques telles que la diminution de la tension d'alimentation s'ajoutent aux limites intrinsèques du matériau. Ces phénomènes impliquent qu'un très faible nombre de photons sont émis lors de l'exécution de la séquence de test. Cependant afin de collecter suffisamment

d'information sur chaque transition de la séquence il est primordial de répéter la séquence de test un grand nombre de fois et d'accumuler dans une seule et même base de données les différentes informations issues de chaque répétition. Ainsi la probabilité d'acquérir plusieurs photons issus de chaque transition augmente avec le temps d'intégration. Afin de donner un ordre de grandeur à la base de données, prenons une intégration de 10 minutes (600s) dans des conditions d'émission optimale⁹ de 2000ph/s, la base contiendra environ $1,2 \times 10^6$ photons.

2.3.3. Principe de synchronisation

Afin de pouvoir réaliser le positionnement temporel de chaque photon, l'instrument a besoin d'un instant de référence. Celui-ci est donné par un signal de déclenchement (trigger) envoyé au détecteur à chaque début de séquence de test. Ainsi le temps d'arrivée du photon sur le scintillateur est mesuré à l'aide de compteurs synchronisés sur le trigger de référence. Cette mesure temporelle atteint une précision de 80ps grâce à l'emploi de plusieurs compteurs synchronisés mais déphasés.

Le fait d'utiliser un trigger pour la référence temporelle implique certaines limites des capacités de détection. En effet le détecteur n'a pas la possibilité de recevoir un trigger plus rapide que 100KHz (soit un temps minimum de 10 μ s au plus rapide). Cela implique une importante zone de temps mort dans le cas de séquences de test plus courtes que 10 μ s (Figure II-11).

Compte tenu du temps relativement important que peuvent prendre les acquisitions TRI, il est primordial pour le système de minimiser les temps morts lors de séquence de test courtes (donc lors de trigger >100KHz). La solution adoptée par le constructeur fut d'ajouter un module diviseur sur le trigger d'entrée. Ce module permet de diviser par une puissance de 2 (2^0 à 2^7) la fréquence du trigger afin qu'il passe sous la barre des 100KHz. En contrepartie le système n'acquiert plus une seule séquence de test mais plusieurs à la suite, selon le facteur de division (Figure II-11). La base de données ainsi obtenue contient au moins deux séquences, ce qui permet d'introduire la notion de repliement ou « folding ». En effet dans cette dernière

⁹ Conditions pour lesquelles le détecteur reçoit un taux de photons important sans arriver à saturation. Le rapport signal/bruit est donc optimal.

acquisition les données des séquences de test enregistrées le sont en deux parties l'une à la suite de l'autre temporellement. Il est donc nécessaire de les superposer afin de retrouver une séquence unique contenant toute l'information. Pour ce faire, la seconde séquence est repliée (« fold ») sur la première d'après la durée du trigger de séquence initiale.

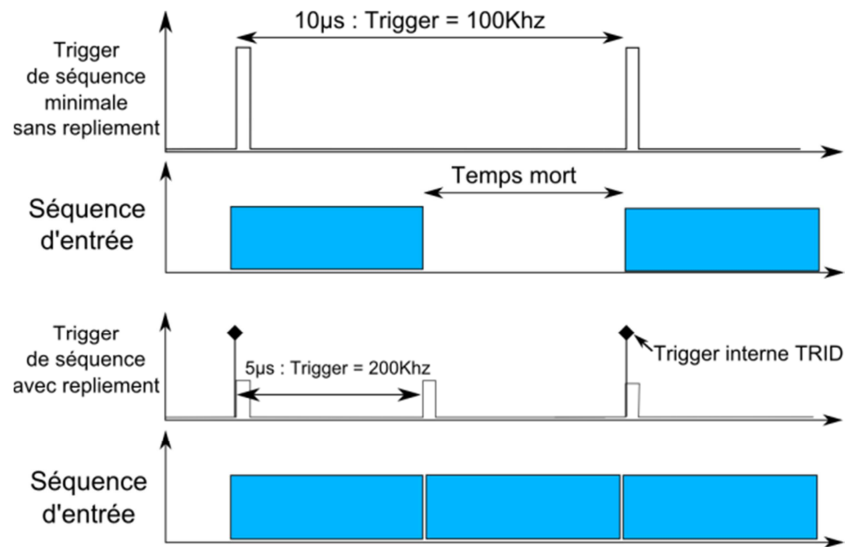


Figure II-11 : Schéma illustrant le fonctionnement des modes de trigger du détecteur TRID. Sans repliement en haut et avec repliement en bas.

Exemple : pour un trigger de séquence de test à 1MHz ($1\mu s$), le facteur de division est de $2^4=16$, ce qui donnera un trigger interne à 62,5KHz soit $16\mu s$ de période. La séquence d'enregistrement contiendra alors 16 fois la séquence de test à la suite. Pour l'exploitation des données, un repliement à $1\mu s$ sera utilisé pour n'avoir qu'une seule séquence de test contenant toute l'information (Figure II-12).

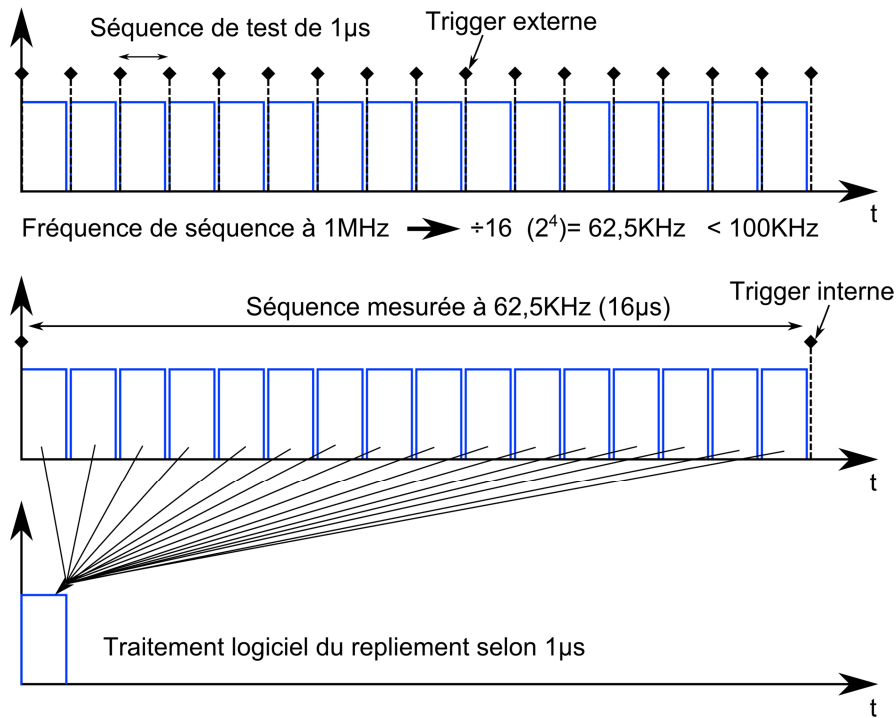


Figure II-12 : Illustration du fonctionnement du repliement dans le TriPhemos.

2.3.4. Structure des bases de données

Le temps d'arrivée 'T' et les positions 'X' et 'Y' sont enregistrées en temps réel dans une base de données où chaque ligne représente un photon. Il est donc possible de l'afficher en trois dimensions (XYT) afin de visualiser des motifs aberrants ou des artéfacts liés à un temps de propagation trop lent ou trop rapide. Les données à afficher pouvant être considérables (elles dépassent parfois plusieurs millions de photons) il est primordial que les algorithmes de traitement soient efficaces. Les limitations de ce type de stockage proviennent du fait que la quantité d'informations est importante sous la forme : 1 photon = 1 ligne du fichier, en outre l'information « front d'horloge » n'est pas stockée dans la base, or elle joue un rôle fondamental dans la détection des transitions... et des non-transitions. Par la suite, nous verrons qu'il est possible de simplifier cette base de données en utilisant des algorithmes permettant une « digitalisation » de la base de données, et une simplification de la lecture de l'information (Chapitre III –4.2.1.a).

Maintenant la base de données acquise, il convient d'avoir différents moyens pour la visualiser et en extraire les informations pertinentes à l'analyse.

2.4. Observation des données TRI

L'observation des données TRI peut être réalisée de différentes manières. Selon le type de défaut que l'on cherche à détecter il est primordial d'adapter la méthode d'observation.

2.4.1. Visualisation par intégration spatiale

La première méthode dite par « intégration spatiale » permet préférentiellement la visualisation de signaux spatialement statiques et temporellement dynamiques. Il s'agit du mode le plus commun en analyse TRI. Elle consiste à sélectionner un ensemble de pixels dans le plan XY de la base de données à l'aide de zones d'intérêts (boîtes Figure II-13 gauche). Ensuite le logiciel trace les chronogrammes du nombre de photons inclus dans ces boîtes en fonction du déroulement de la séquence.

L'équation suivante symbolise l'opération réalisée lors de l'affichage des signaux Figure II-13 droite.

$$I(r,t) = \sum_{i=x_a}^{i=x_b} \sum_{j=y_a}^{j=y_b} P(i,j,t) \quad \text{Eq. II-3}$$

Avec $I(r,t)$ représentant le nombre de photons dans le rectangle r (boîte) : de $(x_b - x_a) \times (y_b - y_a)$ pixels et $P(i,j,t)$ une fonction représentant le nombre de photons dans l'espace i,j et le temps t .

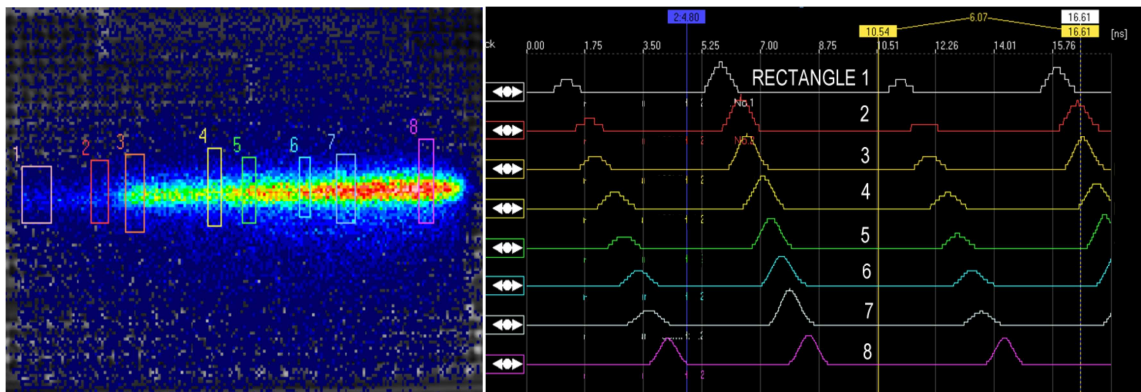


Figure II-13 : Visualisation temporelle de données TRI par intégration spatiale

L'exemple Figure II-14 montre la propagation d'un front d'horloge dans une chaîne d'inverseur CMOS. Cet affichage permet entre autre de visualiser le temps de

commutation dans les portes sélectionnées, et le temps de propagation entre chaque porte. De même, la Figure II-15 illustre la méthode de visualisation appliquée à une structure transmettant le signal d'horloge. Elle permet de valider l'intégrité du signal au niveau des temps de commutation et du rapport cyclique.

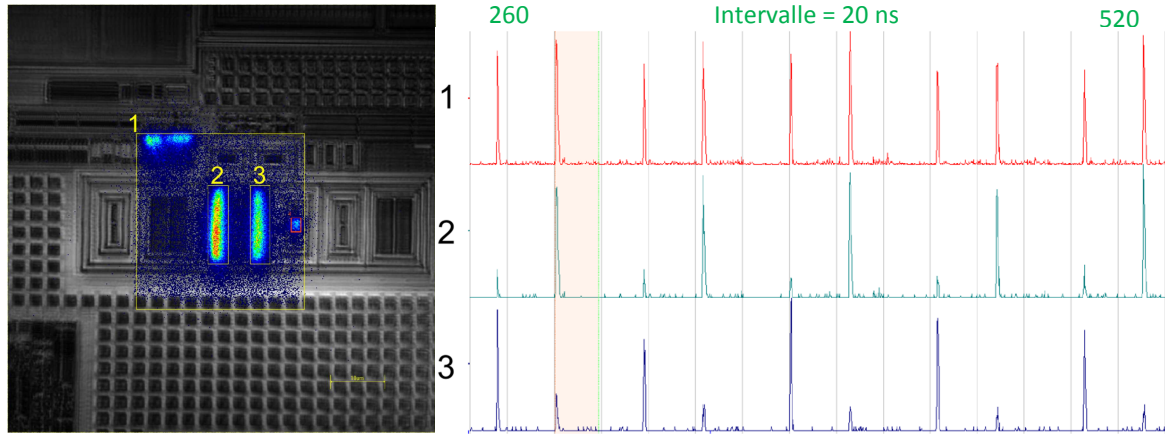


Figure II-14 : Visualisation de signaux d'horloge (2) et de son complément (3). La boîte (1) contient la somme des 2 émissions.

2.4.2. Visualisation « Trame par Trame » ou intégration temporelle

La visualisation dite « Trame par Trame » est utilisée pour visualiser le déplacement des signaux dans le composant. L'information des différentes transitions est intégrée pour constituer des trames de l'émission produite à un instant t et durant un temps Δt . L'assemblage de toutes les trames les unes à la suite des autres permet de visualiser dynamiquement l'évolution de l'émission de lumière telle une vidéo.

$$I(x, y, t, \Delta t) = \sum_{s=t}^{s=t+\Delta t} P(x, y, s) \quad \text{Eq. II-4}$$

avec $I(x, y, t, \Delta t)$ représentant le cumul des photons pour chaque pixel de coordonnées (x, y) sur Δt , et $P(x, y, s)$ le nombre de photons détecté au temps t et aux coordonnées (x, y) . La séquence de test T est divisée en N trames de durée Δt . Chaque trame n ($1 \leq n \leq N$) correspond donc à une image. L'exemple suivant a été réalisé sur une chaîne d'inverseurs CMOS 45nm activée à une fréquence de 100MHz. Le pas Δt utilisé est de 170ps pour une durée totale de la propagation de 1,7ns, soit 10 trames.

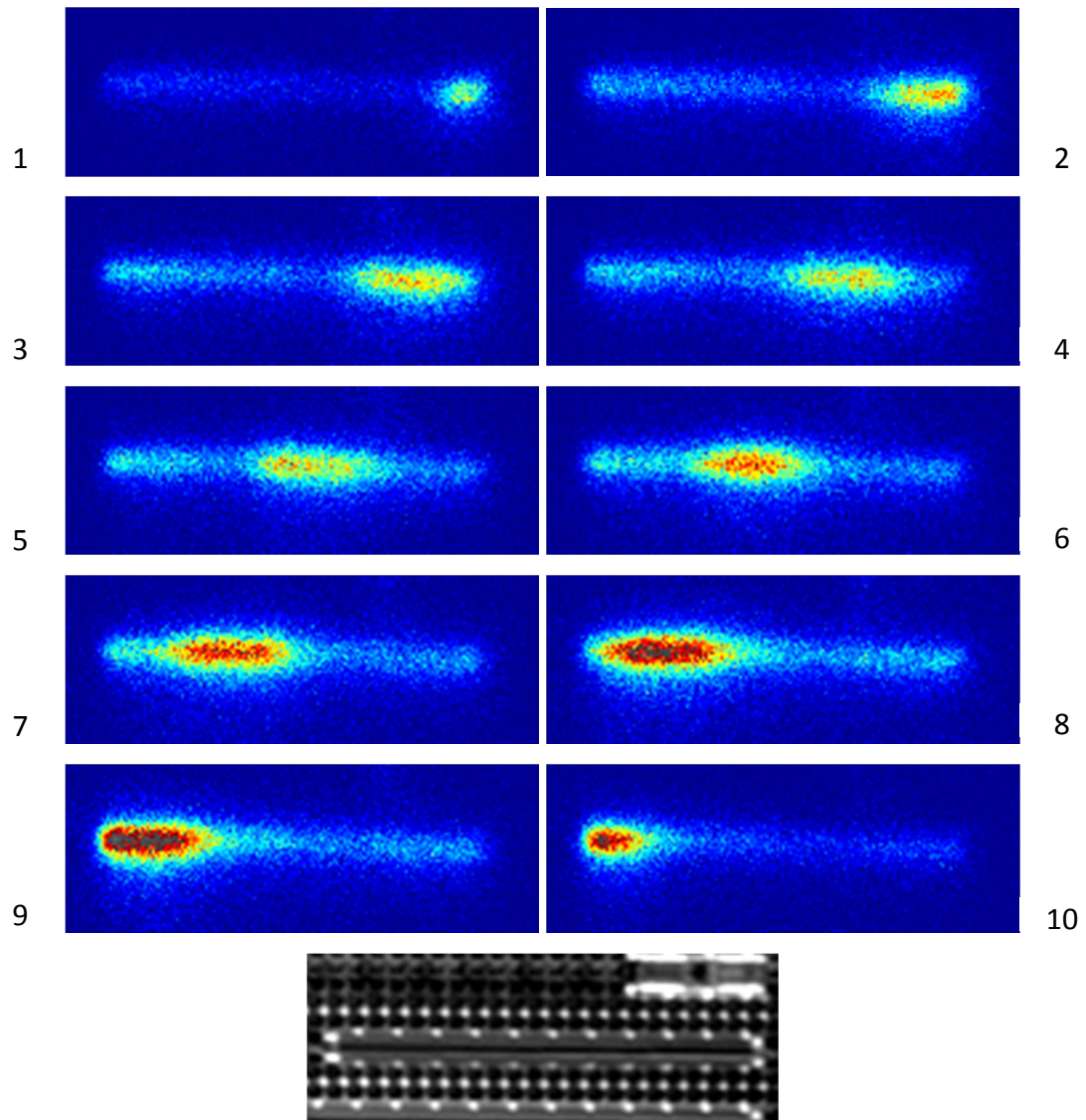


Figure II-15. : Visualisation de la propagation d'un signal dans une chaine d'inverseur. Trame n°1 haut à gauche jusqu'à trame n°10 en bas à droite. Image optique IR du composant en bas.

2.4.3. Visualisation en 3 Dimensions et 2 Dimensions (XT, YT)

La visualisation de la base de données peut s'effectuer de manière tridimensionnelle, où chaque photon est représenté sous forme d'un point de coordonnées X, Y et T. Cette méthode peut être très gourmande en ressources de calcul si le nombre de photons à afficher est conséquent pour le processeur (A gauche Figure II-16).

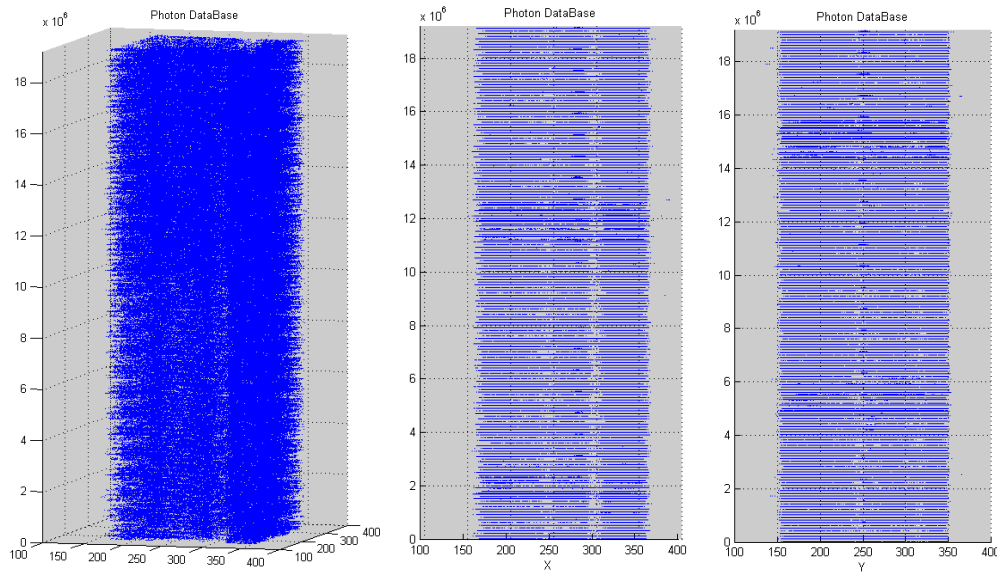


Figure II-16 : Affichage d'une base de données en 3D (gauche), XT (milieu), YT droite.

La visualisation d'une base de données en 3D n'est pas toujours judicieuse lors de l'analyse de données brutes. En revanche des observations dans les plan XT et YT de la même base de données offre la possibilité d'apercevoir des comportements émissifs anormaux au cours du temps. Les deux images XT et YT ci-dessus permettent de déceler une émission produite au-delà des fronts d'horloges, se produisant de manière répétitive après un certain nombre de fronts. Des algorithmes de filtrage permettent d'extraire cette information de la base de données (Chapitre III –2.1) pour l'afficher sous forme volumique (Figure II-17). Ces défauts liés à une difficulté de la propagation du signal peuvent être identifiés assez rapidement dans le volume compte tenu qu'ils peuvent générer une émission se propageant au-delà du front d'horloge (fuite de courant).

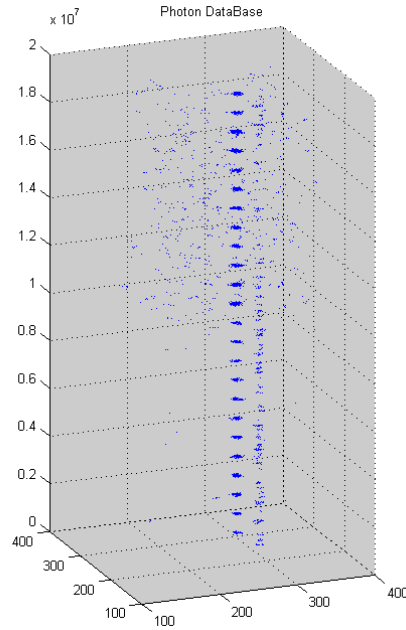


Figure II-17 : Visualisation volumique de la même base de données après filtrage.

Un des facteurs impactant grandement la visualisation des données est le bruit mesuré par le détecteur comme on peut le voir sur l'image volumique Figure II-16 gauche. Il convient donc d'en identifier la source pour en diminuer ses effets. Des techniques de filtrages ont dans le passé été mises au point pour éliminer le bruit dans les bases de données (Chapitre III -2).

2.5. Capacité du détecteur

2.5.1. Validation sur le nœud 45nm

L'émission de lumière est supposée devenir de plus en plus faible dans les technologies submicroniques étant donné que les tensions de polarisation et les courants impliqués dans les structures sont de plus en plus limités. Le détecteur TRI de Hamamatsu est commercialement validé pour l'émission de lumière sur le nœud 65nm. La tension de cœur des structures de test en 65nm est de 1,2V, soit une longueur d'onde d'émission de 1033nm d'après l'équation Eq. II-5.

$$\lambda = \frac{hc}{E_{Cin}^J} = \frac{hc}{qV_{DS}} \quad \text{Eq. II-5}$$

Avec 'h' la constante de Planck, 'c' la célérité, et 'q' la charge de l'électron.

Nous avons pu voir au Chapitre II –2.2 que le détecteur TRI a une bande passante allant jusqu'à 1700nm, cela suppose la possibilité d'une mesure de tension de polarisation allant jusqu'à 0,73V. Les structures les plus avancées disponibles au moment de l'évaluation sont en 45nm avec une polarisation nominale du cœur à 1V.

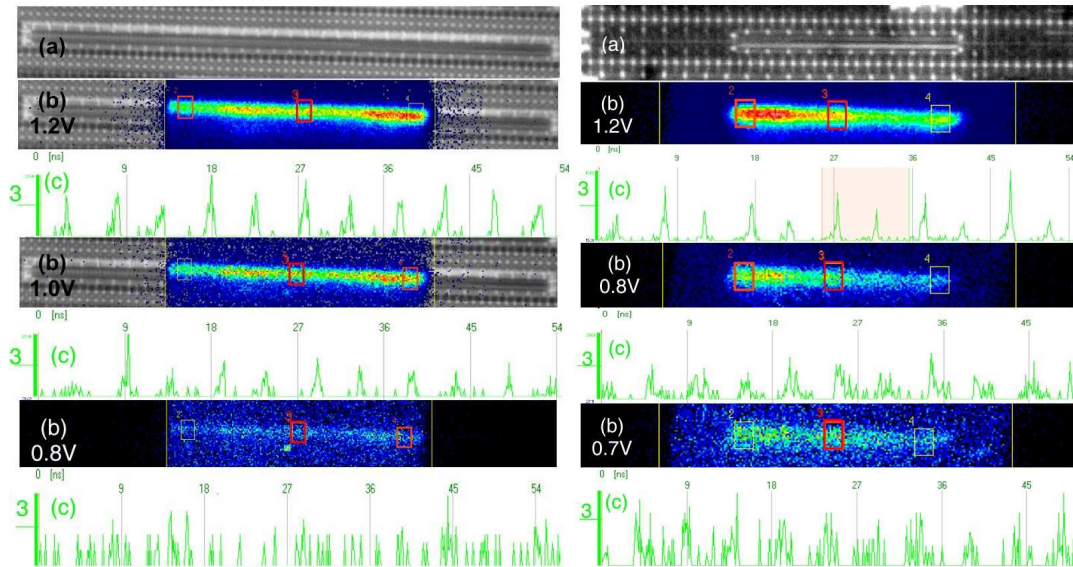


Figure II-18 : Acquisition en émission de lumière dynamique sur une chaîne d'inverseurs en 65nm (gauche) et en 45nm (droite) durant 600s à 100MHz pour différentes tensions de polarisation du cœur.

Les acquisitions de la Figure II-18 permettent de montrer tout d'abord que le détecteur TRI est capable d'observer des phénomènes émissifs sur des composants avancés et à de très faibles tensions. On observe également l'impact du rétrécissement des dimensions entre les deux émissions puisque les pics de courant sont visibles à 0,8V en 45nm et non visibles pour la même tension en 65nm. Une tension de 0,7V est bien une limite pour le détecteur actuel et pour du 45nm. En revanche elle ne présage en rien le résultat de l'émission potentielle d'une structure en 32nm. Le nombre de photons collectés par le détecteur TRI pour une si faible tension laisse supposer que d'autres mécanismes pourraient être impliqués dans l'énergie des électrons en transfert dans le canal comme évoqué dans le Chapitre II – 1.3. Comme le nombre de photons détectés diminue, le rapport signal/bruit risque également de s'atténuer. C'est pourquoi il est important de caractériser le bruit.

2.5.2. Bruit mesuré

Le bruit mesuré par le détecteur comprend trois composantes :

- le bruit électronique issu du détecteur,
- le bruit thermique provenant de l'échantillon et de l'environnement,
- Le bruit thermique induit par le détecteur.

Concernant le bruit thermique induit au sein du détecteur, un système de refroidissement basé sur une machine cryogénique permet de maintenir une température à la surface du détecteur inférieure à 130K et ainsi supprime une grande partie de ses effets tout en gardant les propriétés de détection de la bande spectrale de l'InGaAs. Le bruit électronique est amoindri par la conception du circuit d'amplification du signal. La somme de ces deux bruits est notée N_D . En revanche le bruit thermique issu de l'environnement est nécessairement subi et additionné à la mesure.

La quantité de bruit thermique environnant (N_{Th}) peut être mesurée par la réalisation d'une acquisition en obscurité (dark) consistant en une mesure avec échantillon inactif et à température ambiante. Le nombre moyen de photons générés lors de l'intégration d'un dark est d'environ 70ph/s pour une surface de détection (matrice TRI) de 4x4mm représentant 512x512 pixels. Le bruit thermique associé au composant sous test varie selon la température de surface du silicium durant la mesure, il est donc plus délicat à mesurer au cours d'une acquisition TRI. Nous verrons au Chapitre IV –que la capacité du détecteur TRI à capter un rayonnement thermique peut être exploitée à bon escient.

2.5.3. Limitations du système TRI actuel

La capacité du détecteur à collecter de nouveaux photons est limitée par la faculté qu'a chaque tube du réseau MCP à rétablir leur champ électrique interne à la suite d'une amplification. La durée de cette phase de régénération, dite « quenching time », est d'environ 1 μ s pour chaque canal sachant que les canaux fonctionnent de manière indépendante. Pour résumer, un flux trop important de photons sur le détecteur génère un blocage des canaux MCP provoquant la perte d'informations sur les photons incidents. Afin d'y remédier l'instrument dispose de filtres optiques dits à « densités neutres » de différentes valeurs de transmission permettant d'ajuster le flux photonique en cas de saturation.

Une autre limite provient des instruments actuels de détection du TriPHEMOS. Le détecteur a une fréquence de trigger maximale de 100KHz en interne et le facteur diviseur maximum est de 2^7 soit 128. Donc la fréquence maximale supportée pour le trigger externe est de 12,8MHz soit une séquence de 78ns au plus court. Le système a également une longueur d'enregistrement maximale de 10ms soit un trigger à 100Hz au plus lent.

2.6. Limitations de la technique TRI

Une limitation intrinsèque à la technique TRI provient de l'obligation de référence temporelle permettant la synchronisation du détecteur avec le circuit observé. Il est parfois difficile d'obtenir une telle référence car certains circuits ne fournissent pas de signaux de sortie permettant une synchronisation, ou bien ceux-ci ne sont pas synchronisés avec les blocs générant l'activité en interne. (Circuit fonctionnant en « standalone », gigue de l'horloge...). Dans ces cas-là, il est impossible d'extraire une information temporelle au niveau du transistor MOS. Cependant certains événements macroscopiques peuvent être visualisés tel que la détection d'une zone d'activité après l'envoi d'une commande donnée.

Dans l'état actuel du fonctionnement de la technique TRI, dépendant d'une référence temporelle unique, l'information entrante (le photon) est positionnée dans le temps par rapport à un point de référence symbolisant le début de la séquence. La moindre gigue entre l'horloge interne au circuit et le signal de référence ajoute une incertitude sur le placement temporel du photon. Plus le photon est placé loin temporellement de la référence plus l'incertitude sur son placement est importante (Figure II-19). Dans le cas d'une séquence simple sans repliement, l'effet de la gigue se fait peu ressentir sauf si l'horloge est très instable.

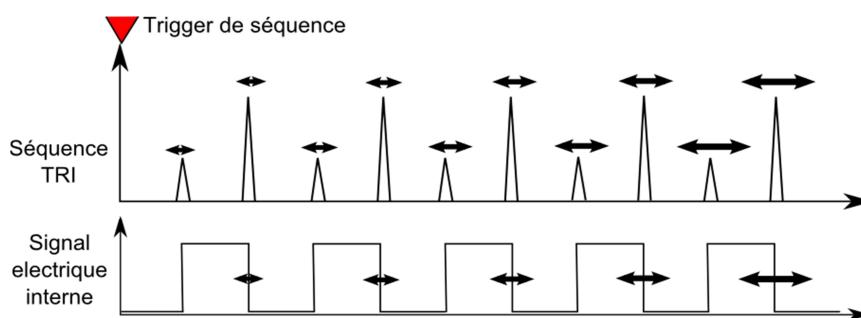


Figure II-19 : Effet de la gigue de l'horloge sur une acquisition TRI. Cas sans repliement.

En revanche si l'on diminue la durée de la séquence de test électrique, le système enregistre plusieurs séquences électriques à la suite dans une seule séquence TRI, puis les replie pour éviter les temps morts (repliement). Le photon arrivant dans la première séquence après le signal de référence est produit sur un front d'horloge avec peu de gigue par rapport à la première référence de séquence TRI. Celui arrivant dans la séquence suivante est référencé par rapport au signal de la première séquence et subit donc une gigue plus importante. Les photons acquis lors de la dernière séquence électrique dans la même séquence TRI subissent un effet de gigue maximal pouvant atteindre plusieurs nanosecondes et impactant le chronogramme après le repliement.

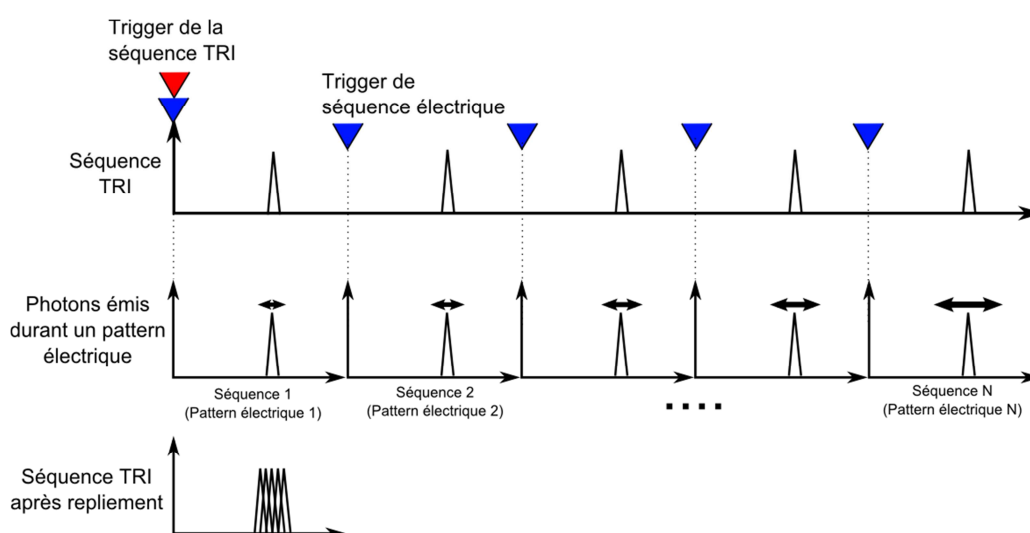


Figure II-20 : Effet de la gigue sur une séquence TRI avec repliement.

Afin de remédier aux effets de la gigue sur le chronogramme TRI, il est essentiel de s'assurer de la bonne synchronisation entre le système générant les signaux électriques pour le composant et le détecteur TRI. De plus les générateurs de signaux doivent être suffisamment performants pour maintenir une gigue la plus faible possible sur chacun des signaux et entre ses derniers.

3. Conclusion du chapitre II

La théorie de l'émission de lumière dynamique pour les circuits digitaux est maintenant bien connue et son utilité pour l'analyse des signaux internes des composants n'est plus à démontrer. En pratique les différents moyens de visualiser l'activité photonique des transistors peuvent renseigner sur un grand nombre de défauts et les limites de l'instrument ne sont pas un frein à l'analyse pour la plupart des cas d'études. Après avoir fait le tour des techniques conventionnelles de visualisation et d'utilisation des acquisitions TRI, passons aux méthodes d'analyse fonctionnelle des composants toujours basées sur l'étude des bases de données en émission de lumière dynamique.

En effet les techniques de bases de l'émission de lumière dynamique correspondent à des procédés de visualisation de chronogrammes de zones très limitées ou de tranches spatiales correspondant à un temps particulier. En analyse de défaillance, nous cherchons à avoir des techniques capables de localiser rapidement une défaillance dans un temps (quel vecteur ?) et dans l'espace (quel nœud du circuit ?). Afin de répondre à ces questions, nous avons développé un processus d'analyse qui exploite toutes les possibilités de l'émission de lumière dynamique. Le développement de ce processus et de toutes les techniques constituent ma contribution à ce travail de recherche.

Chapitre III – Techniques d’analyses fonctionnelles basées sur l’émission de lumière dynamique

Le chapitre précédent a décrit la façon dont la génération de photons s’effectue au sein d’un transistor, puis les mécanismes de cette émission au cœur d’une structure CMOS et enfin l’instrumentation permettant de la détecter. Afin d’exploiter les données collectées, différentes approches ont été développées, toutes basées sur le post-traitement des bases de données.

L’utilisation de ces techniques d’analyse n’est pas arbitraire mais doit suivre une logique dépendant des informations dont dispose l’utilisateur sur le composant défaillant à analyser. Une première partie de ce chapitre développera le processus d’analyse développé pour l’émission de lumière dynamique. Les méthodes d’analyses fonctionnelles nécessaires seront décrites plus en détail dans la suite du document.

1. Processus d’analyse pour l’émission de lumière dynamique

Un utilisateur ne disposant d’aucun moyen d’assistance visuelle (CAD¹⁰, layout) lui permettant de se repérer dans la complexité de l’enchevêtrement des blocs d’un composant a besoin de différentes techniques d’analyses fonctionnelles pour se diriger étape par étape vers le défaut. En d’autres termes, ces méthodes peuvent être appliquées sur un circuit logique défaillant dont l’utilisateur ne dispose d’aucune information sur la localisation du problème.

¹⁰ Conception Assisted Design, fichier contenant les informations de design du composant

La première étape consiste à effectuer un dégrossissement de la zone d'analyse afin de ne sélectionner qu'un bloc ou qu'une région de travail. Il peut s'agir d'une zone du plan mémoire dans le cas d'une mémoire ou encore du bloc contenant l'ALU¹¹ dans un microcontrôleur. Cette pré-localisation est nommée analyse d'activité (ou activity analysis) et nécessite l'activation électrique du défaut, ou tout au moins l'activation du bloc contenant le défaut. L'acquisition des données TRI s'effectuera à faible grandissement afin d'observer l'activité sur toute la puce. Ceci est un avantage par rapport aux techniques lasers qui dans la plupart des cas ne donnent que peu de résultat à faible grandissement¹² (< 20X). Une fois la zone d'intérêt localisée, il est possible de passer à l'étape suivante consistant à identifier les nœuds d'intérêts au sein de ce bloc. Pour cela on emploiera une technique basée sur le « pattern matching » ou la localisation par motif. Ceci s'effectue à plus fort grandissement et nécessite une analyse au niveau vecteur de la séquence activant le défaut. Enfin une fois les points émissifs incriminés localisés, il est possible de passer à une étape de mesure des temps de commutation au niveau transistor, donc à fort grandissement.

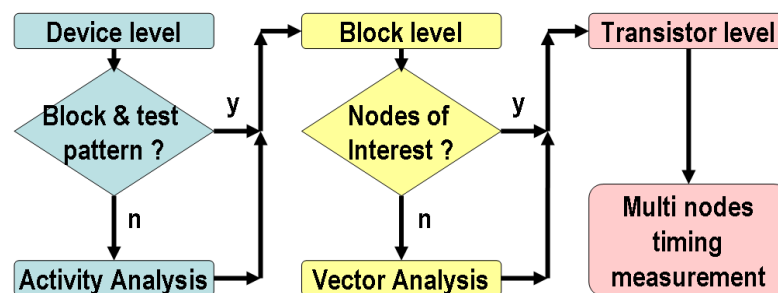


Figure III-1 : Logigramme du processus d'analyse TRI [PBHN11].

Toutes les méthodes citées dans ce processus ont besoin de données d'entrées mesurées en TRI les plus propres possibles et de techniques permettant l'extraction du signal. Il est donc nécessaire d'avoir à disposition des outils de nettoyage et de filtrage de bases de données.

¹¹ ALU : Arithmetic and Logic Unit (Unité de calcul arithmétique et logique)

¹² Le diamètre du spot laser est assez élevé à faible grandissement, il ne permet pas de déposer suffisamment d'énergie à la surface du composant et n'a souvent pas la résolution spatiale suffisante pour en extraire l'information utile.

2. Extraction du signal du bruit

L'extraction du signal d'une base de données TRI ou d'une courbe TRE est l'objet de nombreuses études depuis plus de 10 ans. Le laboratoire d'analyse des défaillances du CNES a publié à plusieurs reprises sur le sujet notamment à propos de méthode appelées « CAD Auto-Channeling » [DBFJ03] ou « Positive Photon Discrimination (PPD) » [DRFB04]. La première consiste à utiliser des données physiques de conception du circuit afin d'éliminer spatialement tous les photons de bruit pouvant apparaître en dehors de zones d'intérêt. La méthode est efficace mais complexe à mettre en place car elle nécessite l'accès à la CAD du composant. La seconde consiste à considérer que les photons arrivant entre deux transitions « électriques » sont nécessairement des photons de bruit. La PPD permet ainsi la réduction des effets du rayonnement thermique, mais aussi la suppression d'évènement dit « statique » en émission. Or l'information qu'une zone émet de manière statique est cruciale dans certains cas. Ces deux méthodes ont donc certains avantages qu'ils seraient souhaitables de conserver (traitement spatial et temporel) mais aussi quelques défauts à bannir. Une troisième technique appelée STPC fut donc mise au point.

2.1. Traitement STPC

Le traitement STPC pour « Spatial and Temporal Photon Correlation » a été développé en 2003 afin d'extraire l'information utile du bruit des acquisitions faites à partir de l'instrument PICA [DFBP03]. Bien que le bruit généré par les nouveaux détecteurs soit moindre, l'algorithme a toujours sa place dans la chaîne de traitement notamment grâce à son efficacité dans l'élimination des photons seuls ; Il me semble donc essentiel de l'introduire avant toutes autres formes de traitement.

Le principe de base de l'algorithme consiste à donner un « poids » à chaque photon de la base de données. Ce poids est un nombre supérieur à zéro représentant le nombre de photons au voisinage du photon concerné, il peut être également considéré comme un indice de densité de l'information. Pour calculer ce nombre l'algorithme utilise une boîte parallélépipédique dont les dimensions sont définies par l'utilisateur (D_x , D_y et D_t) et dont le photon concerné est le centre (voir Figure III-2). Le nombre de photons inclus dans ce volume correspond au « poids » du photon central. Plus le poids est

élevé plus le nombre local de photons est important donc plus la probabilité de présence de l'information utile est élevée.

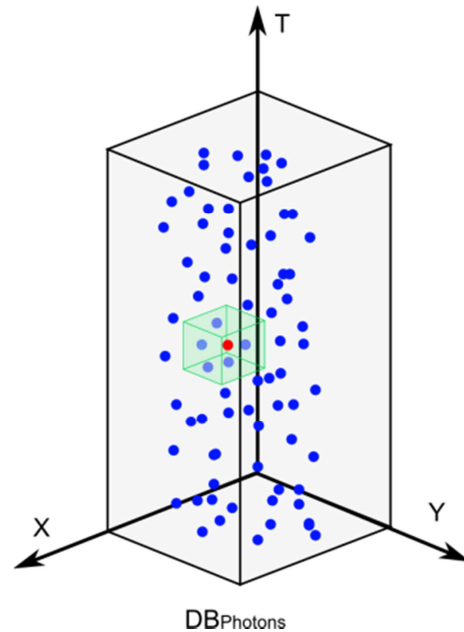


Figure III-2 : Illustration d'une boîte d'analyse STPC.
Le photon central est en rouge et l'on compte 5 photons voisins.

Les dimensions de la boîte sont définies par l'utilisateur en fonction de la taille de la plus petite zone d'émission observée et en fonction de la durée moyenne d'une transition attendue.

Une fois la base de données entièrement traitée, une quatrième colonne lui est associée contenant l'information de « poids » notée « W ». On a donc : X,Y,T,W. Il est alors possible d'effectuer un filtrage de la base par un seuillage des poids. Ceci consiste à ne garder que les photons d'un poids supérieur au seuil donné T_w . Une base de données épurée de tout photon de bruit ou isolé est ainsi créée. La valeur du seuil T_w pour l'élimination du bruit lié au détecteur peut être approximée numériquement et dépend du taux de photon de bruit N_D détecté par la caméra TRID lors de la mesure en obscurité (« dark » ou « background »). N_D est en moyenne de 80 Ph.s^{-1} , générant ainsi 48000 photons de bruit sur une intégration de 600s. Si l'on considère une séquence de 100ns (Trigger à 10MHz), une surface de collection de 512×512 pixels et une boîte de $8 \times 8 \text{ px} \times 100 \text{ ps}$, le nombre de photons moyen par boîte est de 0,012. Cette valeur peut être associée à la probabilité de présence d'un photon de bruit au sein d'une boîte mais ceci est purement statistique et incompatible avec le raisonnement de l'algorithme qui ne prend en compte que des valeurs

entières pour effectuer le seuillage. On considère donc dans ce cas-là un seuil $T_w = 1ph$.

Calcul du nombre de photons par boîte :

$$\text{Nombre de boîtes selon } T : \frac{100ns}{100ps} = \frac{100.10^{-9}}{100.10^{-12}} = 1000 \text{ Tranches temporelles}$$

$$\text{Nombre de photons par tranche} : \frac{48000ph}{1000} = 48ph.tranche^{-1}$$

Une tranche contient : $512 \times 512 = 262144 \text{ pixels}$

$$\text{Donc on trouve} : \frac{48}{512^2} = 1,83.10^{-4} ph.px^{-1}.tranche^{-1}$$

$$\text{Une boîte contient alors} : 8 \times 8 \times 1,83.10^{-4} = 0,012 ph.boîte^{-1}$$

Malheureusement lors de la mesure sur un échantillon d'autres sources de bruit s'ajoutent au bruit du détecteur N_D , notamment le bruit thermique N_{Th} généré par l'échantillon. Celui-ci est difficilement mesurable car présent uniquement lors des phases de fonctionnement du circuit, dépendant des conditions d'activation (Tension d'alimentation, fréquence...) et environnementale (épaisseur du silicium, présence d'un leadframe,...) du composant. Le taux de photons de bruit par seconde se trouve augmenté par cette contribution et peut atteindre quelques centaines de photons par seconde. Cependant la valeur moyenne de photons par boîte n'est pas significativement plus élevée ce qui implique que la valeur du seuil T_w est laissée à l'appréciation de l'utilisateur, qu'il peut modifier tout en visualisant la base de données après filtrage. Ce filtrage est donc dépendant de l'utilisateur mais permet de réduire considérablement et rapidement la taille de la base de données.

Outre le fait que l'algorithme est limité par l'expérience de l'utilisateur devant définir la taille de la boîte, il l'est également en ce qui concerne les zones de bruit permanentes pouvant être d'intensité équivalente voire supérieure au signal utile. En effet, un point chaud sur le détecteur (pixel défaillant) engendrera une zone d'activité permanente dans la base de données. Si cette zone est suffisamment active elle dépassera le seuil et ne sera pas éliminée.

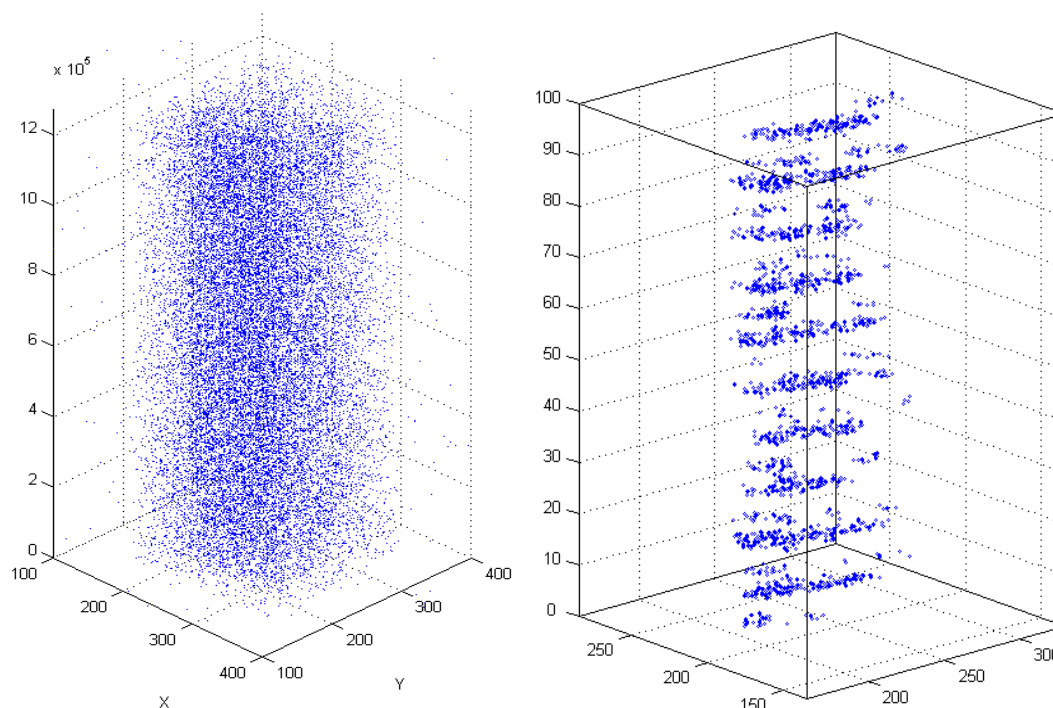


Figure III-3 : Illustration de l'application du traitement STPC (droite) sur une base de données brute (gauche).

La taille d'une base de données pouvant varier entre 100 000 et plus d'un million de photons, le temps de traitement peut atteindre plusieurs dizaines de minutes. Cependant en optimisant les algorithmes et l'utilisation d'ordinateurs récents permet de limiter ce temps à quelques minutes voire secondes.

2.2. Détection des fronts d'horloge

La détection des fronts d'horloge est nécessaire pour l'application de la technique du « pattern matching » développée plus loin. Compte tenu que chaque front d'horloge déclenche une cascade d'évènement, chacun d'entre eux est accompagné d'une forte émission. La méthode la plus commune consiste à calculer le nombre de photons émis par des tranches temporelles de courte durée (inférieure à la demie période d'horloge) pour ensuite extraire les tranches contenant le plus de photons à l'aide d'un algorithme de détection de maximum. Ce traitement permet d'extraire les temps des tranches contenant les transitions apparues sur les fronts d'horloge.

L'utilisation de cette méthode présuppose la connaissance de la fréquence de l'horloge afin que la durée des tranches soit inférieure au temps entre deux fronts d'horloge pour ne pas oublier d'évènement. De plus la tranche doit être de durée

inférieure au temps de propagation du front dans tout le circuit pour ne pas dégrader la résolution temporelle. La mesure du temps de propagation ne peut être effectuée que par une analyse manuelle d'un front d'horloge.

En règle générale, plus la durée d'une tranche est petite plus la détection des évènements sera fine. En revanche, des tranches trop fines pourraient ne pas contenir suffisamment de photons pour être représentative d'un évènement. Ainsi ces tranches auraient une valeur du rapport signal sur bruit (SNR) proche voire inférieure à 1.

La Figure III-4 indique le cheminement du processus de détection des fronts d'horloge. La première consiste à compter le nombre de photons contenu dans chaque tranche puis de calculer la moyenne du nombre de photons par tranche. Cette moyenne est ensuite soustraite à chaque tranche avant de tracer le graphique du nombre de photons par tranche (moins la moyenne) en fonction de la tranche.

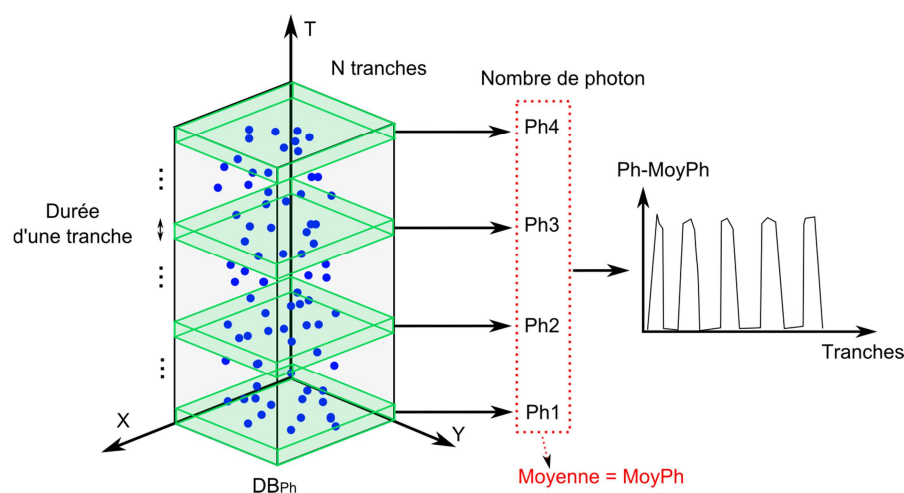


Figure III-4 : Principe de détection des fronts d'horloge.

La soustraction de la moyenne permet de s'affranchir de pics de bruit qui pourraient apparaître entre les fronts d'horloge. Ensuite un algorithme de détection de pics permet l'extraction de l'emplacement de chacun d'entre eux.

Si l'on prend un exemple d'analyse, l'histogramme des données du nombre de photons en fonction des tranches représentées sur la Figure III-5 permet de visualiser deux distributions. Une première correspondant au bruit (nombre de tranches élevé avec peu de photons), la seconde correspondant au signal utile (nombre de tranches plus faible avec beaucoup de photons).

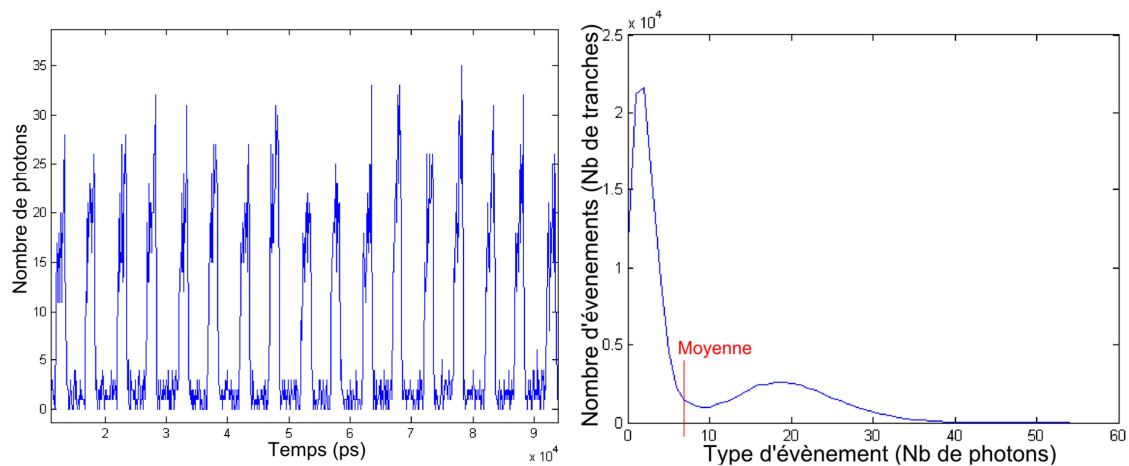


Figure III-5 : Graphique représentant le nombre de photons en fonction du temps pour des tranches de 0,1ns (à gauche). Histogramme associé (à droite).

La moyenne du nombre de photons par tranche est de 7,8 (marque sur l'histogramme) et se trouve entre les deux distributions. Il est donc possible de soustraire cette valeur à toutes les données pour obtenir la Figure III-6.

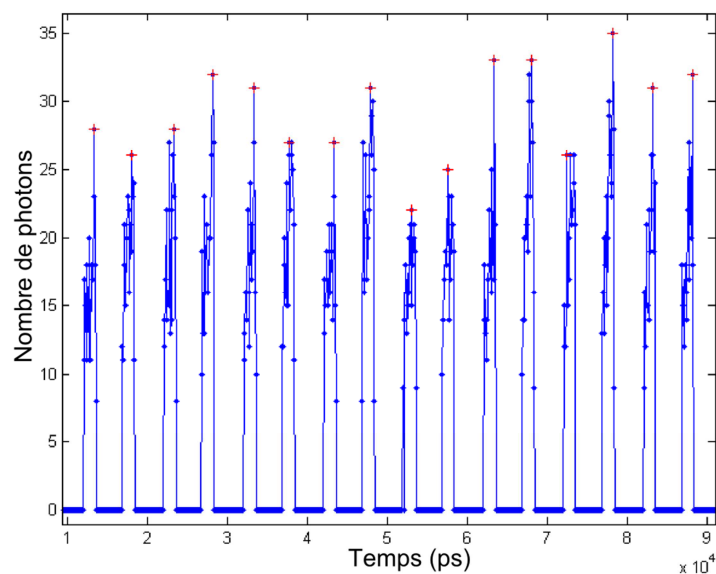


Figure III-6 : Graphique représentant le nombre de photons en fonction du temps (moyenne soustraite) pour des tranches de 0,1ns (à gauche).

L'algorithme de traitement a pu détecter les pics, les marquer d'une croix et extraire la distance moyenne entre chacun d'eux pour connaître la demi-période. Dans ce cas-ci, le nombre de pics détectés est de 2559, avec une distance moyenne de 5,003ns, ce qui correspond à une fréquence de 99,94MHz (pour une mesure théorique à 100MHz).

La méthode est efficace ici mais peut aussi s'avérer moins performante lorsque l'histogramme est moins favorable. La Figure III-7 montre un histogramme correspondant à une base de données où l'information utile est noyée dans le bruit. D'autres méthodes d'extraction sont alors nécessaires pour parvenir à visualiser les fronts d'horloge.

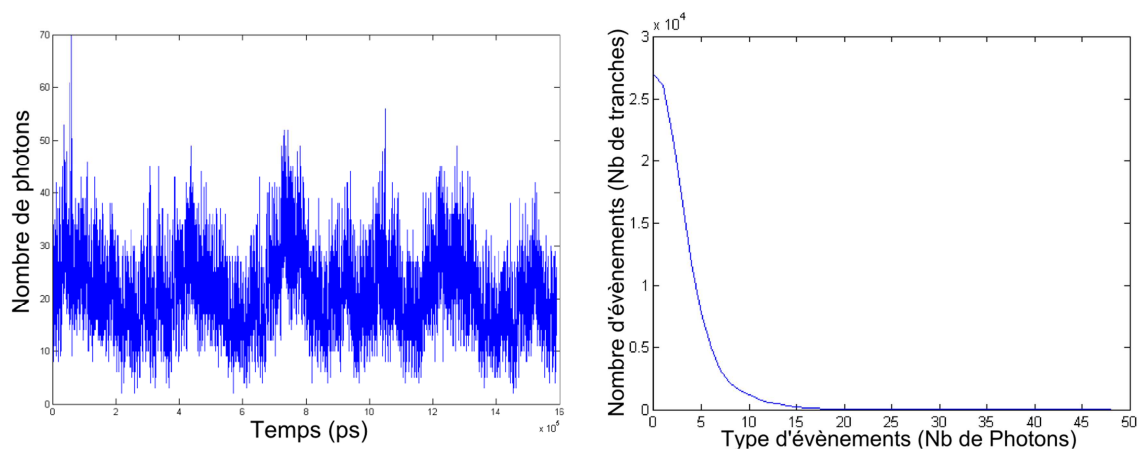


Figure III-7 : Graphique représentant le nombre de photon en fonction du temps pour des tranches de 0,1ns (à gauche). Histogramme où l'information utile est noyée dans le bruit (à droite).

2.3. L'approche vecteur

La réduction du bruit de fond est la première étape du traitement accomplie par la méthode STPC. Les données TRI ont jusqu'à présent toujours été considérées comme des données de types analogiques. Par exemple l'affichage des courbes d'émission par intégration spatiale des transistors nMOS et pMOS durant une transition d'un inverseur CMOS est un outil efficace pour détecter l'origine d'un problème de propagation de l'information dans une porte logique.

Partant du fait que seules les commutations des structures CMOS d'un circuit numérique puissent émettre de la lumière, l'instrument TRI peut en détecter à la fois durant les transitions de l'horloge et à la fois entre ces transitions. En réalité deux types de logiques peuvent être analysés, la logique séquentielle et la logique combinatoire.

- Dans le cas de mesures sur de la logique séquentielle, toutes les opérations sont cadencées par l'horloge donc l'ensemble des transitions se produisent en même temps que cette dernière ou avec un léger décalage (soit sur les fronts montants, soit sur les fronts descendants).
- Dans le cas d'une logique combinatoire, les transitions se produisent à la suite d'un coup d'horloge. Dans le cas d'une fréquence d'horloge élevée et d'une longueur de chaîne de porte logique conséquente, certaines transitions peuvent arriver quelques instants avant le coup d'horloge suivant. Le temps de propagation de ces signaux est intrinsèque au composant, il n'est donc pas modifiable électriquement.

Le principe de l'extraction du signal par l'approche vecteur est de ne considérer que les événements se déroulant sur les fronts d'horloge. Ainsi la synchronisation d'une base de données avec la séquence de test permet d'extraire aisément les instants de signaux utiles. Un intervalle temporel est ajusté sur chaque front afin d'y inclure les transitions se propageant légèrement au-delà. Ce concept fonctionne correctement dans le cas d'analyse sur de la logique séquentielle mais se trouve limité pour de la logique combinatoire. Afin d'y remédier il suffit de faire fonctionner le circuit combinatoire à plus basse fréquence que sa valeur nominale afin de concentrer un

fort pourcentage de l'émission combinatoire temporellement proche des fronts d'horloge.

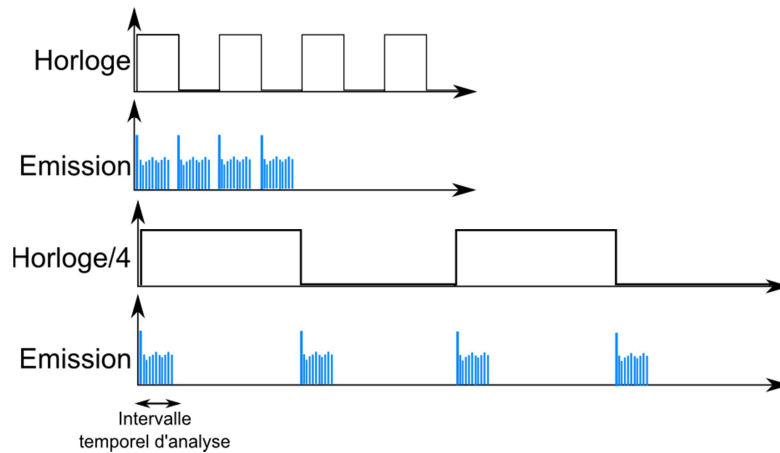


Figure III-8 : Schéma représentant les transitions apparaissant sur de la logique combinatoire à fréquence nominale (en haut) et à fréquence réduite (en bas).

Dans le cas d'une logique purement séquentielle, une base de données contenant une séquence de 100ns avec une horloge à 100MHz aura au maximum 20 transitions (2 par périodes) d'une centaine de picosecondes chacune. Finalement seule 2ns soit 2% de la base de données contiendra de l'information utile. Donc tout ce qui est acquis au-delà d'un front de l'horloge peut être considéré comme du bruit.

Sachant cela, la base de données peut être épurée des photons parasites arrivant entre les transitions. La principale difficulté étant la synchronisation de la base de données avec le pattern de test donnant la position des fronts d'horloge car la moindre différence de fréquence de l'horloge induit des décalages temporels et donc une perte de donnée. Nous verrons par la suite que cette synchronisation est primordiale pour plusieurs traitements.

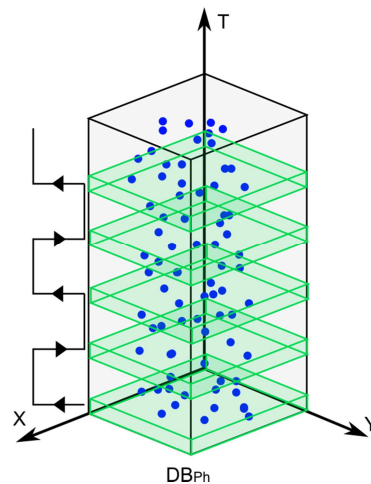


Figure III-9 : Extraction des fronts d'horloge par l'approche vecteur.

La Figure III-9 montre une représentation d'une base de données où les tranches sont définies sur les fronts du pattern associé.

Avec cette approche dite « vecteurs », le traitement de la base de données est sur la voie de la numérisation puisqu'on ne s'intéresse plus qu'aux transitions.

2.4. La technique du Lock-In

La technique de l'amplification à détection synchrone ou « lock-in » (à verrouillage) permet d'extraire d'une manière extrêmement sensible un signal de fréquence particulière à partir d'une source très bruitée. Cette technique est communément appliquée en traitement du signal.

Son principe est basé sur l'orthogonalité des fonctions sinus et cosinus. Lorsque l'on multiplie une fonction sinus de fréquence f_A avec une autre fonction sinus de fréquence f_B et que l'on intègre sur une durée supérieure à la période des deux fonctions, le résultat donne zéro. Maintenant si les deux fonctions ont la même fréquence ($f_A=f_B$) et que les signaux sont en phase, la valeur moyenne après intégration sera la moitié du produit de leurs amplitudes.

Dans un montage de type lock-in, le signal contenant l'information S_{in} est multiplié par un signal de référence S_{Ref} à la fréquence f_{Ref} à extraire. Après intégration sur une durée de l'ordre de la centaine de microsecondes à la milliseconde, les contributions des signaux aux fréquences autres que f_{Ref} , ainsi que les composantes déphasées par rapport à φ_{Ref} , ont été atténuées proche de zéro. Le signal DC S_{out} résultant contient

ainsi uniquement les informations de fréquence identique et en phase avec la fréquence de référence.

Si l'on considère un signal de mesure : $S_{in}(t) = A_{in} \cos(\omega t)$ avec $\omega = 2 \cdot \pi \cdot f_{in}$

Et un signal de référence S_{Ref} : $S_{Ref}^{cos}(t) = A_{Ref} \cos(\omega t + \varphi_{Ref})$ où φ_{Ref} est le déphasage introduit par l'utilisateur. On travaille également avec une fonction de référence en sinus : $S_{Ref}^{sin}(t) = A_{Ref} \sin(\omega t + \varphi_{Ref})$

Deux signaux de sortie sont alors exploitables, $S_{out}^{0^\circ}$ et $S_{out}^{90^\circ}$, Int_{Stop} et Int_{Start} correspondant aux temps de début et de fin de l'intégration du capteur :

$$S_{out}^{0^\circ} = \frac{1}{T} \int_{Int_{Start}}^{Int_{Stop}} A_{in} \cos(\omega t) \times A_{Ref} \cos(\omega t + \varphi_{Ref}) dt$$

$$S_{out}^{90^\circ} = \frac{1}{T} \int_{Int_{Start}}^{Int_{Stop}} A_{in} \cos(\omega t) \times A_{Ref} \sin(\omega t + \varphi_{Ref}) dt \text{ où } T = Int_{Stop} - Int_{Start}$$

Calcul de $S_{out}^{0^\circ}$, avec $S_{in}(t) = S_{sig}(t)$ source sans bruit parasite :

$$S_{out}^{0^\circ} = \frac{1}{T} \int_{Int_{Start}}^{Int_{Stop}} \frac{1}{2} A_{sig} A_{Ref} \cos(\varphi_{Ref}) + \frac{1}{2} A_{sig} A_{Ref} \cos(2\omega t + \varphi_{Ref}) dt$$

On peut voir, si l'amplitude du signal de référence reste constante, que le signal de sortie :

- est proportionnel à l'amplitude du signal mesuré (A_{in}),
- est proportionnel au cosinus de l'angle φ_{Ref} entre le signal d'entrée et la référence,
- est modulé au double de la fréquence de référence ($2\omega t$)

Il est alors possible de calculer l'amplitude et la phase du signal extrait en écrivant :

$$A_{sig} = \sqrt{S_{out}^{0^\circ 2} + S_{out}^{90^\circ 2}}$$

$$\varphi_{sig} = \arctan\left(\frac{S_{out}^{90^\circ}}{S_{out}^{0^\circ}}\right) - \varphi_{ref}$$

On peut alors récupérer l'information sur les composantes trigonométriques X et Y, respectivement en phase et en quadrature par rapport à la référence, équivalent à $S_{out}^{0^\circ}$ et $S_{out}^{90^\circ}$.

$$X = A_{sig} \cos(\varphi_{sig}) = S_{out}^{0^\circ}$$

$$Y = A_{sig} \sin(\varphi_{sig}) = S_{out}^{90^\circ}$$

Dans le cas d'une acquisition TRI, il n'est pas possible de réaliser ce filtrage de type lock-in en temps réel sur les photons acquis, car ils ne représentent pas en eux-mêmes un signal, mais un élément d'une base de données. Seul l'ensemble de la base de données une fois l'acquisition terminée peut être considérée comme un signal. Nous allons voir par la suite comment on peut appliquer la méthode du lock-in sur des données TRI.

Les différentes méthodes d'analyses développées par la suite feront appel à l'un de ces traitements, ou les deux en fonction du besoin.

3. Méthodes d'analyse de l'information

Après avoir éliminé le bruit, il est nécessaire de traiter les données TRI pour répondre à une problématique précise. Ceci peut être lié à l'identification macroscopique de blocs fonctionnels ou encore du suivi du parcours des signaux. A chacun de ces cas peut être attribuée une méthode d'analyse des données TRI.

3.1. Analyse de l'activité

L'analyse de l'activité est une méthode agissant au niveau macroscopique, ou à faible grandissement. Le but de cette technique d'observation est d'avoir une approche globale des émissions produites au sein du composant afin d'y localiser les zones d'intérêt. Jusqu'à présent ceci est déjà réalisé en microscopie infrarouge à émission de

lumière statique pour localiser les différents blocs s'activant durant un pattern de test. L'avantage de l'instrument TRI est qu'il pourra également pointer à quels moments ces blocs se sont activés au cours de la séquence de test. Dans la pratique les signaux obtenus sont toujours des transitions, seulement le fait de les observer à faible grossissement provoque un brouillage de l'information, où toutes les sources d'émission viennent se mélanger. Se concentrer sur l'analyse des fronts d'horloge n'a alors pas d'intérêt. En revanche, les signaux ayant une plus faible fréquence tels que le « chip select » ou le « data out enable » dans le cas d'une mémoire peuvent être utilisés comme base pour l'analyse. Les données observées ne sont plus des pics distincts mais un ensemble de pics agglomérés émettant par paquet.

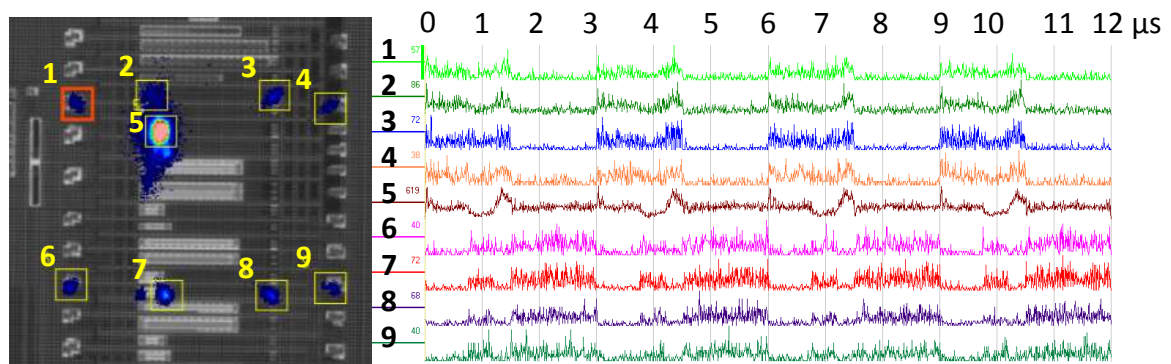


Figure III-10 : Exemple d'une analyse d'activité sur un véhicule de test en 45nm composé de différentes chaînes d'inverseurs.

L'exemple Figure III-10 montre la façon dont peut être utilisée cette technique. Lors de la visualisation macroscopique du composant défaillant, différents points d'émission apparaissent et grâce à l'information de leur comportement temporel ils peuvent être triés par groupe. Dans l'exemple, les signaux 1, 2, 3 et 4 ont la même signature ainsi que les signaux 6, 7, 8 et 9. En revanche le signal 5 est différent. À l'aide d'autres informations sur les timings des signaux d'entrée et de sortie il est possible d'isoler le bloc défaillant.

Cette technique permet aussi d'analyser le fonctionnement interne d'un bloc. Sur la Figure III-11 par exemple, les diverses zones d'émission ont une activité bien particulière si l'on considère l'aspect temporel de la mesure.

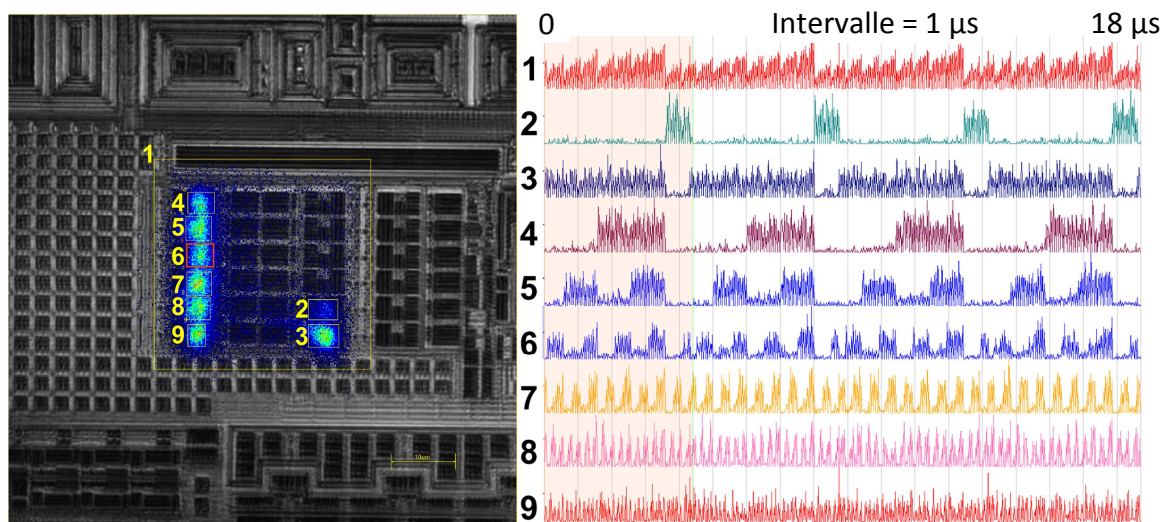


Figure III-11 : Analyse de l'activité d'un microcontrôleur STM32 en 90nm.

Par cette technique nous pouvons donc associer l'activité de blocs à celles de lignes de contrôles liées dans certains cas aux défauts étudiés. On peut donc ainsi isoler des blocs et procéder par la suite à leur analyse. Cette méthode a été publiée en 2011 à la conférence ISTFA [BPSD11].

3.2. Propagation de signaux

Il n'est donc pas possible de visualiser directement en 2D la propagation d'un signal dans le circuit à partir d'un front d'horloge. Or les problèmes de timing sont à l'origine de nombreuses défaillances. Si l'on connaît le front d'horloge concerné, il est possible de visualiser la propagation des signaux sur ce front dans l'ensemble du circuit grâce à une technique de pseudo lock-in que nous avons développée.

Nous avons vu que les chemins dans les circuits digitaux actuels comportent un grand nombre de nœuds et de portes logiques. Ils sont assez difficiles à suivre compte tenu de leurs imbrications. Ceci est d'autant plus vrai lorsque l'on descend en nœud technologique et surtout lorsque l'on ne dispose pas de la CAD¹³. La technique décrite dans cette section donne un moyen de visualisation du chemin emprunté par les signaux digitaux. Cette méthode de traitement se base sur la technique du lock-in décrite précédemment (Chapitre III –2.4) mais seule la phase sera exploitée pour la visualisation.

¹³ Conception Assisted Design, fichier contenant les informations de design du composant.

Un filtrage STPC de la base de données nommée DB_{ph} est d'abord effectué afin d'éliminer un maximum de bruit. Puis une synchronisation de l'algorithme avec la base de données doit être ajustée par la modification d'une valeur d'offset temporel au niveau logiciel. Cette valeur sert à ajuster l'instant d'apparition du front montant avec les signaux générés par l'algorithme (sinus et cosinus). Ensuite seulement l'application de la technique lock-in peut être envisagée.

Etant dans une situation de post traitement, toute l'information est d'ores et déjà acquise sur une séquence définie correspondant à un front d'horloge (montant dans notre cas). Ce qui signifie que la durée de la base de données est très courte. Il peut arriver que l'on réalise l'acquisition des signaux sur plusieurs fronts d'horloge, il est alors nécessaire pour la visualisation de les replier sur un seul front pour densifier le nombre de photons dans une propagation.

3.2.1. Fonctionnement de l'algorithme

Il est ensuite nécessaire de rentrer plusieurs paramètres au niveau logiciel comme la période de l'horloge T_{clk} identifiant le temps entre deux fronts montants et la durée de la propagation observée t_{propag} . Ces valeurs sont essentielles dans l'application d'une technique de pseudo lock-in à la base de données.

Sachant qu'une propagation complète s'effectue sur un front, l'information de phase à extraire n'est présente que durant cette courte période. Les signaux cosinus et sinus à la fréquence de référence sont donc calculés à partir de la durée de la propagation. Afin d'utiliser toute la plage angulaire de la fonction tangente et d'éviter ses discontinuités, seule une partie comprise entre $-\frac{\pi}{2}$ et $\frac{\pi}{2}$ des fonctions cos et sin peut être utilisée (Figure III-12). Ceci implique que la pseudo période T des fonctions trigonométriques fasse le double de la durée de la propagation t_{propag} . Les expressions des fonctions cosinus et sinus utilisées sont donc les suivantes :

$$F_{ref}^{0^\circ}(t) = \cos\left(\frac{2\pi \cdot t}{T} - \frac{\pi}{2}\right) \quad \text{et} \quad F_{ref}^{90^\circ}(t) = \sin\left(\frac{2\pi \cdot t}{T} - \frac{\pi}{2}\right)$$

Avec T la pseudo période de calcul, égale au double de t_{propag} .

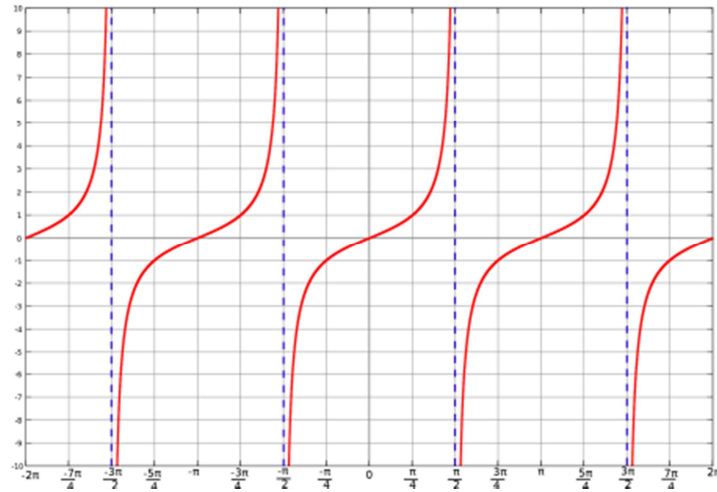


Figure III-12 : Tracé de la fonction tangente entre -2π et 2π

Alors qu'en Chapitre III –2.4 les équations montraient le calcul des signaux unidimensionnels en phase et en quadrature, ici le calcul s'effectue sur chacun des pixels (X,Y) d'une image (donc en 2D). Afin de rendre compte d'un effet de propagation entre 2 images successives ces dernières devraient être extraites de la DB_{ph} en prenant un pas temporel inférieur à la résolution, soit quelques dizaines de picosecondes. Cependant, les calculs appliqués à ces images ne seraient pas cohérents car elles ne contiendraient que très peu de photons (environ une dizaine), pas assez pour obtenir un résultat probant. Afin d'avoir des images utilisables, on intègre le nombre de photons pour chaque image sur une courte période entre 50ps et 200ps en fonction du taux de génération, afin de densifier le nombre de photons par image. Cela revient à effectuer des tranches temporelles dans la base de données, que l'on met à plat pour créer une image (Figure III-13).

De chaque tranche il est alors possible de générer une image stockée dans une seconde base de données appelée $DB_{img}(n)$ avec n le numéro de l'image. Ces images sont calculées selon le principe suivant :

$$I(x, y, s) = \sum_{s=t}^{s=t+\Delta t} P(x, y, s) = DB_{img}(n)$$

$I(x, y, s)$ représentant l'intensité de l'image résultante selon les coordonnées x et y , $P(x, y, s)$ étant le nombre de photons aux coordonnées x, y dans la tranche $s=[t; t+\Delta t]$.

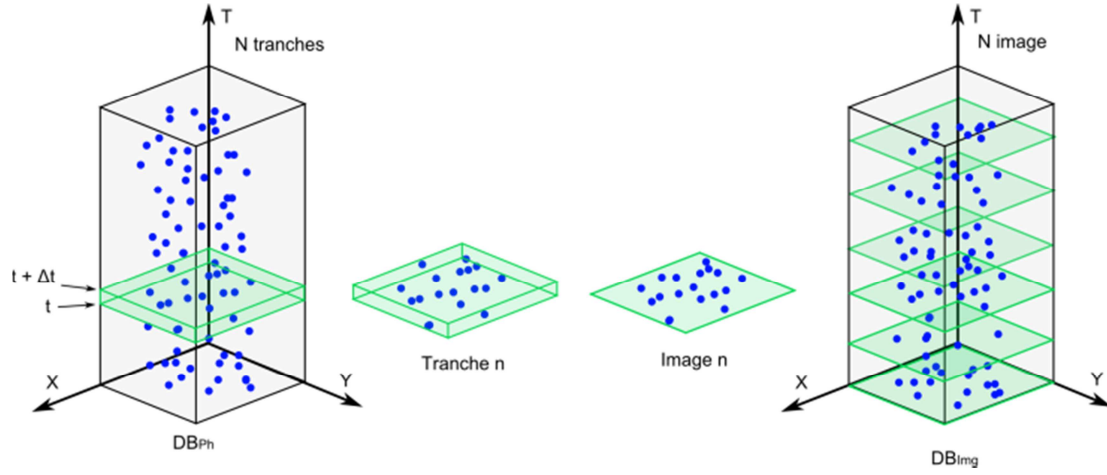


Figure III-13 : Schéma représentant l'extraction des images à partir des tranches temporelles.
Conversion de la base de données de photons (DB_{ph}) en base de données d'images (DB_{img}).

Les signaux de sortie $S_{out}^{0^\circ}$ et $S_{out}^{90^\circ}$ extraits sont alors des images et leurs calculs s'expriment de la manière suivante :

$$S_{out}^{0^\circ} = \frac{1}{N} \sum_{n=1}^N DB_{img}(n) \cdot \cos\left(\frac{2\pi \cdot t(n)}{T} - \frac{\pi}{2}\right)$$

$$S_{out}^{90^\circ} = \frac{1}{N} \sum_{n=1}^N DB_{img}(n) \cdot \sin\left(\frac{2\pi \cdot t(n)}{T} - \frac{\pi}{2}\right)$$

Avec $DB_{img}(n)$ les photons contenus dans la tranche temporelle de travail « n », « T » la durée de la pseudo période de travail ($2t_{propag}$) et « t(n) » le temps de début de la tranche « n ». La Figure III-14 représente ces différentes variables.

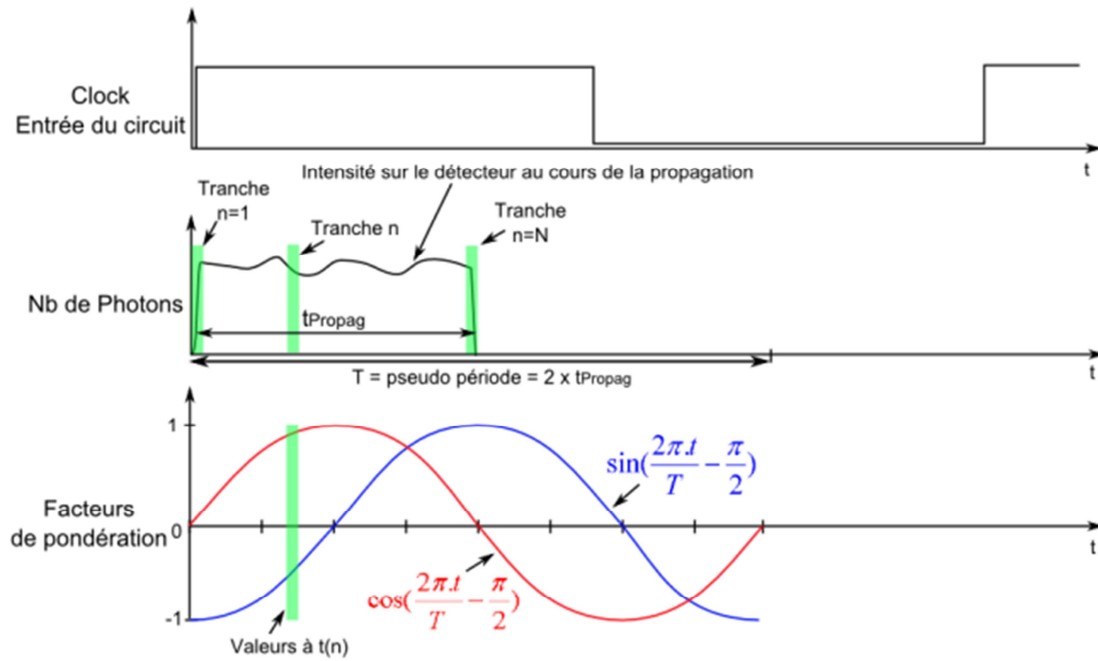


Figure III-14 : Schéma d'application du lock-in à la propagation de signaux (On considère le latch de la logique sur les fronts montants de l'horloge).

La phase du signal TRI, représentant la propagation des photons au cours du temps est calculé selon l'équation Eq. III-1 et correspond à une image.

$$\varphi_{sig} = \arctan\left(\frac{S_{out}^{90^\circ}}{S_{out}^{0^\circ}}\right) + \frac{\pi}{2} \quad \text{Eq. III-1}$$

L'image de la phase du signal comporte en chaque pixel le moment où le signal présent en ce point est arrivé sur le détecteur. La durée est exprimée dans ce cas sous forme d'une valeur visualisable à l'aide d'une palette de couleurs et le parcours du signal électrique est dessiné sous forme d'une gradation de couleur.

L'exemple suivant est l'application directe de cet algorithme de traitement sur une chaine d'inverseur CMOS en 45nm.

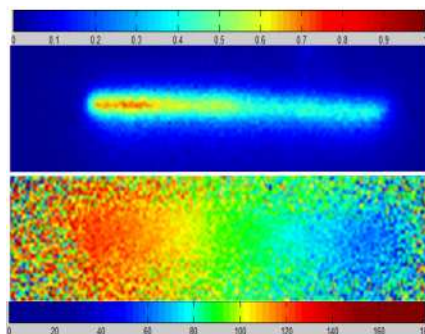


Figure III-15 : Application de l'algorithme de traitement pour la visualisation de la propagation du signal à une chaîne d'inverseur en 45nm. Image de l'intensité cumulée (haut), image de phase (bas).

On peut voir sur l'image de phase de la Figure III-15 que le dégradé de couleur indique le temps d'arrivée du signal. Ce qui apparaît en bleu arrive tôt sur le détecteur (phase 0°) alors que ce qui est en rouge arrive plus tard (phase 180°). On observe également que la phase est complètement aléatoire en dehors des zones d'émissions.

Afin de superposer l'image de phase avec l'image optique du composant le bruit de phase généré doit être supprimé. Compte tenu qu'il n'apparaît que sur les zones de non émission on va simplement appliquer un masque à l'image phase couvrant les zones non émissives. Ce masque est obtenu par une binarisation de l'image d'émission. Ce masque est alors multiplié à l'image de phase comme le montre la Figure III-16.

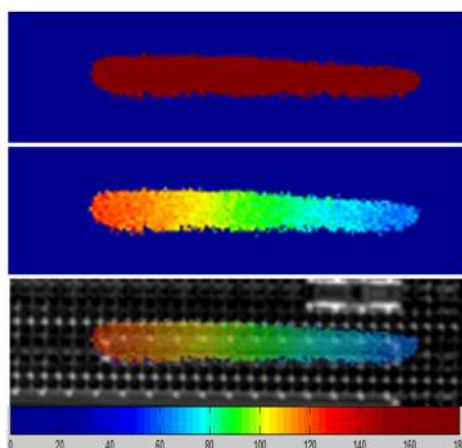


Figure III-16 : Application d'un masque à l'image de phase pour la superposition à l'image optique. Masque (haut), Image de phase masquée (milieu), Superposition (bas).

3.2.2. Exemples d'applications

Pour aller plus loin, l'exemple suivant montre le potentiel de la technique appliquée dans le cas d'un composant plus complexe. Il s'agit ici d'un FPGA en 130nm, sur lequel a été programmé un ensemble de portes logiques formant plusieurs chaînes.

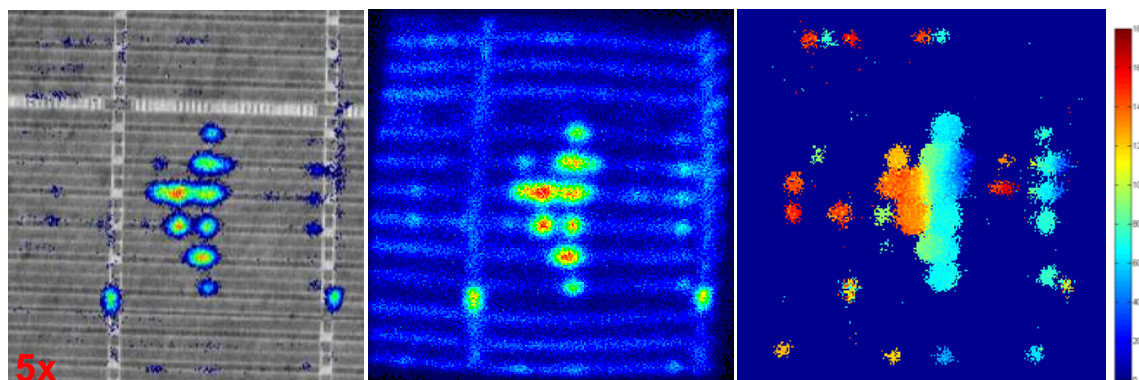


Figure III-17 : Images du FPGA au grandissement 5x. A gauche, l'image d'émission superposée à l'image optique IR. Au milieu l'image d'émission seule, à droite l'image de phase.

La Figure III-17 montre une vue du composant sous un grandissement de 5x avec ses différentes zones d'activités correspondant aux portes programmées. L'image du centre renseigne sur les zones d'émission masquées lors de la superposition de celle-ci avec l'image optique. On observe qu'un grand nombre de zones peu émissives disparaissent après cette étape. L'image de phase quant à elle permet la visualisation du chemin emprunté par les signaux dans les différentes portes. Les fronts arrivent au niveau des zones bleues foncées et repartent vers les zones rouges. On observe également que les signaux de faible intensité dans l'image d'émission ressortent parfaitement sur l'image de phase. Effectivement le calcul de la phase s'affranchit de la notion d'intensité.

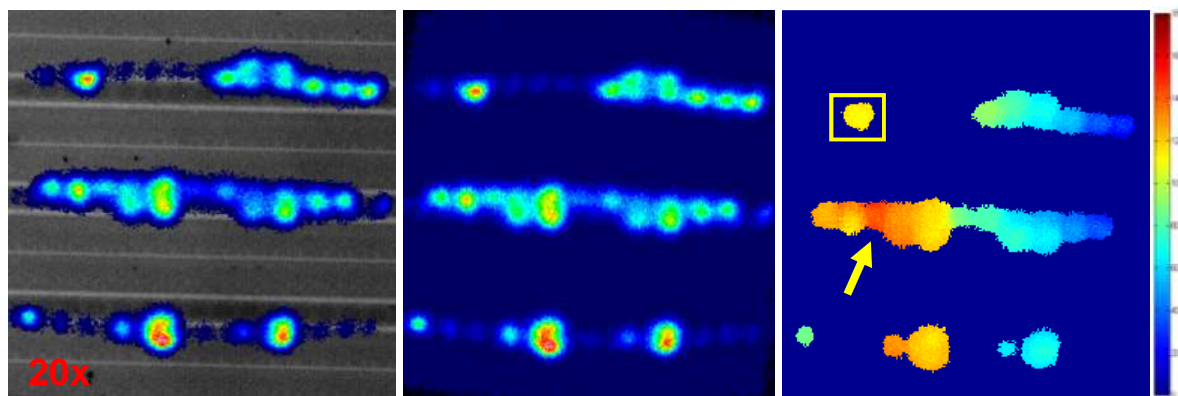


Figure III-18 : Image du FPGA sous 20x de grossissement. A gauche l'image optique superposée avec l'image en émission de lumière, au milieu l'émission de lumière seule, et à droite l'image de phase.

La Figure III-18 correspond à un grossissement de la Figure III-17, afin d'y observer plus finement la propagation. Les trois lignes d'émissions correspondent chacune à une chaîne logique parcourue par un signal de droite à gauche. Le point encadré sur l'image de phase est plus clair que le point montré par la flèche. Ce qui signifie que la chaîne supérieure est en avance sur sa voisine et ceci peut avoir des conséquences sur la fonctionnalité du composant. Ce genre de détail peut aussi être visualisé en trois dimensions pour en faciliter l'interprétation.

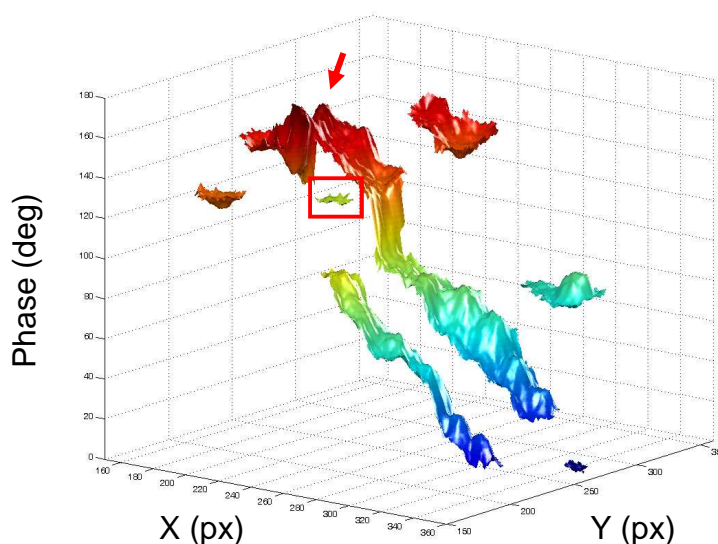


Figure III-19 : Visualisation 3D de l'image de phase en 20x sur le FPGA

Concernant la Figure III-19, de même que sur la Figure III-18, le carré indique le signal arrivant en avance sur celui pointé de la flèche, ce qui permet de s'affranchir du dégradé de couleurs.

Cette méthode de visualisation a pu être présentée à la conférence IPFA 2012 [BaPL12] et a suscité l'intérêt de la communauté de l'analyse de défaillance. Bien évidemment, pour appliquer cette technique, il faut identifier le front d'horloge correspondant au moment du défaut ou plus exactement au vecteur défaillant. C'est ce que nous avons pu réaliser grâce à la technique du « pattern matching » que nous avons développé.

4. Pattern matching ou filtrage par motif

Le pattern matching est une technique qui a déjà fait ses preuves dans de nombreux domaines tels que la biologie moléculaire afin de comparer des séquences d'ADN [Rouc99] ou encore en sécurité pour l'identification de visage dans une foule [ChWY95]. Dans notre cas, il s'agit plutôt d'identifier une séquence de transitions parmi un ensemble d'évènements mesuré par la technique TRI, grâce à une séquence de référence (« pattern de référence »). L'identification de cette séquence permet non seulement de localiser spatialement un nœud pouvant causer problème, mais aussi d'obtenir des informations sur le vecteur (moment) où la séquence de référence diffère de la mesure.

4.1. Le pattern matching appliqué à la microélectronique

Pour ce qui est du monde de la microélectronique la technique du pattern matching est notamment déjà utilisée par les logiciels de diagnostic de composants durant les étapes de validation usine. L'utilisateur en charge du test réalise un pattern activant la fonction à contrôler sur le composant. En se basant sur la conception du circuit, l'application génère le pattern attendu en sortie du composant (pattern de référence). La comparaison du pattern mesuré avec celui attendu permet de statuer sur la fonctionnalité de la puce. La technique du pattern matching est dans ce cas basée sur des états logiques (0/1) générés à partir du design et sur des mesures électriques des signaux de sortie sur le composant lui-même.

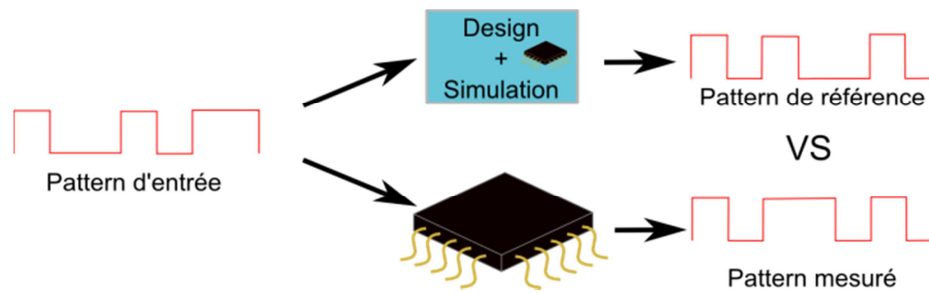


Figure III-20 : Illustration du pattern matching sur des signaux électriques externes

Nous avons donc à partir de ce résultat une information sur la fonctionnalité globale du composant. Dans le cas d'une défaillance sur une porte logique, ce genre de logiciel est en théorie capable de l'identifier et de la localiser par la génération de nombreux patterns d'entrées supplémentaires permettant ainsi de tester un nombre conséquent de combinaisons logiques et d'établir des hypothèses sur les nœuds incriminés. Cependant dans le cas de composants complexes, le nombre d'hypothèses de fautes résultantes peut être élevé à cause d'un manque d'information du comportement interne du composant. Le pattern matching en émission de lumière dynamique prend alors tout son sens.

4.2. Base du Pattern Matching appliquée à l'émission de lumière dynamique

Comme décrit précédemment, l'émission de lumière dynamique mesurée sur des structures digitales MOS ne permet d'observer que les transitions de ces transistors. Le pattern matching ne peut donc pas s'appliquer directement sur des états logiques comme le font les logiciels de diagnostic. En théorie il est possible de reconstruire une séquence d'états logiques à partir d'une séquence de transitions mesurée en TRI, les pics les plus grands étant liés à un front descendant en sortie de la structure CMOS et les petits pics à un front montant. Il paraît donc possible de convertir un signal TRI basé sur la mesure de transition en un chronogramme d'états logiques. Cependant un grand nombre de contraintes peuvent perturber la conversion :

- tout d'abord l'intensité mesurée des pics d'émission du nMOS et du pMOS est variable selon la technologie employée, de plus certains circuits utilisent des tailles de nMOS et de pMOS différentes dans le même composant ce qui altère la quantité de photons produite (Un grand pMOS peut émettre plus qu'un petit

nMOS). Par conséquent la conversion en états logiques amènera à des inversions d'états pouvant se propager tout au long de la séquence.

- une mesure TRI implique aussi des perturbations liées au bruit ou aux artefacts du détecteur pouvant amener des fausses transitions et engendrer des décalages dans la conversion.

Par conséquent la conversion d'une séquence de transitions en séquence d'états logiques ne peut pas être réalisée avec suffisamment de fiabilité. En revanche le processus inverse est très facile à réaliser. Il est possible de convertir une séquence d'états logiques attendus en séquence de transitions. La technique du pattern matching pour l'émission de lumière dynamique se fera donc directement sur des séquences de transitions et comparée avec une séquence logique convertie en transitions.

4.2.1. Construction de la base de données des transitions digitalisées

4.2.1.a. Définition et positionnement des volumes élémentaires d'analyses

Afin de pouvoir appliquer un algorithme de pattern matching sur des transitions, il est nécessaire d'identifier chacune d'entre elles dans la base de données. On sait que les transitions ne surviennent que sur les fronts d'horloge (plus un léger décalage liés à la propagation), un algorithme peut alors scanner la base de données front par front et déterminer s'il y a transition, pas de transition ou un état indéterminé. Pour ce faire, l'algorithme considère un volume aligné sur un front d'horloge dont les dimensions XY correspondent à la taille d'un spot d'émission et dont la durée correspond à la durée d'une transition plus le temps de propagation.

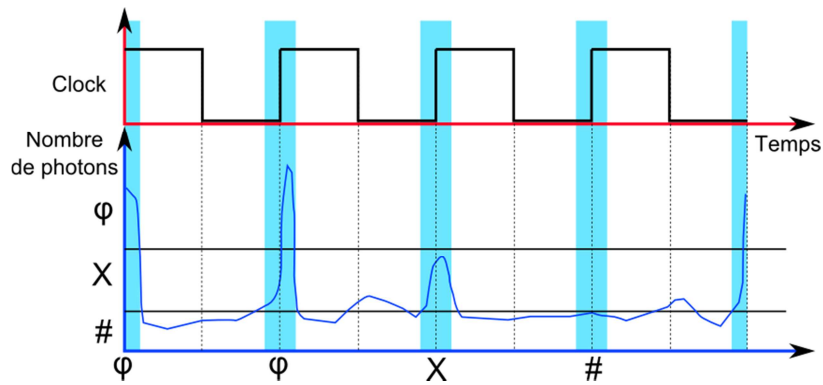


Figure III-21 : Schéma représentant le positionnement des fenêtres d'extraction des états transitoires sur les fronts d'horloge (zones bleues). On note une transition ' φ ', une non-transition '#' et un état indéterminé 'X'.

4.2.1.b. Extraction des transitions

La notion de transition correspond à un certain nombre de photons contenu au sein d'un volume défini temporellement autour d'un front et spatialement dans un carré de la taille d'une zone d'émission. Le nombre de photons pour lequel on attribue ce volume à une transition est défini par l'utilisateur en se basant sur la mesure du nombre de photons par transition. Ceci détermine la valeur du seuil « haut » T_H .

La notion de non-transition (pas de transition) correspond à un front d'horloge où il ne se passe pas de transition, donc où l'on mesure un nombre de photons inférieur ou égal au bruit. Etant donné que le nombre de photons de bruit est constant pour une mesure TRI, le seuil « bas » pour lequel on attribue le volume considéré à une non-transition est estimé à au moins 1 photon ($T_B=1\text{ph}$).

La notion d'état indéterminé est la valeur que prend le volume considéré si son nombre de photons est supérieur à T_B et inférieur à T_H .

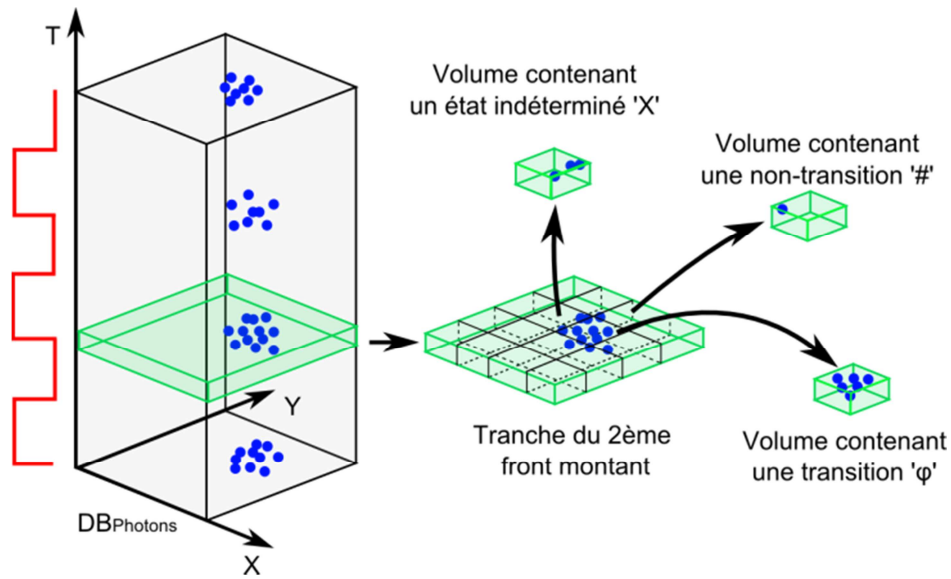


Figure III-22 : Schéma montrant le fonctionnement de l'algorithme pour extraire les états des transitions à partir de la base de données de photons. Valeur du seuil bas $T_B=1ph$, seuil haut $T_H=4ph$.

Il est important de considérer toutes les informations fournies par la base de données. Ainsi on ne pourrait travailler qu'avec les transitions et ne pas prêter attention aux endroits où il n'y a pas de photons. Cependant on perdrait des informations cruciales pour la suite du traitement, car savoir qu'il y a une transition est aussi important que savoir qu'il n'y a pas eu de transition.

Le processus décrit dans la section précédente peut être appliqué à tous les fronts d'horloge d'une base de données et permet de digitaliser un volume de photons que nous appellerons la base de données des transitions digitalisées ($DB_{TDigital}$). Un algorithme peut lire alors cette base de données et la comparer à un pattern de référence.

4.2.2. Pattern de référence

La séquence de référence est initialement sous la forme d'un chronogramme d'états logiques ($P_{REFLogique}$). Afin qu'elle soit comparable à une base de données de transitions, on la convertit donc en séquence de transitions ($P_{REFTransition}$) en réalisant le 'OU' exclusif (XOR) entre les états logiques de $P_{REFLogique}$ au vecteur 'i' et au vecteur 'i+1'. Ce que résume l'expression de l'Eq. III-2.

$$P_{REFTransition}(i) = P_{REFLogique}(i) \oplus P_{REFLogique}(i+1) \quad \text{Eq. III-2}$$

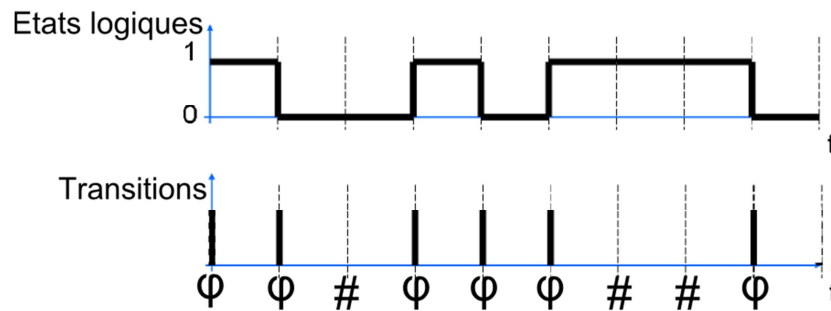


Figure III-23 : Illustration de la conversion d'un pattern d'états logiques en pattern de transitions.

La Figure III-23 montre une séquence d'états logiques (haut) convertie en séquence de transitions (bas). La première transition est calculée à partir du dernier état logique de la séquence, la séquence étant bouclée sur elle-même. Le symbole 'φ' représente les instants de transitions et le symbole '#' les non-transitions.

4.2.3. Processus de comparaison

Une fois la base de données des transitions digitalisées construites et la séquence d'états logiques de référence convertie, l'algorithme peut procéder à l'étape de comparaison et donc au « matching » ou au « mismatching » de la séquence de référence avec les données mesurées.

La comparaison de la base de données avec la séquence de référence se déroule selon un processus appliqué à chacun des volumes définis lors de la digitalisation. Premièrement, la comparaison est réalisée sur une seule colonne (une colonne étant un ensemble de volume selon T) comme le décrit la Figure III-24. La séquence de transitions définie par la colonne est directement comparée à la séquence de référence, ce qui permet de calculer un score de similitude pour cette première configuration.

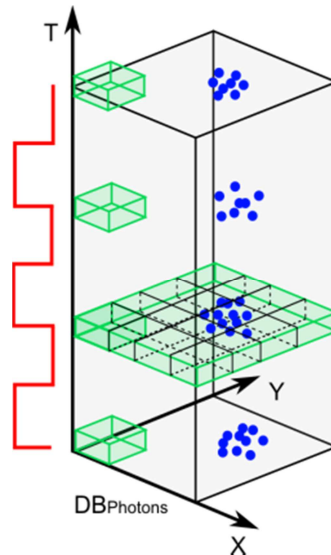


Figure III-24 : Illustration d'une colonne de volumes pour la digitalisation de la base de données mesurée.

Le calcul du score de similitude est calculé selon les règles suivantes :

- φ vs $\varphi \rightarrow 1$
- φ vs # $\rightarrow -1$
- (φ ou # ou X) vs X $\rightarrow 0$

Une séquence se compose donc d'une somme de '1', '-1' et de '0' donnant le score de similitude.

Ce score est stocké en mémoire pour une future utilisation. Il sera stocké sous le nom C1D0, correspondant au score de la colonne 1 pour un délai de 0 transition.

Supposons que le pattern de référence recherché soit en réalité retardé par la logique interne au composant, la corrélation ne pourra s'effectuer que si l'on applique un délai d'un certain nombre de fronts d'horloge à la séquence de référence. Cette dernière est alors décalée d'un coup d'horloge et comparée à nouveau à la base de données mesurée. Le score de similitude calculé sera stocké dans C1D1. Le décalage d'un front d'horloge laisse place à un manque d'une transition au début de la séquence et à la perte d'une transition à la fin de la séquence de référence. La séquence étant répétée sur elle-même, la transition sortante est ajoutée en transition entrante (Figure III-25). Cette opération est répétée autant de fois que l'on puisse décaler le pattern de référence avant de retrouver le pattern initial, soit autant de fois

que la séquence contient de vecteurs. Finalement pour une seule et même colonne l'algorithme a pu calculer un ensemble de scores de similitude correspondant à chacune des possibilités d'apparition du pattern de référence. Le meilleur de ses scores sera gardé en mémoire et associé à cette première colonne dans une nouvelle image XY. Le processus complet est répété pour l'ensemble des autres colonnes.

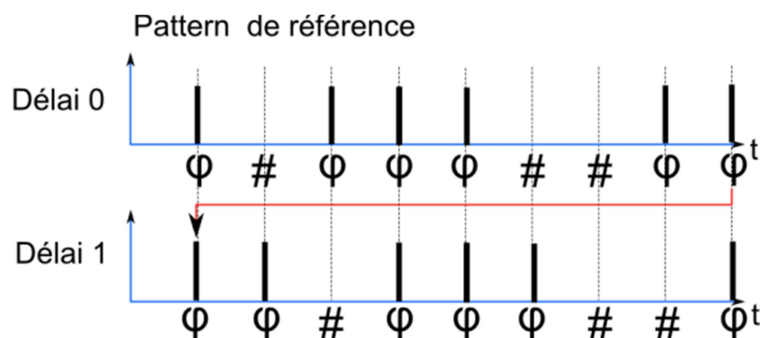


Figure III-25 : Illustration du décalage de transitions lors de l'ajout d'un délai au pattern de référence.

Finalement l'algorithme fournit une image avec pour chaque case en XY une valeur de score de similitude maximale obtenue pour le glissement du pattern de référence sur la colonne associée.

« L'image » de score de similitude peut être affichée en trois dimensions, un score important ressortant sous la forme d'un pic plus grand.

4.2.4. Exemples d'applications

Pour illustrer comment peut être utilisé le pattern matching sur un composant logique, prenons le cas simple d'une chaîne de deux bascules flip-flop d'un véhicule de test (Figure III-26).

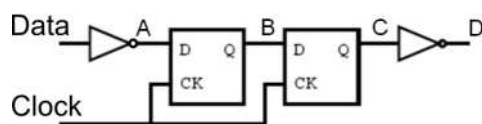


Figure III-26 : Schéma logique du véhicule de test, comportant deux inverseurs en entrée et sortie de la chaîne de data et de deux flip-flops pour le transfert de la donnée cadencé à la fréquence de l'horloge.

La Figure III-27 représente l'image optique du composant ainsi que l'émission produite grâce à la séquence de test lui étant envoyée.

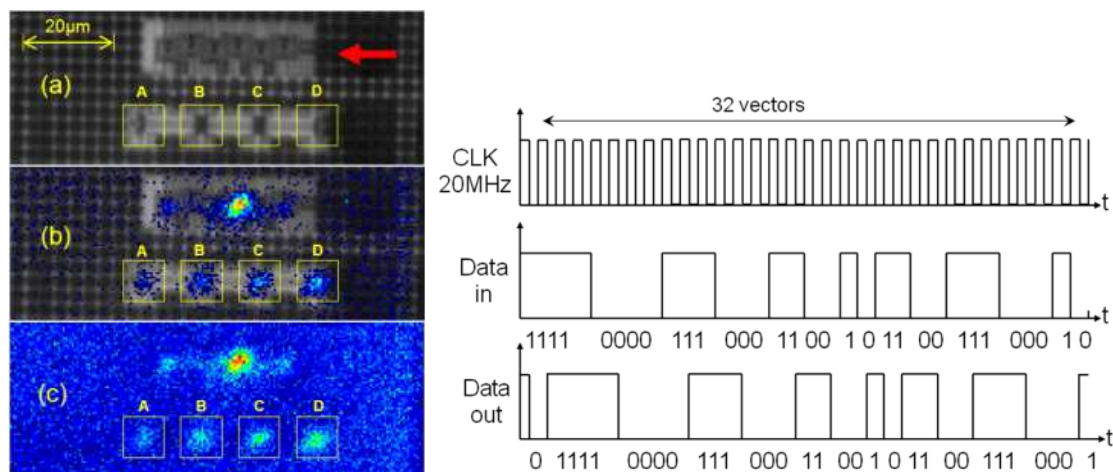


Figure III-27 : A gauche, image optique du véhicule de test (CMOS 45nm) (a), son émission de lumière (c) et la superposition à l'image optique (b). A droite, le pattern de test du composant.

Les boîtes A, B, C et D de l'image optique correspondent à un inverseur, le premier puis le deuxième flip-flop et un second inverseur. La flèche rouge de l'image (a) correspond à une structure de test (diode) étant connectée aux différents points A, B, C et D. Elle correspond aux zones émissives visibles sur la Figure III-29 après le traitement du « pattern matching », derrière la zone indiquée par les flèches rouges.

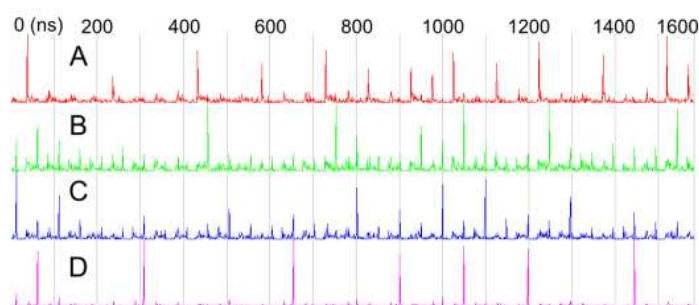


Figure III-28 : Signaux TRE collectés aux points A, B, C et D.

La Figure III-28 représente les signaux TRE extraits de la base de données TRI aux quatre zones d'intérêt. On observe que les transitions peuvent facilement être converties dans une base « digitalisée », le rapport signal/bruit étant faible. Deux types de patterns peuvent être détectés dans cette structure de test : le pattern de données d'entrée et le pattern de l'horloge. La Figure III-29 montre la corrélation des signaux TRE sur ces deux patterns grâce au pattern matching. L'image de gauche correspond au pattern de données, s'activant sur les inverseurs en entrée en sortie de la chaîne (flèches rouges). Il est possible de déceler l'entrée de la sortie grâce au délai mesurable entre la corrélation de l'entrée et la corrélation de la sortie sur un pattern

décalé dans le temps. La représentation de la corrélation du pattern de l'horloge est sur l'image de droite. Les flèches rouges indiquent la zone d'intérêt agrandie dans l'insert. On observe que le maximum de corrélation de l'horloge s'effectue sur les deux bascules (2 pics centraux) correspondant aux entrées de l'horloge. Les pics observés sur les inverseurs sont dûs au fait qu'une partie du signal d'horloge est présent dans la séquence de données.

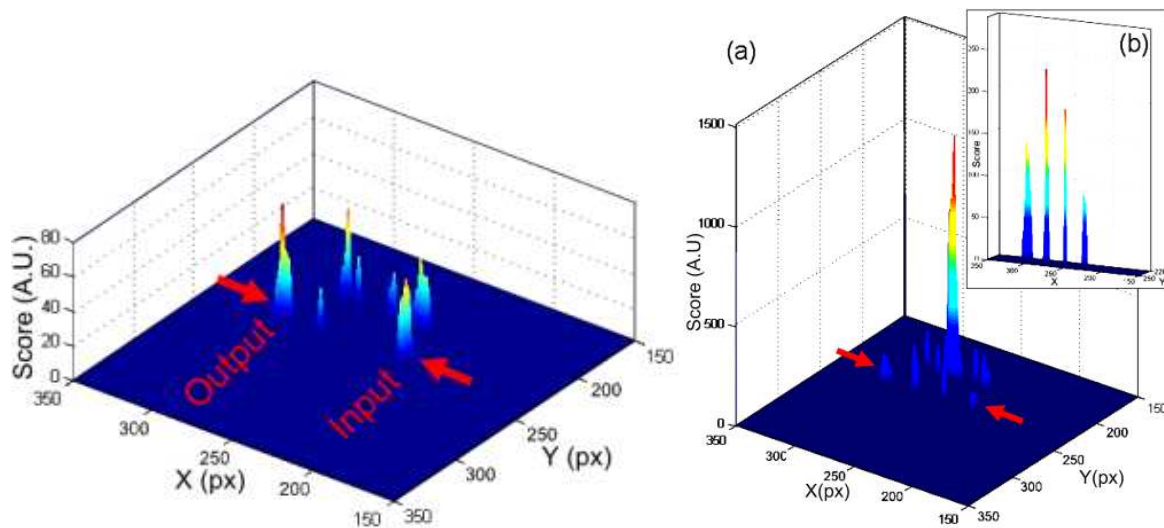


Figure III-29 : Visualisation en 3D des zones de corrélation du pattern de données (à gauche) et du pattern de l'horloge (à droite).

La méthode du « pattern matching » présentée ici est utilisable dans le cas où l'on n'a aucun moyen de savoir précisément où se trouve le transistor émettant la séquence recherchée. Lorsque par exemple aucune conception du composant n'est disponible, il est impossible de cibler une porte parmi des millions simplement par visualisation de l'image optique du circuit. Ce premier cas d'application de la méthode du « pattern matching » sans information de conception a été présenté en 2011 lors de la conférence ESREF à Bordeaux [BaPB12].

Dans d'autres cas, l'alignement de l'image optique avec la CAD permet d'identifier rapidement une porte au sein d'un bloc et d'y appliquer une vérification du pattern émis. Cette dernière condition est indispensable afin de réaliser le couplage entre la méthode du « pattern matching » avec les outils issus du domaine du test comme nous allons le voir dans la prochaine section.

4.3. Application du pattern matching au domaine du test

Le pattern matching est déjà utilisé pour le test électrique afin de vérifier le fonctionnement global d'un composant en sortie de chaîne de fabrication. Si le composant est défaillant (mismatching des signaux électriques) des outils d'analyse permettent de générer des hypothèses de fautes en se basant sur la connaissance des signaux d'entrées, du design et des signaux de sortie. Ces tests nommés 'ATPG' pour Automatic Test Pattern Generator permettent de basculer chaque porte du composant en un nombre plus ou moins réduit de vecteurs de test, la compilation des résultats permet au logiciel de diagnostic d'établir des hypothèses de panne sur des nœuds internes du composant. Le nombre de ces hypothèses peut être très variable selon le temps passé à exécuter les tests ATPG, selon le nombre de portes à tester et selon la complexité de fonctions activées. Sur la plupart des technologies actuelles ces tests réussissent à isoler des hypothèses dans un temps raisonnable, cependant le nombre de ces hypothèses peut devenir rapidement important lors de défaillances sur des composants actuels car pour le même temps de test le nombre de combinaisons à tester a considérablement augmenté.

Les concepteurs de circuit ont alors implanté dans leurs circuiterie un outil de debug¹⁴ du composant appelé chaîne de scan (ou « scan chain »), permettant de tester le fonctionnement logique des nœuds du composant avec une séquence de test simplifiée. Les données issues du scan sont injectées dans le logiciel de diagnostic et permettent de réduire le nombre d'hypothèses de fautes. Cependant une chaîne de scan ne peut pas diagnostiquer tous les problèmes du circuit en particulier ceux qui concernent les erreurs de timing. De plus, tous les nœuds ne peuvent pas être scannés sinon le circuit de scan couvrirait une surface trop importante de la puce. Les points de scan sont donc généralement stratégiquement répartis entre les blocs de fonctions critiques pour le composant. Le nombre de nœuds scannés sur le nombre de nœuds totaux représente le taux de couverture de la chaîne de scan, valant pour les technologies en 45nm environ 30%.

¹⁴ Ce type de conception est appelé « design for test ».

Malheureusement, même avec un système complexe de scan, les logiciels de diagnostic peuvent sortir un grand nombre d'hypothèses de défaillances après le scan d'un composant.

Chacune de ces hypothèses de panne correspond en général à un collage à '1' ou '0' (stuck at) d'un nœud (net) particulier dans le composant ou à une instabilité d'état à la sortie d'une porte (toggle). Lorsque le nombre d'hypothèses est trop élevé il est quasiment impossible de toutes les vérifier dans un temps restreint pour un industriel. Il devient donc indispensable de commencer par en éliminer avec d'autres méthodes d'analyse. Une mesure TRI associée au traitement du pattern matching peut contribuer à l'élimination de fausses hypothèses.

Dans les composants avancés, les nœuds défaillants suggérés par le logiciel de diagnostic sont issus de simulations basées sur les mesures d'états internes du composant grâce à la chaîne de scan corrélées aux données de conception du circuit intégré. Malheureusement le nombre de nœuds testés par la chaîne de scan est limité ce qui implique dans certains cas défavorables un plus grand nombre d'hypothèses générées. Afin de valider ou d'invalider ces hypothèses il est nécessaire d'ajouter de l'information aux simulations par l'intermédiaire de techniques de probing. Le probing interne du composant peut être réalisé par la création d'un plot FIB, permettant de venir mesurer le niveau de tension sur un nœud à l'aide d'une pointe. Cependant cette technique est fastidieuse à mettre en place, coûte cher et ne permet de vérifier qu'un nombre réduit de nœuds (un seul en général). D'autres techniques permettent de réaliser une observation des niveaux logiques sur un transistor à l'aide d'un laser, plus communément appelé LVP pour « Laser Voltage Probing » ou EOP pour « Electro Optical Probing ». Même si cette technique ne nécessite pas de préparation particulière du circuit, à part un amincissement et un poli-miroir, elle ne permet pas d'accéder à la mesure de plusieurs points en même temps et ne peut pas enregistrer une longue séquence de vecteurs pour être comparée. La technique TRI a l'avantage de pouvoir réaliser des acquisitions sur différents spots d'émission en même temps, s'ils se trouvent dans le champ de vue de l'objectif, et permet l'intégration d'une longue séquence de vecteurs, même si cela augmente d'autant plus la durée de l'acquisition.

La technique TRI est idéale pour capturer en une seule et même acquisition un grand nombre de sites d'émission. Un post-traitement des données avec la méthode du « pattern matching » couplé aux données de conception du circuit et à la simulation permet de valider ou d'invalidier un grand nombre d'hypothèses en une seule mesure. Ceci a été publié à la conférence ISTFA 2012 [BaPB12] permettant la mise en avant de développements liés à la complémentarité des techniques d'analyse.

4.3.1. Exemple d'application du couplage pattern matching / Design for test

La partie suivante décrit comment peut être appliquée cette technique sur un cas simple. Considérons un composant défaillant pour lequel nous disposons des données de conception. Une première étape d'analyse basée sur la chaine de scan a déjà permis d'identifier les structures « S_i » (Figure III-30) comme ayant un mauvais comportement car les structures scannées en aval dépendant de ces dernières prennent des états inattendus. Cependant cela n'implique pas nécessairement les structures « S » dans la défaillance. Trouver la cause racine de la faute nécessite donc la génération d'hypothèses par la simulation.

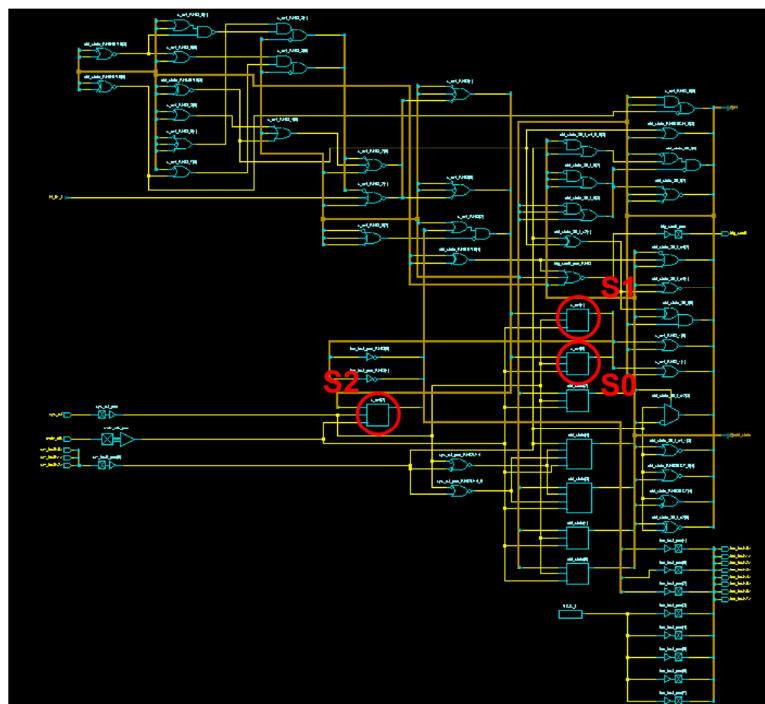


Figure III-30 : Design du composant considéré. Les cercles indiquent les structures sur lesquelles la sortie est scannée par la scan chain.

Connaissant l'état à un instant 't' d'un ensemble de portes («S»), le design nous permet de remonter à l'état d'autres structures ou nœuds aux instants précédents. Ceci permet d'émettre des hypothèses de fautes sur les nœuds « N_i » de la Figure III-31, déduites à partir d'outils de simulation. Dans notre exemple les hypothèses suivantes sont identifiées :

- H1 : collage à 1 au nœud N1,
- H2 : collage à 1 au nœud N2,
- H3 : collage à 1 au nœud N3.

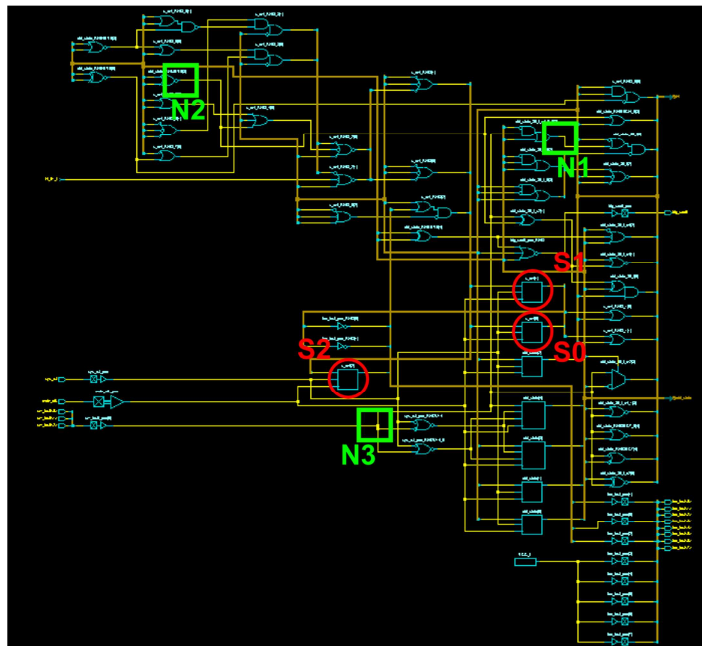


Figure III-31 : Marquage des nœuds "N" incriminés par les hypothèses de fautes.

Dans cet exemple simple peu de nœuds sont incriminés, mais lors de cas plus complexes, il peut s'agir de centaines d'hypothèses de fautes pouvant mener au mauvais comportement des structures « S ».

Les logiciels de simulation peuvent également générer les signaux attendus en sortie des structures « S » pour les trois différentes hypothèses. Ces signaux simulés sont montrés en Figure III-32.

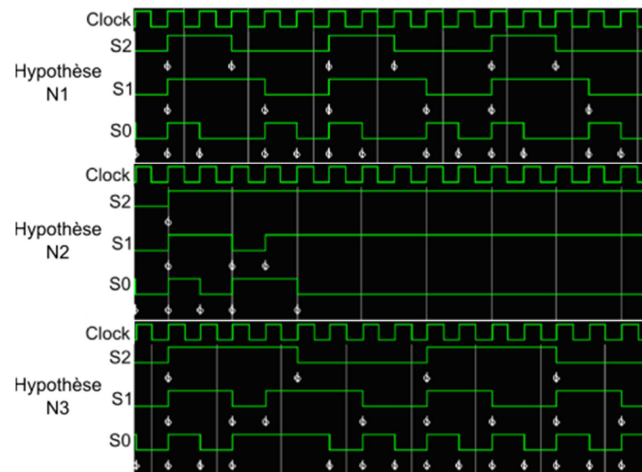


Figure III-32 : Signaux "S" simulés pour les différentes hypothèses.

Ces signaux issus de la simulation peuvent être convertis en transitions et donc être comparés à une mesure TRI grâce à l'algorithme de pattern matching.

La Figure III-33 montre les signaux « S » à faible grandissement (20x) durant une acquisition en émission de lumière. Les points d'intérêt sont regroupés dans la même zone ce qui facilite la mesure en émission de lumière dynamique pour l'obtention des chronogrammes de transition réels internes au composant.

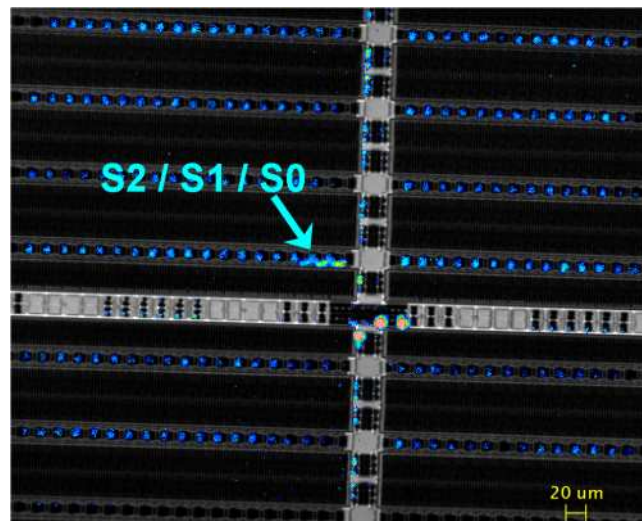


Figure III-33 : Image en émission de lumière des signaux "S" (20x/60s/5MHz). Circuit FPGA en 130nm.

La Figure III-34 correspond à un agrandissement de la zone d'émission où l'on peut voir que chaque signal est composé de 4 points d'émission. Le spot d'émission correspondant aux signaux « S » est celui en haut à gauche.

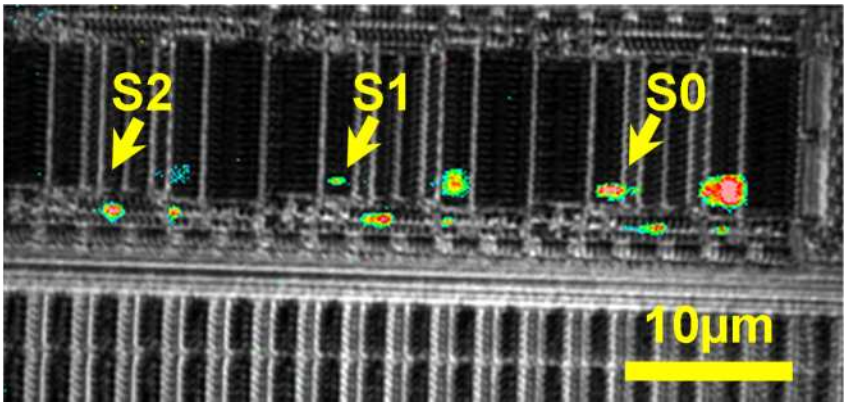


Figure III-34 : Zone d'émission de chaque signal "S" agrandi sous 175X (Solid Immersion Lens). Acquisition de 60s à 5MHz. Circuit FPGA en 130nm.

Les chronogrammes de transitions mesurés aux points S0, S1 et S2 sur le composant défaillant sont montrés sur la Figure III-35.

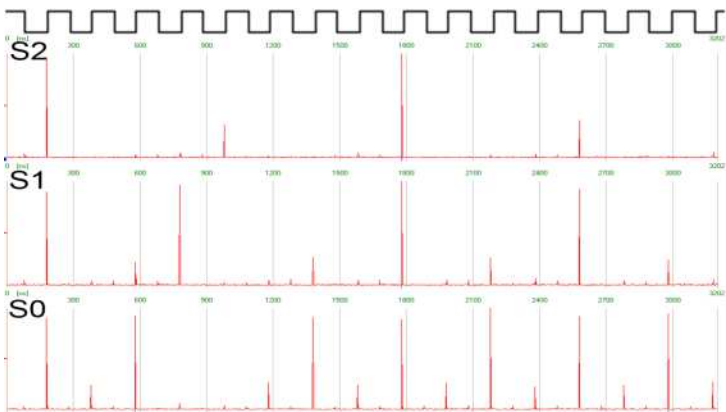


Figure III-35 : Chronogrammes issus des points "S".

Après digitalisation (Tableau III-1) il est possible d’appliquer la méthode du pattern matching pour trouver quelle hypothèse correspond aux signaux mesurés.

Tableau III-1 : Signaux "S" convertis en tableau de transitions. ‘Φ’ indique les transitions et ‘#’ les non-transitions.

	⌋	⌋	⌋	⌋	⌋	⌋	⌋	⌋	⌋	⌋	⌋	⌋	⌋	⌋	⌋	
S2	#	φ	#	#	#	φ	#	#	#	φ	#	#	#	φ	#	#
S1	#	φ	#	φ	φ	#	#	φ	#	φ	#	φ	#	φ	#	φ
S0	φ	φ	φ	φ	#	#	φ	φ	φ	φ	φ	φ	φ	φ	φ	φ

Tableau III-2 : Tableau indiquant le score de similitude entre les signaux mesurés et les simulations réalisées pour les différentes hypothèses.

Hypothèse	H1	H2	H3
Score de similitude	14	10	48

Le résultat de la comparaison indique que l'hypothèse du nœud 3 collé à '1' est la plus vraisemblable car le score de similitude est le plus élevé.

La technique du pattern matching permet donc dans ce cas-ci de réduire le nombre d'hypothèses à une seule valable correspondant à la mesure effectuée.

On observe dans cet exemple que la lentille à immersion solide joue un rôle primordial pour la séparation des signaux émis. Il est possible qu'une lentille 100X ait pu réussir à réaliser une acquisition exploitable mais le temps d'intégration aurait dû être doublé compte tenu des pertes en collection de photons dues à l'ouverture numérique trop faible pour un objectif standard.

5. Application au domaine de la sécurité

Les atouts de ce genre de détecteur tels que la non-invasivité ou la mesure (probing) de timing lui confère un rôle indéniable pour l'étude des failles de sécurité des composants microélectroniques. En effet l'observation des signaux internes d'un circuit peut permettre de lire des informations critiques comme celles d'une clé de cryptage lue dans une mémoire, ou des données transitant sur un bus. De nombreux travaux ont déjà été menés dans ce domaine notamment grâce à une technique appelée l'attaque par canaux auxiliaires. En effet l'émission de lumière statique ou dynamique étant un moyen détourné de récupérer de l'information, son utilisation peut servir à contourner des systèmes de sécurité avancés de type AES [DCRT10, SNKO12].

Le projet européen SMART-ENIAC orienté sur la sécurité des mémoires pour des applications « smart card » (carte à puce) a déjà permis la réalisation de nombreuses investigations des capacités d'une telle technique dans le domaine de la protection

des données et notamment sur des mémoires à changement de phase (PCM – Phase Change Memory).

6. Conclusion du chapitre III

Ce chapitre rend compte d'un processus « type » de localisation de défaut employant les mesures réalisées en émission de lumière dynamique (TRI) analysées par différents algorithmes de filtrage et d'extraction de l'information. Puis il montre comment le couplage de ces mesures avec des données de conception peut être réalisé en vue d'accroître le taux d'identification de défaillances dans les circuits complexes. Ce processus est non seulement intéressant dans le cadre de l'analyse de défauts mais peut également apporter sa contribution dans le domaine de la sécurité de l'information lors de l'analyse du fonctionnement de composants. L'outil TRI n'a pas encore fourni tout son potentiel d'analyse, nous allons voir dans le chapitre suivant les pistes de développement suivies actuellement sur cet instrument.

Chapitre IV – Pistes de développement de nouvelles techniques pour l'analyse fonctionnelle basées sur l'émission de lumière dynamique

L'exploitation de l'instrument TRIPhemos durant plus de 2 ans a pu montrer l'ensemble de ses capacités sur différents nœuds technologiques allant de composants spatiaux en 350nm aux véhicules de test en 32nm. Les expérimentations menées ont également pu dévoiler des phénomènes inattendus ou encore nous permettre d'imaginer les prémices de futures techniques d'analyse fonctionnelle des circuits intégrés avancés. La très grande sensibilité du détecteur TRI nous a permis de développer des applications de thermographie dynamique augmentant ainsi les domaines d'utilisation de l'instrument.

1. Thermographie infrarouge

La thermographie infra-rouge est généralement réalisée avec des détecteurs MCT (Mercure Cadmium Tellure ou HgCdTe) permettant la détection de rayonnement dans le domaine spectral 0,8-25 μ m [Hama00] avec des rendements quantiques très variables. Elle permet la détection de températures de plusieurs milliers de degrés à une centaine de kelvin suivant la composition de l'alliage utilisé pour la détection. Dans le cas d'un détecteur InGaAs le domaine spectral est bien plus réduit (0,9-1,7 μ m) ce qui ne permet pas la détection de températures inférieures à plusieurs centaines de degrés dans un usage standard.

1.1. Loi de Planck

En 1900 le physicien Max Planck formule la loi permettant de modéliser la radiation des corps noirs pour une température donnée (Eq. IV-1).

$$B_T(\lambda) = \frac{2c}{\lambda^4} \frac{1}{e^{\left(\frac{hc}{\lambda k_B T}\right)} - 1} \quad \text{Eq. IV-1}$$

$B_\lambda(T)$ correspond à la luminance spectrale d'un corps noir, exprimé en Photons.s⁻¹.m⁻².μm⁻¹.sr⁻¹, avec c la vitesse de la lumière, λ la longueur d'onde en mètre, h la constante de Planck, K_B la constante de Boltzmann et T la température en Kelvin. La Figure IV-1 représente un tracé de la fonction de Planck pour la température de 400K entre 0 et 60μm.

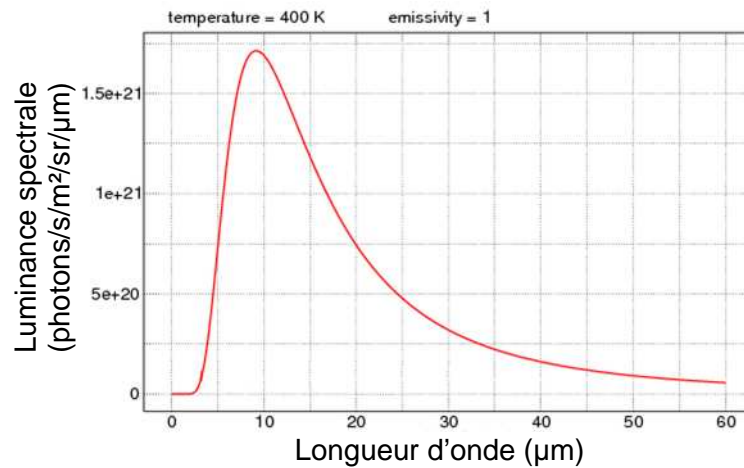


Figure IV-1 : Courbe de la luminance spectrale calculée selon la loi de Planck pour une température de 400K.

On observe que sur la Figure IV-1 le pic de luminance spectrale a lieu autour de 10μm pour une température de 400K. Cependant l'élévation de la valeur de la luminance débute bien avant et atteint des longueurs d'onde de l'ordre du micromètre potentiellement détectable par une caméra InGaAs. Le graphique Figure IV-2 représente la loi de Planck tracée pour différentes températures et pour le domaine spectral accessible sur une caméra InGaAs soit 0,9-1,7μm.

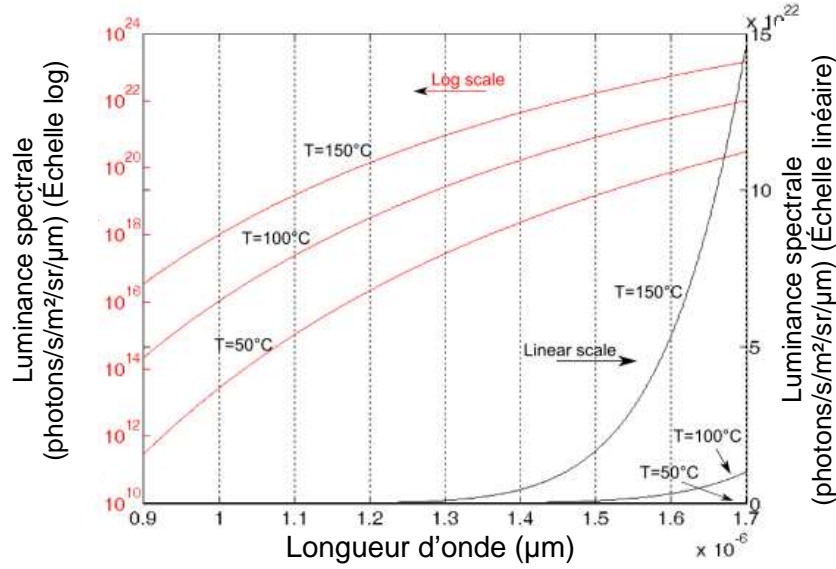


Figure IV-2 : Luminance spectrale tracée pour différentes températures dans le domaine spectral d'un détecteur InGaAs. Echelle logarithmique à gauche et linéaire à droite.

Les tracés selon l'échelle linéaire montrent clairement que la luminance spectrale n'est pas négligeable dans la bande passante de la caméra pour des températures supérieures à 50°C . L'échelle logarithmique permet d'apprécier la valeur de la luminance pour les températures proches de 50°C .

1.2. Flux de photons détectable

1.2.1. Théorie

Il est possible d'estimer le flux photonique (nombre de photons émis par seconde et par unité de surface) pour une température et une bande spectrale donnée en calculant l'intégrale de la fonction de Planck (Eq. IV-2).

$$F_{T=150^\circ\text{C}}(\lambda) = \int_{0,9\mu\text{m}}^{1,7\mu\text{m}} B_{T=150^\circ\text{C}}(\lambda) d\lambda$$

$$F_{T=150^\circ\text{C}}(\lambda) = \int_{0,9\mu\text{m}}^{1,7\mu\text{m}} \frac{2c}{\lambda^4} \frac{1}{e^{\left(\frac{hc}{\lambda k_B T_{150^\circ\text{C}}}\right)} - 1} d\lambda \approx \int_{0,9\mu\text{m}}^{1,7\mu\text{m}} \frac{2c}{\lambda^4} e^{-\left(\frac{hc}{\lambda k_B T_{150^\circ\text{C}}}\right)} d\lambda \quad \text{Eq. IV-2}$$

$F_T(\lambda)$ représente le flux de photons en $\text{ph.s}^{-1}.\text{m}^{-2}.\text{sr}^{-1}$, calculé pour une température T en kelvin et sur un domaine spectral $\lambda \in [0,9 - 1,7\mu\text{m}]$. Ce flux peut être converti en $\text{Ph.s}^{-1}.\mu\text{m}^{-2}.\text{sr}^{-1}$ en le multipliant par 10^{-12} . Enfin en considérant une ouverture numérique de 0,5, une distance de travail de 11mm et un milieu d'indice $n_{\text{Si}}=3,54$,

l'angle solide est évalué à 0,15sr. Finalement après application numérique le flux théoriquement détectable est de $2067 \text{ ph.s}^{-1}.\mu\text{m}^{-2}$ pour une température de 150°C . Les paragraphes suivants décrivent les expérimentations menées pour vérifier ces calculs.

1.2.2. Expérimentations

1.2.2.a. Mesure de flux photothermique : détecteur MCP/InGaAs

Des mesures de flux photoniques ont été réalisées sur un échantillon de silicium de $800\mu\text{m}$ d'épaisseur sur lequel sont déposés des motifs en aluminium d'environ $2\mu\text{m}$ d'épaisseur. La plaquette de silicium est chauffée à l'aide d'une résistance collée à sa surface. La mesure de l'émission de photons est réalisée avec le détecteur MCP/InGaAs permettant un comptage du nombre de photons total détecté. L'objectif du microscope est pointé côté face arrière de la plaquette et focalisé sur le motif en aluminium. Ainsi les conditions expérimentales se rapprochent d'un cas d'étude où l'élément chauffant n'est accessible qu'à travers le silicium. Deux thermocouples sont placés de part et d'autre de l'échantillon afin de s'assurer de l'homogénéité en température du dispositif.

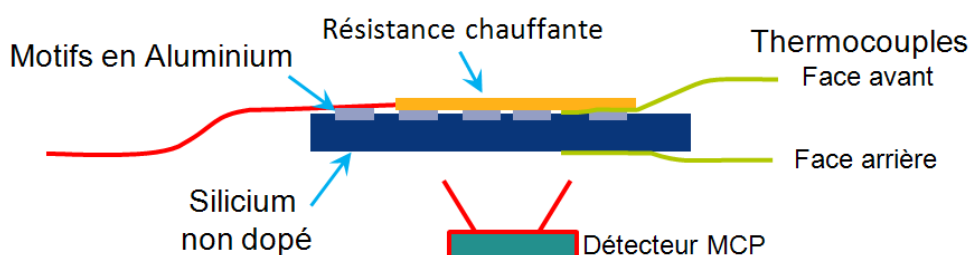


Figure IV-3 : Schéma du setup expérimental pour la mesure du flux photonique thermique

Ce montage permet de prendre en compte l'émission produite par l'échauffement du silicium couplé à un métal poli en surface. On considère que l'absorption du silicium est quasiment nulle dans le domaine spectral observé car le silicium étudié n'est pas dopé.

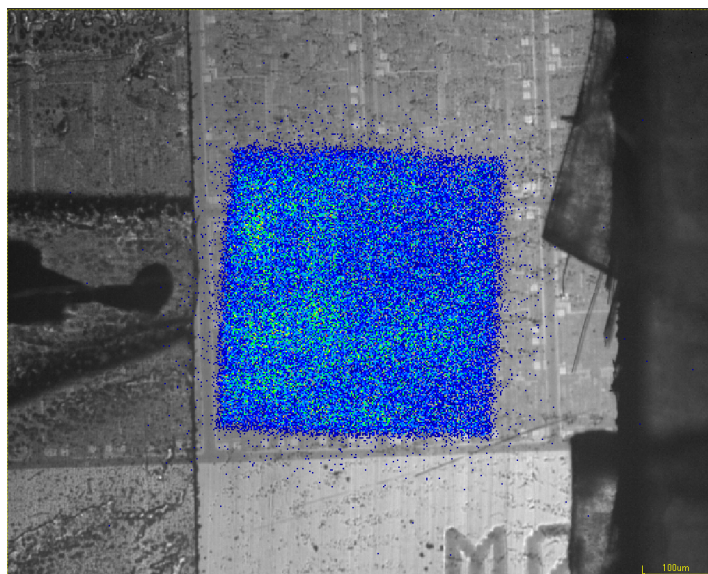


Figure IV-4 : Image de l'acquisition de l'émission produite par le silicium et l'aluminium vue de la face arrière lors d'une acquisition de 60s. (A gauche le thermocouple)

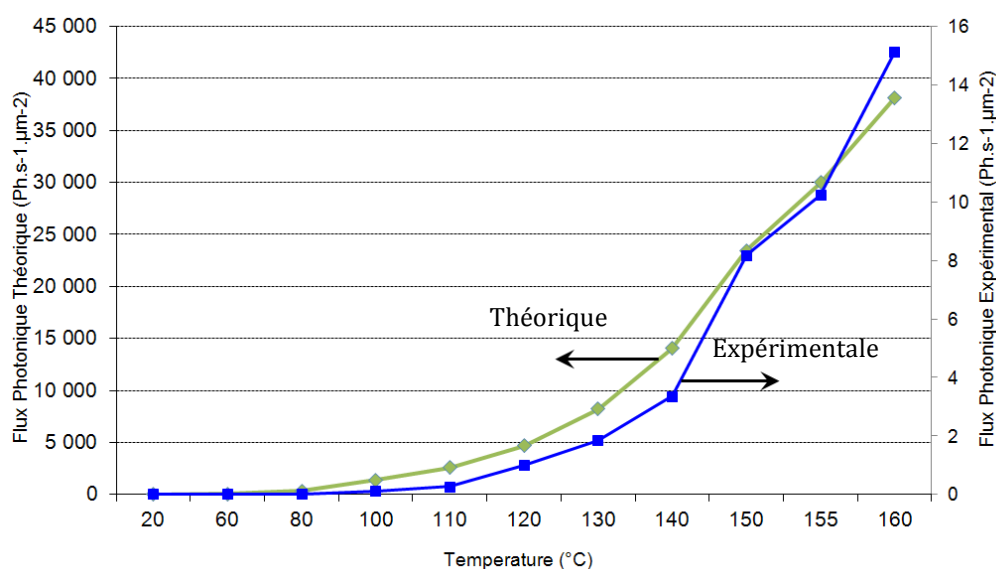


Figure IV-5 : Courbe théorique (◆) et expérimentale (■) du flux de photons thermiques reçu par le détecteur en fonction de la température. La courbe théorique est calculée pour un rendement quantique de 100% et une émissivité de 1.

La courbe théorique (◆) Figure IV-5 représente l'évolution du flux photonique émis par une surface d'émissivité $\varepsilon=1$ en fonction de la température. La courbe expérimentale (■) correspond aux mesures de flux réalisées avec le détecteur MCP. On observe qu'elles ont des comportements similaires en température mais à des valeurs de flux différentes. Ceci s'explique par deux facteurs ; Le premier correspond au rendement quantique du détecteur qui n'est pas constant sur toute la bande de détection. La Figure IV-6 montre un rendement supérieur à 80% de 950nm à 1500nm

mais une forte chute en dehors de cet intervalle. Le flux théorique collecté se retrouve amoindri.

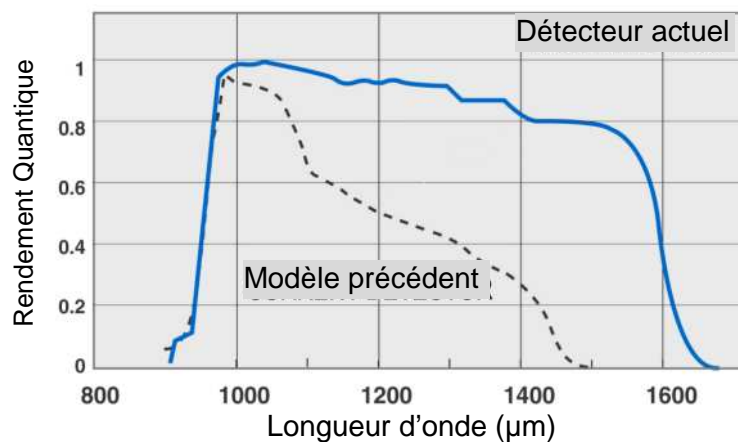


Figure IV-6 : Rendement quantique du détecteur MCP/InGaAs

Le second facteur influençant le flux mesuré est l'émissivité des matériaux considérés, en l'occurrence l'aluminium et le silicium. L'émissivité est le rapport entre l'énergie rayonnée et celle que rayonnerait un corps noir à la même température. Par définition elle est comprise entre 0 et 1, le maximum étant l'émissivité du corps noir. Autrement dit c'est la capacité d'un élément à changer son énergie thermique sous la forme photonique. L'émissivité dépend de l'état de surface du matériau, de la température, de la direction d'émission et de la longueur d'onde. Le graphique Figure IV-7, représente l'évolution de l'émissivité ϵ pour le silicium poli émettant à 90° sur le domaine spectral $[0,4-15\mu\text{m}]$ et pour différentes températures. Le graphique Figure IV-8 [WeMu05] montre la même courbe pour l'aluminium. On remarque que l'émissivité du métal autour de $1,5\mu\text{m}$ est d'environ 0,15 et celle du silicium est de 0,1 pour les faibles températures ($<270^\circ\text{C}/543\text{K}$) et diminue encore vers les plus hautes longueurs d'onde pour atteindre 0,05. L'émissivité de l'aluminium est donc prépondérante sur celle du silicium pour une température inférieure à 270°C et pour le domaine spectral $[1,5-1,7\mu\text{m}]$ [Sato67].

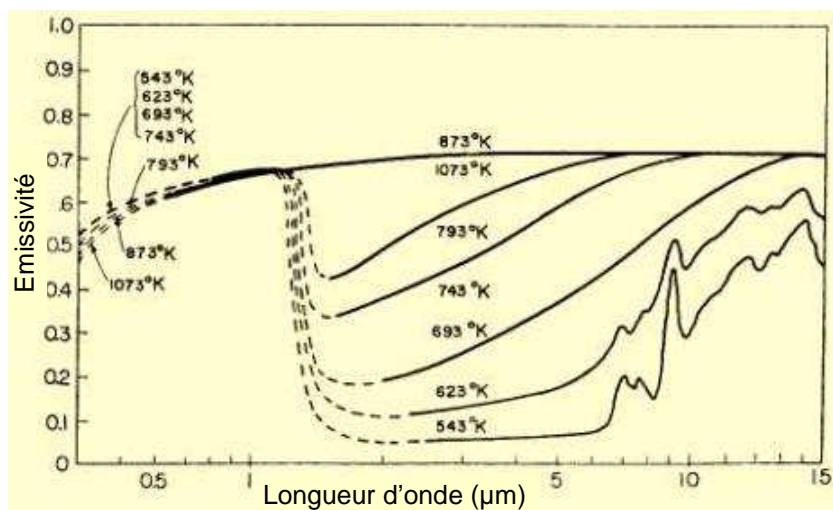


Figure IV-7 : Emissivité du silicium en fonction de la température et de la longueur d'onde [Sato67].

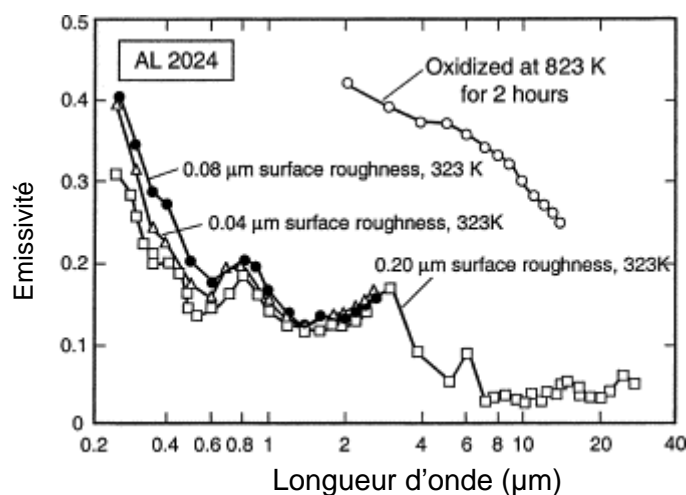


Figure IV-8 : Emissivité de l'aluminium en fonction de la longueur d'onde pour différentes températures et rugosités de surface [WeMu05].

Le coefficient d'absorption du silicium étant négligeable pour des longueurs d'onde supérieure à $1,1\mu\text{m}$ dans le cas du silicium faiblement dopé [John93], le rayonnement de la couche métallique peut facilement traverser la plaquette de silicium et être détecté.

Le flux théorique représenté sur la courbe Figure IV-5 doit donc être pondéré par la courbe du rendement quantique du détecteur et par l'indice de l'émissivité de l'aluminium. Le résultat est montré Figure IV-9.

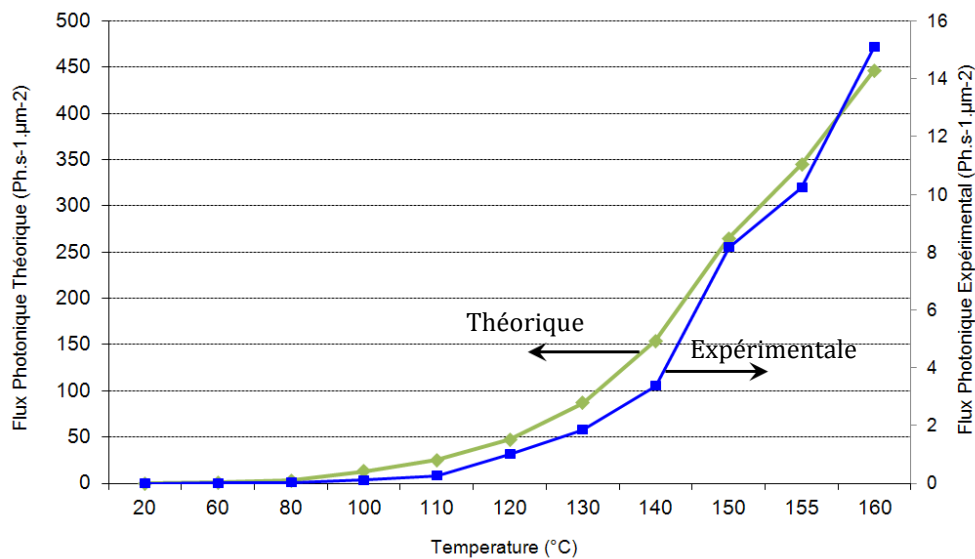


Figure IV-9 : Flux photonique expérimental (■) et théorique (◆) au niveau du détecteur, mesuré et calculé pour différentes températures. La courbe théorique est corrigée en émissivité à 0,05 et tient compte du rendement quantique du détecteur.

Le flux de photons étant très faible, l'imagerie thermique dans le domaine spectral $[0,9-1,7\mu\text{m}]$ est rendue possible grâce à l'excellent rendement quantique du détecteur InGaAs.

1.2.2.b. Imagerie photothermique : détecteur InGaAs

Le détecteur InGaAs statique peut aussi être utilisé pour la détection de rayonnement thermique et permet d'effectuer une image à plus haute résolution des zones d'échauffement. Le même montage a été réutilisé afin de caractériser la sensibilité en température du détecteur. Une acquisition de 60 secondes est effectuée pour différentes températures comprises entre 42°C et 110°C. On soustrait pour chacune d'elles une image de la somme du bruit du détecteur et du montage mesuré à la température ambiante (20°C) appelé image d'obscurité.

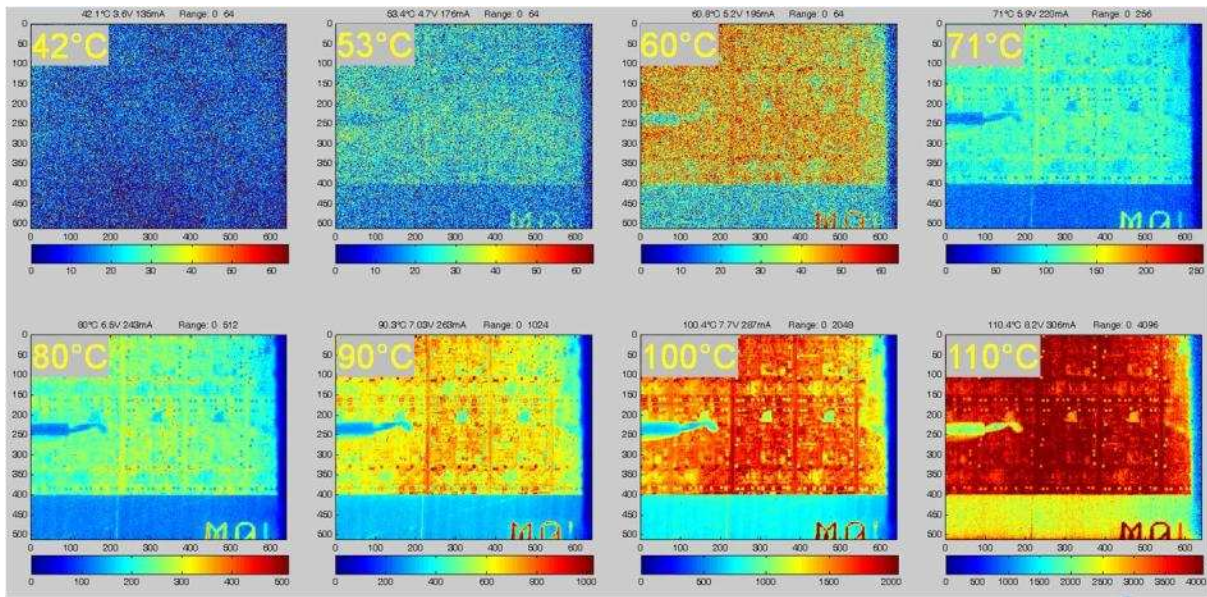


Figure IV-10 : Images acquises avec une camera InGaAs observant le montage Figure IV-3 pour différentes températures. Intégration de 60s et soustraction d'un dark à 20°C. Changement d'échelle de la barre de couleur pour les températures élevées (voir Tableau IV-1).

La Figure IV-10 représente l'ensemble des acquisitions réalisées avec le détecteur InGaAs pour les différentes températures. On observe que l'aluminium à une température de 42°C n'est pas assez émissif pour être détecté. En revanche une dizaine de degrés Celsius plus haut, on distingue clairement les contours du motif métallique. L'émission augmente de manière exponentielle avec la température et vient saturer le détecteur à 110°C. Nous avons donc dû utiliser les filtres pour atténuer l'émission de photons et éviter la saturation du détecteur, d'où des échelles différentes dans la Figure IV-10.

Tableau IV-1 : Récapitulatif des changements d'échelle de la Figure IV-10.

Températures	42/53/60°C	71°C	80°C	90°C	100°C	110°C
Echelle de couleur	0-60	0-250	0-500	0-1000	0-2000	0-4000

1.3. Validation sur des composants réels

1.3.1. Montage électrique

Nous avons pu voir qu'un flux photothermique est détectable grâce aux deux détecteurs dont nous disposons. Il faut à présent valider les phénomènes observés sur des composants se rapprochant de cas réels. Pour cela nous avons choisi un circuit intégré réalisant des fonctions d'inversion logique dans une technologie ancienne (SN74HC04N) nous permettant de réaliser une surtension sur une entrée afin de provoquer un échauffement de la diode de protection. Lors de l'activation de cette surtension, deux phénomènes émissifs se produisent : le premier correspond à l'émission photoélectrique produite par le transistor due au changement d'état logique. Le second à l'émission due à l'échauffement de la diode de protection lorsque la tension d'entrée devient supérieure à la tension de polarisation. La diode passe alors d'une polarisation inverse à une polarisation directe lui permettant de drainer le courant engendré par la surtension.

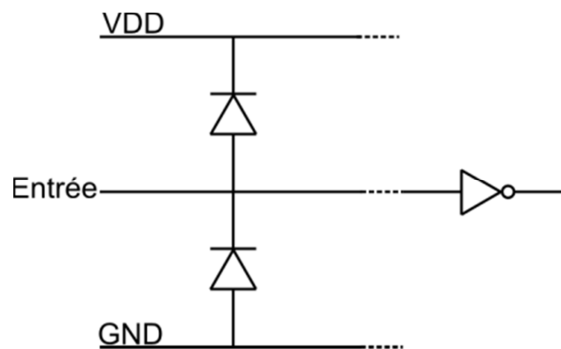


Figure IV-11 : Schéma électrique d'une entrée du composant étudié.

1.3.2. Séparation des phénomènes émissifs

Pour l'expérience il est donc important d'arriver à séparer les deux phénomènes émissifs afin d'éviter une interprétation erronée des observations. L'idée est de masquer l'émission photoélectrique grâce à une fine couche de résine appartenant au package du composant. Cette résine est de l'époxy noir qu'une attaque chimique permet de dissoudre facilement pour n'en laisser qu'une centaine de microns au-dessus de la face avant du circuit. La Figure IV-12 montre que l'on peut repérer le circuit grâce aux fils de bonding à la suite de cette attaque.

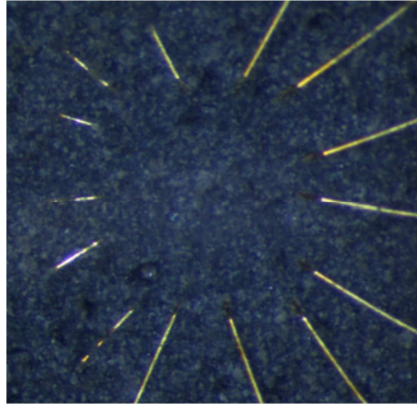


Figure IV-12 : Circuit SN74HC04N recouvert d'une couche d'époxy en face avant.

Afin de valider que la couche d'époxy ne puisse pas transmettre les longueurs d'onde dans la bande passante du détecteur, une acquisition de son spectre en transmission fut réalisée. Comme le montre la Figure IV-13 la transmission d'une couche de 100 μm de résine d'époxy noire est quasiment nulle (maximum 0,12%) dans le domaine [0,9-1,7 μm]. La seule émission visible ne pourra donc être en théorie due qu'à l'échauffement de la diode transmettant par conduction sa chaleur à la résine.

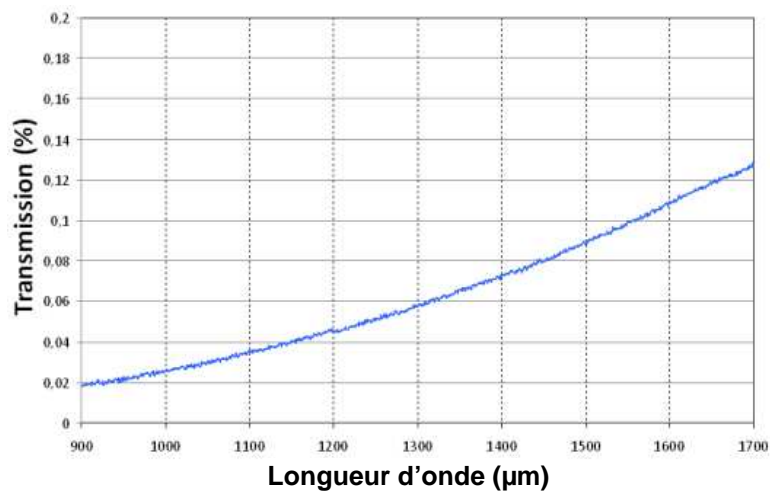


Figure IV-13 : Transmission de 100 μm de résine époxy noire (type package) sur le domaine spectral [900,1700nm].

La Figure IV-14 correspond à la mesure en émission de lumière du composant recouvert d'époxy pour lequel une tension en créneaux à 40KHz entre 0 et 7V est envoyée sur une entrée logique. Le carré 2 est au-dessus du plot d'entrée du signal et encadre l'émission produite par la diode de protection. Le carré 1 indique l'émission produite par un transistor de l'inverseur. On observe une très forte émission provenant de la diode de protection et quelques zones de plus faibles émissions pouvant être dues à un échauffement ou à une activité photoélectrique très importante.

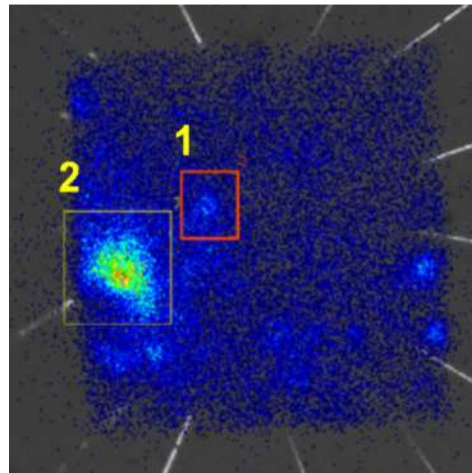


Figure IV-14 : Acquisition de 60s sur la diode de protection recouverte d'époxy.

Afin de lever ce doute, l'outil TRI permet de visualiser l'évolution temporelle de ces zones d'émission. Un comportement photoémissif d'origine électrique aura une réponse très rapide de l'ordre de la centaine de picosecondes tout au plus, alors qu'un phénomène d'origine thermique a beaucoup plus d'inertie et s'établit relativement lentement (quelques micro secondes). La Figure IV-15 montre que le phénomène émissif important s'établit avec un retard par rapport au front montant du signal d'entrée, ce qui correspond bien à un comportement de type thermique avec un échauffement puis un refroidissement de la structure. L'émission observée au niveau du transistor quant à elle n'est absolument pas d'origine thermique car le pic mesuré concorde avec l'arrivée du front montant. L'émission photoélectrique est tellement importante qu'une infime partie arrive à traverser la couche d'époxy (environ 100 photons sur 60s).

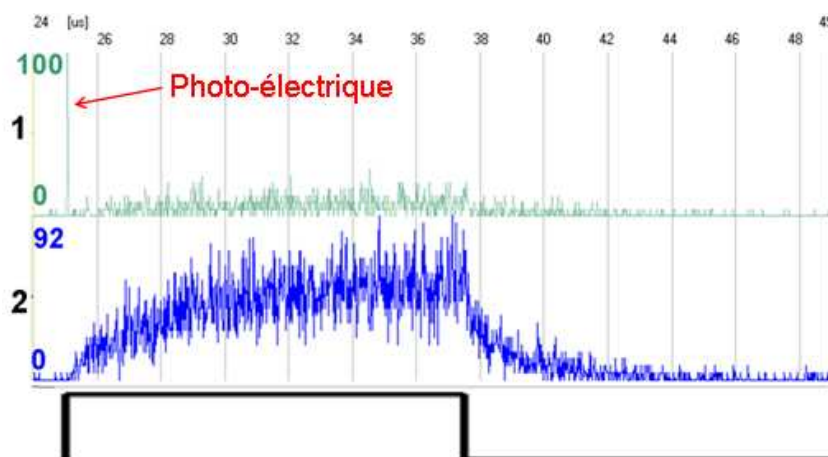


Figure IV-15 : Chronogramme de l'émission de lumière produite par la diode de protection (2) et par un transistor (1).

Il est maintenant possible de retirer la résine du composant afin de procéder à une mesure en direct sur la face avant. Comme le nombre de photons collecté est très important l'utilisation d'un filtre à 0,1% de transmission (densité neutre) est obligatoire pour ne pas saturer le détecteur.

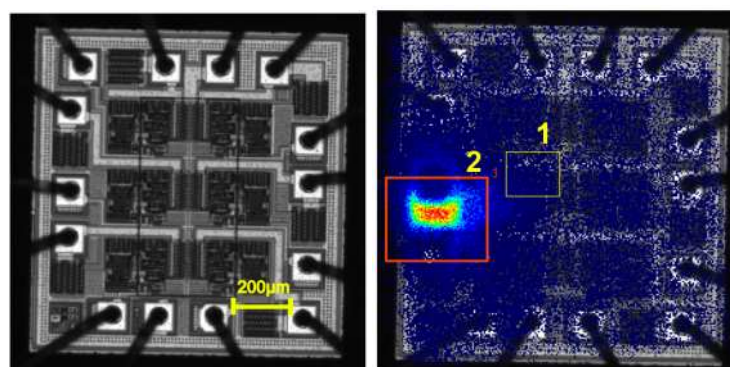


Figure IV-16 : Composant inverseur face avant sans la couche de résine à gauche et l'émission acquise après 60s d'intégration à droite. Un filtre à 0,1% en transmission a été utilisé pour cette acquisition.

On peut retrouver sur les Figure IV-16 et Figure IV-17 les mêmes caractéristiques que dans le cas précédent mais avec une meilleure résolution spatiale et temporelle. La zone d'échauffement peut être localisée à une dizaine de microns près pour ce grandissement de 1x et la constante thermique de la zone est évaluée à environ 5µs.

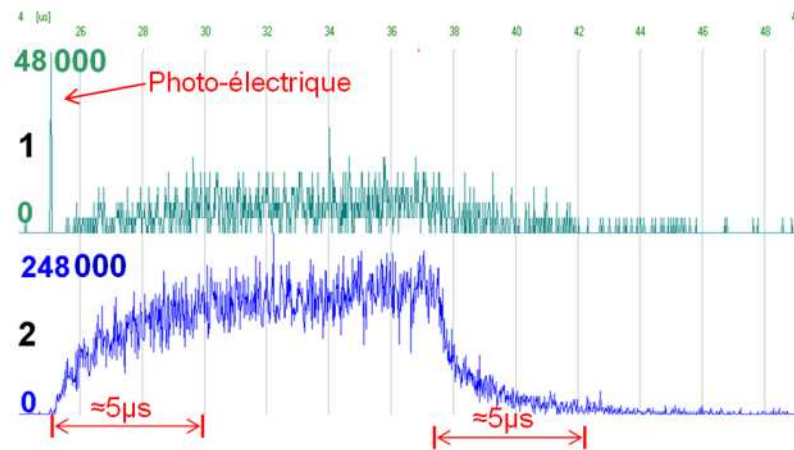


Figure IV-17 : Chronogramme de l'émission de lumière produite par le circuit inverseur en surtension sans résine.

Ces expériences ont pour but de démontrer la capacité des détecteurs InGaAs au rayonnement thermique même si leurs domaines spectraux de travail est le proche infrarouge. L'intérêt d'utiliser ces caméras dans le cadre de la thermographie est l'apport en résolution spatiale qu'offre une détection à plus faible longueur d'onde, mais aussi une détection des phénomènes thermiques plus rapides comme nous allons le voir dans le paragraphe suivant.

1.3.3. Vers une thermographie à haute fréquence

Actuellement les systèmes de thermographie lock-in sont basés sur des caméras InSb (3-5 μm [CaC10]) ayant une réponse dans une bande spectrale plus élevée que les caméras InGaAs. Ces détecteurs bénéficient donc d'une sensibilité accrue aux phénomènes thermiques mais sont moins résolus spatialement.

La technique du lock-in thermographique consiste à capturer un grand nombre d'images du composant durant des cycles d'échauffement/refroidissement. Après un traitement algorithmique il est possible d'extraire de ces images une cartographie en amplitude de la température de surface mais également une image dite de « Phase ». Celle-ci représente la propagation de l'onde thermique dans le composant durant le cycle d'échauffement. La théorie sur le lock-in thermographique est détaillée Chapitre VII -3.

Les composants actuellement fabriqués ont des nœuds technologiques de plus en plus fins et donc sont constitués de structures de plus en plus petites. Par conséquent

les défauts résistifs internes sont de plus en plus difficiles à déceler de par leurs tailles, mais aussi de par la diminution de la constante de temps thermique associée à ces structures de faibles dimensions. Cette constante définit le temps d'établissement de l'équilibre thermique sous une excitation constante. Elle dépend du matériau (Capacité calorifique), de l'environnement (conduction, convection) et surtout du volume de l'élément considéré.

Afin de gagner en résolution spatiale sur les cartographies en phase de la technique lock-in, il est nécessaire d'augmenter le nombre de frames capturées par cycle thermique. Les caméras InSb actuelles sont limitées à environ 25 frames par seconde (fps) mais peuvent atteindre environ 100fps dans un mode d'utilisation appelé « windowing » où seule une petite zone de la matrice du détecteur est activée. Ces caméras ne peuvent donc pas résoudre temporellement des phénomènes thermiques dont les constantes de temps sont inférieures à 10ms. La résolution spatiale de l'image de phase se trouve alors limitée car la propagation de l'onde thermique n'est pas capturée à sa source mais seulement une fois déjà étalée.

L'intérêt du détecteur MCP/InGaAs réside dans sa capacité à acquérir un flux de photons extrêmement faible, avec une très bonne résolution temporelle ($\sim 80\text{ps}$) et avec une bonne résolution spatiale compte tenu des longueurs d'onde utilisées. Ce détecteur peut donc également être utilisé dans un mode dit « Digital Lock-in » permettant de remonter à la source de phénomènes thermiques grâce à un post traitement des données.

Il est possible d'illustrer cette méthode en reprenant l'exemple de la diode de protection. La Figure IV-18 correspond au chronogramme extrait d'une acquisition de 300 secondes sur la diode en surtension à une fréquence de 14KHz ($\sim 35\mu\text{s}$ de demi-période).

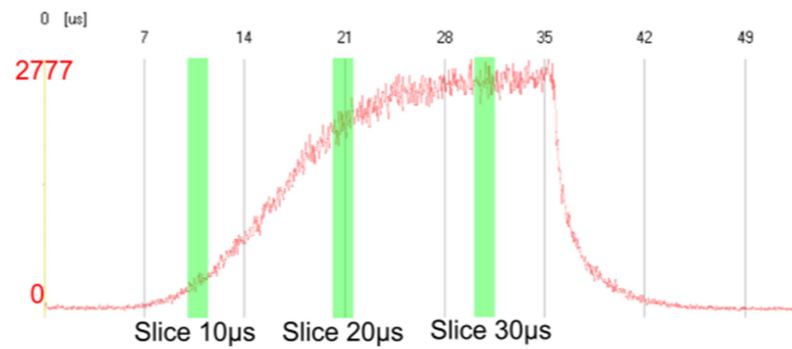


Figure IV-18 : Chronogramme de l'émission thermique d'une diode de protection (300s à 14KHz).

Afin de visualiser l'évolution de la propagation de l'onde thermique une partie des photons collectés sont prélevés pour en faire une image grâce au post traitement. Ces photons sont ceux compris dans les zones vertes de la Figure IV-18 (appelées « tranches ») correspondant à différents instants de la montée en température. Une fois affichée en 2D, l'image est binarisée pour avoir un meilleur rendu. La Figure IV-19 représente ces images et leurs superpositions permettant de visualiser l'origine de la propagation thermique.

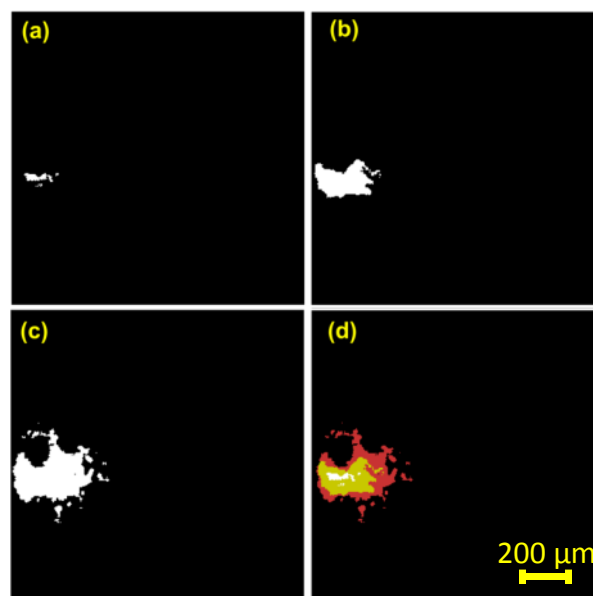


Figure IV-19 : Visualisation des tranches 1 (a), 2 (b) et 3 (c) en image binarisée. Superposition des tranches (d).

1.3.4. Conclusion et perspectives pour la thermographie IR

La thermographie infrarouge est d'ores et déjà un outil de localisation des défauts pour la communauté internationale d'analystes. L'aspect dynamique ajouté à cette

technique est un intérêt certain pour la compréhension des défauts dans les années à venir. Le rétrécissement des dimensions des structures élémentaires implique une augmentation des densités de courant et une diminution des constantes de temps associées aux phénomènes thermiques. Donc les événements thermiques devraient être plus intenses et plus rapides qu'auparavant. Les techniques d'observation de ces phénomènes se doivent de suivre cette tendance pour être capable d'adresser des défauts récurrents en microélectronique comme les courts-circuits.

Pour aller plus loin, il serait possible d'augmenter la sensibilité de détection photo-thermique d'un détecteur InGaAs grâce à la thermalisation du composant à une température faible ($\sim 5^{\circ}\text{C}$) afin de limiter le bruit reçu par le détecteur. Il est également possible de chauffer le composant à une valeur supérieure à la température ambiante. Ceci favoriserait la montée en température de la zone défaillante et la rendra d'autant plus intense pour le détecteur. L'une des contraintes est d'ajuster la bonne valeur de température permettant l'apparition du défaut sans saturer le détecteur.

Ces techniques d'analyse de défaillance pourraient aussi être appliquées aux microsystèmes électromécaniques (MEMS) disposant d'éléments chauffant afin d'observer la répartition de la chaleur. Ou bien encore sur des composants mémoire PCM pour Phase Change Memory (Mémoire à changement de phase) dont le codage de l'information s'effectue par l'échauffement transitoire d'un matériau appelé chalcogénide.

2. Couplage entre TRI et EOP

Pour aller plus loin, les techniques d'analyse et de mesure déjà présentées dans ce document peuvent être couplées entre elles afin d'augmenter la quantité d'information collectée sur un ensemble de points d'un composant. Ainsi il est possible d'acquérir une base de données TRI sur une portion spécifique d'un circuit, d'en extraire les transitions (digitalisation Chapitre III –4.2.1.) pour obtenir une base de données des transitions digitalisées ($\text{DB}_{\text{TransDigi}}$). Par la suite il est possible d'acquérir une courbe EOP (Chapitre I –3.3.3.b) par pixel de la même portion de travail. Les courbes EOP renseignent sur les niveaux logiques internes du composant

en fonction du temps. Une base de données des niveaux logiques digitalisés ($DB_{NivLogicDigi}$) pourrait également être définie sur les mêmes dimensions spatiales et temporelles que $DB_{TransDigi}$. Les deux bases de données digitalisées apportent l'une à l'autre des informations complémentaires, permettant la validation mutuelle de chacune de leurs données, et la potentialité de détecter de mauvais comportements. Par exemple, l'observation d'une transition à un instant et à une position donnée indique en théorie une inversion de l'état logique. Si l'inversion de l'état logique n'a pas lieu (simple pic en courant), on peut suspecter la présence ou la conséquence d'une défaillance à cette position. La base de données construite ($DB_{couplé}$) par la combinaison de $DB_{TransDigi}$ et de $DB_{NivLogicDigi}$ permet d'avoir une base de travail pour tester un ensemble d'hypothèses en dehors de tout instrument. Ainsi les techniques basées sur le pattern matching se trouvent plus aisées à utiliser du fait d'une base de données sûre. Chaque information de $DB_{couplé}$ étant recoupée selon deux sources de mesure, une confiance plus importante peut être accordée aux résultats du matching. Pour aller plus loin il est même possible d'imaginer coupler ces outils d'analyse des données mesurées avec des outils de simulation et de design/debug présents dans les laboratoires des fondeurs. Ceci permettrait d'accroître la quantité et la qualité d'informations issues de la mesure par le recoupage avec des données de fabrication.

Certains constructeurs de matériels pour l'analyse de défaillance ont d'ores et déjà commencé à investir dans des techniques EOP couplées à du pattern matching, ce qui constitue une première étape vers le couplage entre les sources d'informations [BRSJ12].

3. Observation des courants de fuite

La technique TRI peut être utilisée afin de mettre en évidence des phénomènes de courant de fuite dans les transistors de dernière génération comme le CMOS 32nm. Le composant utilisé est un véhicule de test appelé ICCDLAB réalisé par STMicroelectronics à Crolles, contenant différentes structures élémentaires permettant de tester les capacités des instruments d'analyse de défaillance sur un nœud technologique donné. Le composant dont nous disposons est issu d'un mauvais lot dont les transistors se trouvent être fuyant, mais son analyse en émission de lumière se révèle intéressante. La Figure IV-20 montre l'acquisition réalisée sur le

composant simplement polarisé sous 1V. De nombreux points d'émission anormaux apparaissent sur différentes structures.

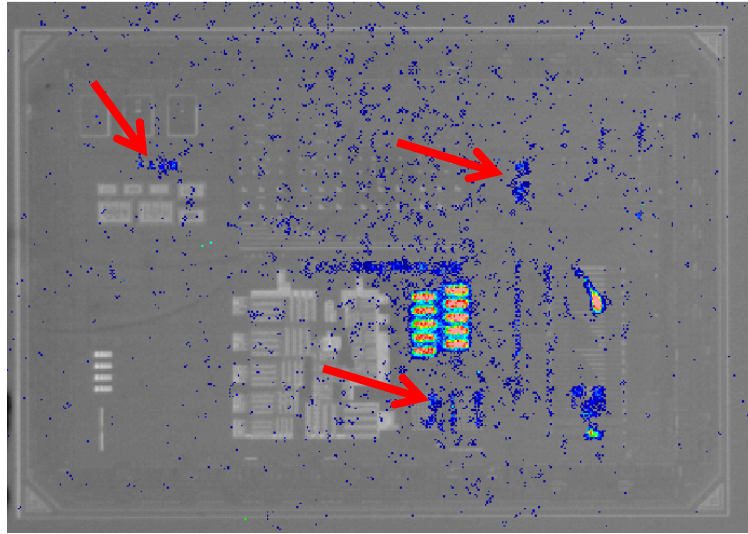


Figure IV-20 : Acquisition en émission de lumière statique sur le composant alimenté à 1V, les entrées reliées à la masse (5X, 180s).

Si on s'intéresse plus particulièrement à une structure NAND et à son inverseur CMOS de sortie, il est possible de visualiser la différence de niveau de courant de fuite entre l'état passant et bloqué de la porte. La Figure IV-21 montre une acquisition TRI réalisée à basse fréquence pendant une heure sur une NAND (boite n°3), son inverseur de sortie (boite n°2) et sur une diode de sondage eBeam (boite n°1). Le temps extrêmement long de cette intégration est dû au fait qu'il est nécessaire de le réaliser à basse fréquence pour obtenir suffisamment de photons provenant de l'état ON ou OFF du transistor et en même temps éviter la saturation du détecteur avec l'émission due à la commutation des structures CMOS.

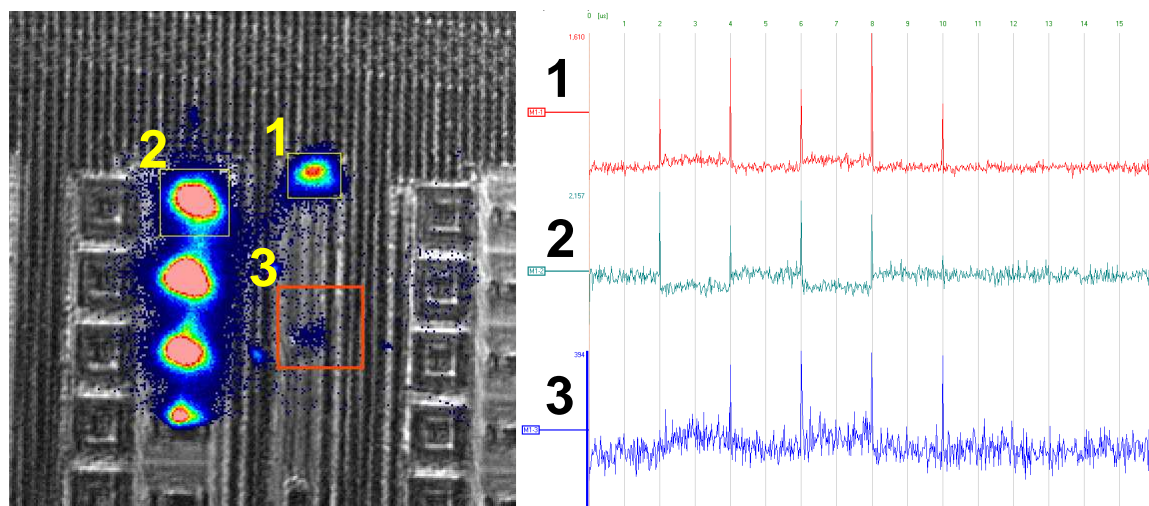


Figure IV-21 : Acquisition TRI basse fréquence sur une porte NAND (1.2V, 250KHz, 175X, 3600s).

L'affichage sous forme de chronogramme du niveau d'émission de photons au cours du temps permet la quantification du courant de fuite des transistors dans un état donné. La déduction des niveaux logiques transitant dans la structure est alors possible dans ce cas-là. Cette acquisition montre également que l'émission de lumière est toujours une technique d'actualité pour l'analyse de structures avancées comme le 32nm.

4. Conclusion du chapitre IV

De par son extrême sensibilité le détecteur MCP dont nous disposons offre la possibilité de réaliser des mesures hors du champ de l'émission de lumière photoélectrique classique. Les expérimentations menées montrent son efficacité à détecter des phénomènes thermiques et sa capacité à pouvoir les identifier temporellement. L'inconvénient du mélange des différents types d'émission reste à résoudre – peut-être par l'utilisation de filtres – mais la technique pourrait être de plus en plus prometteuse à l'avenir pour l'identification de points chauds sur des structures micrométriques difficilement adressable par la thermographie classique. Cette sensibilité peut aussi être mise à contribution dans le cas de défauts sur des composants avancés tels que des structures en 32nm afin de révéler la présence de courants de fuite.

Conclusion

Les travaux effectués dans cette thèse posent les bases d'une approche novatrice dans la localisation des défauts en microélectronique. Alors que les techniques classiques empruntent le cheminement d'une localisation progressive par l'acquisition de données sur des zones d'intérêt successivement réduites, les techniques développées dans ce document se veulent plus globales puisqu'elles tendent vers une extraction du défaut à partir d'un volume d'informations conséquent acquis par émission de lumière dynamique.

Afin d'être en mesure de détecter les défauts de type fonctionnel, de plus en plus difficiles à analyser dans les composants microélectroniques comportant des centaines de millions de transistors, un ensemble de techniques de traitement du signal TRI ont été développées afin d'identifier et de localiser l'origine de ce type de défaillances. Généralement dus à des problèmes de conception (erreur de routage, « voltage drop », diaphonie, timing,...), les défauts fonctionnels peuvent aussi être liés au processus de fabrication (contamination, mauvaise maîtrise de l'épaisseur des couches d'oxyde ou des métaux, bridges, short, ...), au vieillissement, ou à une combinaison de ces facteurs. Ces défaillances génèrent une altération de l'information logique sans pour autant impliquer d'aberrations paramétriques détectables.

L'émission de lumière dynamique est une technique permettant l'analyse et la localisation des fautes logiques et des mauvais timings. Le développement d'outils d'analyse de l'information basés sur les acquisitions TRI est donc une nécessité. Son caractère non invasif lui confère l'avantage de pouvoir être utilisée en premier dans le processus d'analyse (non altération du défaut) apportant ainsi les informations essentielles à l'utilisation d'autres techniques complémentaires. Différentes méthodes de traitement des bases de données TRI permettent d'extraire les signaux utiles en fonction du niveau de bruit (STPC, détection de l'horloge) ou de la séquence de test

générée (approche vecteur). Ces informations doivent ensuite être visualisées et analysées de manière à en retirer toute l'information spatio-temporelle (propagation de signaux), ou logique par corrélation avec les transitions d'un pattern électrique (pattern matching). L'application de cette dernière technique a montré que le monde du test électrique est lié à celui de l'analyse de défaillance et que l'échange d'informations a permis la résolution de problèmes insolubles par ces techniques prises indépendamment. Le développement des techniques de traitement du signal TRI continue au CNES, en partenariat avec le laboratoire du LE2I (CNRS) à Dijon, sur la recherche de moyens statistiques pour la comparaison de bases de données. De plus, l'exploitation de la complémentarité de l'émission de lumière et de la cartographie fréquentielle au laser n'en est qu'à ses balbutiements. Des études sont actuellement en cours pour réellement interpréter les résultats issus de ces techniques notamment sur les structures de types analogiques.

Le dernier chapitre donne un aperçu des perspectives d'évolution de la technique TRI et de l'instrument associé. La visualisation de phénomènes thermiques présente un grand intérêt en concurrençant les techniques de thermographie infrarouge classiques pour les défauts inférieurs à $1\mu\text{m}$. Le partage des données fournies par les différentes techniques est une fois de plus une perspective à exploiter car aucune technique ne peut se vanter de couvrir tous les types de défaut. Ainsi le couplage entre techniques d'émission de lumière en temps résolu et les techniques lasers en mode sonde permettront des avancées majeures en matière d'analyse de défaillance.

Malgré tous les efforts réalisés dans l'amélioration des dispositifs optiques, d'importantes limitations en résolution apparaissent avec les nouvelles générations de puces. La poursuite de l'utilisation des techniques optiques passera très probablement par le développement de solutions appelées « Design for analysis » impliquant le couplage direct d'informations issues de mesures de phénomènes physiques (émission de lumière) avec des données de conception afin d'aligner la CAD sur les structures incriminées. Nous avons également vu que la technique TRI est limitée par la nécessité de répéter la séquence de test de manière périodique afin d'accumuler suffisamment de photons. Là encore des travaux d'amélioration de l'instrument peuvent apporter un bénéfice sur l'acquisition des photons. Par exemple, une synchronisation au niveau vecteur (et non plus au niveau d'un signal de début de

séquence) entre le générateur de signaux et la caméra permettrait le recalage de chaque photon émis avec le front d'horloge associé, ce qui permettrait l'affranchissement des problèmes de gigue et simplifierait le traitement des données de transition (digitalisation de la base de données quasi automatique).

Poussé par les besoins humains, les physiciens du semi-conducteur s'évertuent à réduire la taille des transistors et les industriels à les poursuivre dans cette course effrénée vers la miniaturisation. Les recherches menées dans le domaine de l'analyse de défaillance contribuent en grande partie aux avancées réalisées par les fondeurs pour augmenter le rendement des procédés de fabrication et ainsi populariser les « hautes technologies » à travers le monde.

Chapitre V – Contributions scientifiques

- [BaPB12] BASCOUL, G.; PERDU, P.; DI BATTISTA, J.: Time resolved imaging solving FPGA logic fault localization by pattern matching technique. In: *ISTFA 2012: Conference Proceedings from the 38th International Symposium for Testing and Failure Analysis*, 2012, pp. 286–289
- [BaPL12] BASCOUL, G.; PERDU, P.; LEWIS, D.: Signal propagation analysis by Digital Lock-in Time Resolved Imaging. In: *IPFA 2012 : International Symposium on the Physical and Failure Analysis of Integrated Circuits Proceedings*, 2012
- [BPBD11] BASCOUL, G.; PERDU, P.; BENIGNI, A.; DUDIT, S.; CELI, G.; LEWIS, D.: Time Resolved Imaging: From logical states to events, a new and efficient pattern matching method for VLSI analysis. In: *Microelectronics Reliability* 51, Elsevier Ltd (2011), Nr. 9-11, pp. 1640–1645
- [BPBL12] BASCOUL, G.; PERDU, P.; BEGUIN, M.; LEWIS, D.: High performance thermography with InGaAs photon counting camera. In: *Microelectronics Reliability* 52, Elsevier Ltd (2012), Nr. 9-10, pp. 2087–2092
- [BPCD11] BASCOUL, G.; PERDU, P.; CELI, G.; DUDIT, S.; LEWIS, D.: Time Resolved Imaging at low power supply on 45nm technology. In: *IPFA 2011 : International Symposium on the Physical and Failure Analysis of Integrated Circuits Proceedings*. vol. Proceeding, 2011 — ISBN 9781457701580, pp. 397–400
- [BPSD11] BASCOUL, G.; PERDU, P.; SANCHEZ, K.; DUDIT, S.; CELI, G.; LEWIS, D.: Activity Analysis at Low Power Supply on 45nm Technology. In: *ISTFA 2011, Proceedings from the 37th International Symposium for Testing and Failure Analysis*, 2011, pp. 367–372
- [CPBJ13] CHEF, S.; PERDU, P.; BASCOUL, G.; JACQUIR, S.; SANCHEZ, K.; BINCZAK, S.: New statistical post processing approach for precise fault and defect localization in TRI database acquired on complex VLSI. In: *IPFA 2013: International Symposium on the Physical and Failure Analysis of Integrated Circuits Proceedings*, 2013
- [PBCC13] PERDU, P.; BASCOUL, G.; CHEF, S.; CELI, G.; SANCHEZ, K.: Optical probing (EOFM / TRI): a large set of complementary applications for ultimate VLSI. In: *IPFA 2013: International Symposium on the Physical and Failure Analysis of Integrated Circuits Proceedings*, 2013
- [PBHN11] PERDU, P.; BASCOUL, G.; HIRAI, N.; NAKAMURA, T.: Expanding CMOS VLSI analysis techniques by Time Resolved Imaging. In: *LSI Test Symposium 2011 Proceedings*, 2011

Chapitre VI – Bibliographie

- [AmSt85] AMOS, C T; STEPHENS, C E: A technique for real time examination of sub-surface ESP/EOS damage in integrated circuits. In: *Electrical Overstress-Electrostatic Discharge Symposium Proceedings, 1985*, 1985, p. 163
- [ArHR82] ARORA, N D; HAUSER, J R; ROULSTON, D J: Electron and hole mobilities in silicon as a function of concentration and temperature. In: *Electron Devices, IEEE Transactions on* 29 (1982), Nr. 2, pp. 292–295
- [BaPB12] BASCOUL, G.; PERDU, P.; DI BATTISTA, J.: Time resolved imaging solving FPGA logic fault localization by pattern matching technique. In: *ISTFA 2012: Conference Proceedings from the 38th International Symposium for Testing and Failure Analysis*, 2012, pp. 286–289
- [BaPL12] BASCOUL, G.; PERDU, P.; LEWIS, D.: Signal propagation analysis by Digital Lock-in Time Resolved Imaging. In: *IPFA 2012 : International Symposium on the Physical and Failure Analysis of Integrated Circuits Proceedings*, 2012
- [BDPF03] BEAUDOIN, Félix; DESPLATS, Romain; PERDU, Philippe; FIRITI, Abdellatif; HALLER, Gerald; DUFAYARD, Lionel; VEDAGARBHA, Praveen; LANG, Trung; et al.: Laser stimulation applied to dynamic IC diagnostics. In: *International symposium for testing and failure analysis*, 2003, pp. 371–377
- [Boit04] BOIT, C.: Fundamentals of photon emission (PEM) in silicon--electroluminescence for analysis of electronic circuit and device functionality. In: *Microelectronics failure analysis desk reference* (2004), pp. 279–291
- [BPSD11] BASCOUL, G.; PERDU, P.; SANCHEZ, K.; DUDIT, S.; CELI, G.; LEWIS, D.: Activity Analysis at Low Power Supply on 45nm Technology. In: *ISTFA 2011, Proceedings from the 37th International Symposium for Testing and Failure Analysis*, 2011, pp. 367–372

-
- [BRSJ12] BRUCE, M.R.; ROSS, L.K.; SCHOLZ, C.; JOSHI, L.; DAVE, Vrajesh; CHUA, C.M.: Through silicon in-circuit logic analysis for localizing logic pattern failures. In: *Microelectronics Reliability* 52, Elsevier Ltd (2012), Nr. 9-10, pp. 2043–2049
- [BrWL10] BREITENSTEIN, O; WARTA, W; LANGENKAMP, M: *Lock-In Thermography: Basics and Use for Evaluating Electronic Devices and Materials* : Springer, 2010 — ISBN 9783642024177
- [BSAK04] BREITENSTEIN, O; SCHMIDT, C; ALTMANN, F; KARG, D: Thermal Failure Analysis by IR Lock-in Thermography. In: *Microelectronics Failure Analysis Desk Reference Fifth Edition, EDFAS* (2004)
- [Busi01] BUSINESS, Wire: Schlumberger Launches IDS PICA Probe System. In: *Business Wire*. San Jose, Californie (2001)
- [BuSY92] BUDE, Jeff; SANO, Nobuyuki; YOSHII, Akira: Hot-carrier luminescence in Si. In: *Phys. Rev. B* 45, American Physical Society (1992), Nr. 11, pp. 5848–5856
- [CaCa10] CARLOMAGNO, Giovanni Maria; CARDONE, Gennaro: Infrared thermography for convective heat transfer measurements. In: *Experiments in Fluids* 49 (2010), Nr. 6, pp. 1187–1218 — ISBN 0034801009122
- [CCAW01] COURJON, Daniel; COLAS, Gérard; ADAM, Pierre-michel; WURTZ, Gregory; BIGLER, Emmanuel; CHEN, Yong: *Le champ proche optique Théorie et applications*, 2001 — ISBN 2287597204
- [CDPV12] CELI, Guillaume; DUDIT, Sylvain; PARRASSIN, Thierry; VALLET, Michel; PERDU, Philippe; REVERDY, Antoine; LEWIS, Dean: Laser Voltage Imaging: New perspective using second harmonic detection on submicron technology. In: *Istfa 2012: Conference Proceedings from the 38th International Symposium for Testing and Failure Analysis*, 2012, p. 176
- [CGLS96] COVA, S; GHIONI, M; LACAITA, a; SAMORI, C; ZAPPA, F: Avalanche photodiodes and quenching circuits for single-photon detection. In: *Applied optics* 35 (1996), Nr. 12, pp. 1956–76
- [ChWY95] CHEN, Qian; WU, Haiyuan; YACHIDA, M: Face detection by fuzzy pattern matching. In: *Computer Vision, 1995. Proceedings., Fifth International Conference on*, 1995, pp. 591–596
-

-
- [CoTB98] COLE E.I., Jr.; TANGYUNYONG, P; BARTON, Daniel L: Backside localization of open and shorted IC interconnections. In: *Reliability Physics Symposium Proceedings, 1998. 36th Annual. 1998 IEEE International*, 1998, pp. 129–136
- [DBFJ03] DESPLATS, Romain; BEAUDOIN, Felix; FAGGION, Gael; JESSON, Olivier; PERDU, Philippe; ROMAINDESPLATSCNESFR, Email; LEIHOWITZ, Marty; LUNDQUIST, Ted; et al.: Automated PICA transistor channeling and spatial-temporal photon correlation for faster IC diagnosis (2003), pp. 545–552
- [DCRT10] DI-BATTISTA, Jerome; COURREGÉ, Jean-Christophe; ROUZEYRE, Bruno; TORRES, Lionel; PERDU, Philippe: When Failure Analysis Meets Side-Channel Attacks. In: MANGARD, Stefan; STANDAERT, François-Xavier (eds.) *Cryptographic Hardware and Embedded Systems, CHES 2010* 6225, Springer Berlin Heidelberg (2010), pp. 188–202 — ISBN 978-3-642-15030-2
- [DFBP03] DESPLATS, Romain; FAGGION, Gael; BEAUDOIN, Felix; PERDU, Philippe; LUNDQUIST, Ted; SHAH, Ketan; DRIVE, Baytech; JOSE, San; et al.: A New Approach for Faster IC Analysis with PICA : STPC-3D. In: *Proceedings of 10" IPFA* (2003), pp. 45–53 — ISBN 0780377222
- [DRFB04] DESPLATS, R; REMMACH, M; FAGGION, G; BEAUDOIN, F; PERDU, P; LEIBOWITZ, M; SANCHEZ, K; GUILAUME, S; et al.: Positive photon discrimination for ultra low voltage IC analysis. In: *Reliability Physics Symposium Proceedings, 2004. 42nd Annual. 2004 IEEE International*, 2004, pp. 361–369
- [Edwa78] EDWARDS, W.D.: The use of laser and infrared scanning techniques in reliability assurance. In: *Microelectronics Reliability* 18 (1978), Nr. 6, pp. 511–522
- [Falk01] FALK, R Aaron: Advanced LIVA/TIVA Techniques. In: *ISTFA 2001: Conference Proceedings from the 27th International Symposium for Testing and Failure Analysis*, 2001, pp. 59–68
- [GuSh00] GUNTUPALLI, RAVI; SHAH, MANJUL: *LOW-LIGHT IMAGING: Scientific InGaAs FPA cameras heighten sensitivity for NIR imaging*. URL <http://www.laserfocusworld.com/articles/print/volume-48/issue-06/features/scientific-ingaas-fpa-cameras-heighten-sensitivity-for-nir-imaging.html>. — laser focus world
-

-
- [Gust00] GUSTAFSSON, M G L: Surpassing the lateral resolution limit by a factor of two using structured illumination microscopy. In: *Journal of Microscopy* 198, Blackwell Science Ltd (2000), Nr. 2, pp. 82–87
- [GYLR11] GOLDBERG, B.B.; YURT, a.; LU, Y.; RAMSAY, E.; KÖKLÜ, F.H.; MERTZ, J.; BIFANO, T.G.; ÜNLÜ, M.S.: Chromatic and spherical aberration correction for silicon aplanatic solid immersion lens for fault isolation and photon emission microscopy of integrated circuits. In: *Microelectronics Reliability* 51 (2011), Nr. 9-11, pp. 1637–1639
- [HaAm91] HANNEMANN, Marcel; AMERASEKERA, Ajith: Photon emission as a tool for esd failure localization and as a technique for studying ESD phenomena. In: *Quality and Reliability Engineering International* 7, Wiley Subscription Services, Inc., A Wiley Company (1991), Nr. 4, pp. 255–259
- [Hama00] HAMAMATSU PHOTONICS: Characteristics and use of infrared detectors
- [Hama07] HAMAMATSU PHOTONICS: How to use photomultiplier tubes. In: *PMT handbook v3aE Chapter5*, 2007
- [HaSC90] HAWKINS, Charles F; SODEN, Jerry; COLE, Edward I: The Use of Light Emission in Failure Analysis of cMos ICs. In: *International Symposium for Testing and Failure Analysis (ISTFA)* (1990)
- [HaWi09] HARTMANN, C; WIEBERNEIT, M: Investigation on marginal failure characteristics and related defects analysed by soft defect localization. In: *Microelectronics Reliability* 49 (2009), Nr. 9–11, pp. 1137–1142. — 20th European Symposium on the Reliability of Electron Devices, Failure Physics and Analysis 20th European Symposium on the Reliability of Electron Devices, Failure Physics and Analysis
- [Hiat81] HIATT, John: A Method of Detecting Hot Spots on Semiconductors using Liquid Crystals. In: *Reliability Physics Symposium, 1981. 19th Annual*, 1981, pp. 130–133
- [HuBi96] HUNGERFORD, G.; BIRCH, D.J.S.: Single-photon timing detectors for fluorescence lifetime spectroscopy. In: *Measurement Science and Technology* 7 (1996), Nr. 2, pp. 121–135
-

-
- [IpGU01] IPPOLITO, S B; GOLDBERG, B B; UNLU, M S: High spatial resolution subsurface microscopy. In: *Applied Physics Letters* 78, AIP (2001), Nr. 26, pp. 4071–4073
- [IPPL09] INFANTE, F; PERDU, P; PETREMONT, S; LEWIS, D: A new Methodology for Short Circuit Localization on Integrated Circuits using Magnetic Microscopy Technique Coupled with Simulations. In: *Physical and Failure Analysis of Integrated Circuits, 2009. IPFA 2009. 16th IEEE International Symposium on the*, 2009, pp. 208–212
- [JoBB92] JOSEPH, T.; BERRY, A.; BOSSMANN, B.: Infrared Laser Microscopy of Structures on Heavily Doped Silicon. In: *ISTFA*, 1992, pp. 1–9
- [John93] JOHNSTON, a.H.: Charge generation and collection in p-n junctions excited with pulsed infrared lasers. In: *IEEE Transactions on Nuclear Science* 40 (1993), Nr. 6, pp. 1694–1702
- [JTBB99] JR., E I Cole; TANGYUNYONG, P; BENSON, D A; BARTON, D L: TIVA and SEI developments for enhanced front and backside interconnection failure analysis. In: *Microelectronics Reliability* 39 (1999), Nr. 6–7, pp. 991–996. — European Symposium on Reliability of Electron Devices, Failure Physics and Analysis
- [Kash98] KASH, Jeffrey A.: Picosecond Imaging Circuit Analysis. In: *American Physical Society, Annual March Meeting* (1998)
- [KaTs96] KASH, Jeffrey; TSANG, James: Full chip optical imaging of logic state evolution in CMOS circuits. In: *Electron Devices Meeting, 1996. IEDM '96., International* (1996), pp. 934–936
- [KhCh86] KHURANA, N; CHIANG, C L: Analysis of Product Hot Electron Problems by Gated Emission Microscopy. In: *Reliability Physics Symposium, 1986. 24th Annual*, 1986, pp. 189–194
- [KoSh94] KOMODA, Hirotaka; SHIMIZU, Katsusuke: Optical Beam Induced Current Techniques for Failure Analysis of Very Large Scale Integrated Circuits Devices. In: *Japanese Journal of Applied Physics* 33, The Japan Society of Applied Physics (1994), Nr. Part 1, No. 6A, pp. 3393–3401
-

-
- [Lewi86] LEWIS, Stephen H: Infrared Microscopy as Applied to Failure Analysis of P-DIP Devices. In: *Reliability Physics Symposium, 1986. 24th Annual*, 1986, pp. 99–101
- [LGGF11] LLIDO, R; GOMEZ, J; GOUBIER, V; FROIDEVAUX, N; DUFAYARD, L; HALLER, G; POUGET, V; LEWIS, D: Photoelectric Laser Stimulation applied to Latch-Up phenomenon and localization of parasitic transistors in an industrial failure analysis laboratory. In: *Microelectronics Reliability* 51 (2011), Nr. 9–11, pp. 1658–1661. — Proceedings of the 22th ESREF Symposium
- [Li80] LI, H.H.: Refractive index of Silicon and Germanium and its Wavelength and Temperature Derivatives. In: *J. Phys. Chem. Ref. Data* 9. Indiana (1980), Nr. 3, pp. 561–658
- [LiMB07] LIAO, J Y; MARKS, H L; BEAUDOIN, F: OBIRCH analysis of electrically stressed advanced graphic ICs. In: *Microelectronics Reliability* 47 (2007), Nr. 9–11, pp. 1565–1568. — 18th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis
- [MiPi69] MICHAELIS, W; PILKUHN, M H: Radiative Recombination in Silicon p-n Junctions. In: *physica status solidi (b)* 36, WILEY-VCH Verlag (1969), Nr. 1, pp. 311–319
- [NaAl10] NAMEKATA, N; ADACHI, S; INOUE, S: Ultra-Low-Noise Sinusoidally Gated Avalanche Photodiode for High-Speed Single-Photon Detection at Telecommunication Wavelengths. In: *Photonics Technology Letters, IEEE* 22 (2010), Nr. 8, pp. 529–531. — From Duplicate 1 (Ultra-Low-Noise Sinusoidally Gated Avalanche Photodiode for High-Speed Single-Photon Detection at Telecommunication Wavelengths - Namekata, N; Adachi, S; Inoue, S)
- [NiMI95] NIKAWA, Kiyoshi; MATSUMOTO, Chika; INOUE, Shoji: Novel Method for Defect Detection in Al Stripes by Means of Laser Beam Heating and Detection of Changes in Electrical Resistance. In: *Japanese Journal of Applied Physics* 34, The Japan Society of Applied Physics (1995), Nr. Part 1, No. 5A, pp. 2260–2265
- [NLSL10] NG, Yin S; LUNDQUIST, Ted; SKVORTSOV, Dmitry; LIAO, Joy; KASAPI, Steven; MARKS, Howard: Laser voltage imaging: a new perspective of laser voltage probing. In: *ISTFA 2010: Conference Proceedings from the 36th International Symposium for Testing and Failure Analysis; November 14-18, 2010 InterContinental Hotel Dallas Dall*, 2010, p. 5
-

-
- [PBHN11] PERDU, P.; BASCOUL, G.; HIRAI, N.; NAKAMURA, T.: Expanding CMOS VLSI analysis techniques by Time Resolved Imaging. In: *LSI Test Symposium 2011 Proceedings*, 2011
- [PDDN10] PERDU, Philippe; DiBATTISTA, Jérôme; DUDIT, Sylvain; NAKAMURA, Tomonori: VLSI functional analysis by dynamic emission microscopy. In: *Microelectronics Reliability* 50 (2010), Nr. 9–11, pp. 1431–1435. — From Duplicate 1 (VLSI functional analysis by dynamic emission microscopy - Perdu, Philippe; DiBattista, Jérôme; Dudit, Sylvain; Nakamura, Tomonori) 21st European Symposium on the Reliability of Electron Devices, Failure Physics and Analysis
- [PLDV12] PARRASSIN, Thierry; LARRE, Philippe; DUDIT, Sylvain; VALLET, Michel; REVERDY, Antoine: From EBT to LVP, from 130nm to 28nm node, internal timing characterization evolution. In: *Istfa 2012: Conference Proceedings from the 38th International Symposium for Testing and Failure Analysis*, 2012, p. 232
- [Rica97] RICAUD, A: *Photopiles solaires: De la physique de la conversion photovoltaïque aux filières, matériaux et procédés* : Presses polytechniques et universitaires romandes, 1997 — ISBN 9782880743260
- [Rouc99] ROUCHKA, Eric C: Pattern Matching Techniques and Their Applications to Computational Molecular Biology. In: *Department of Computer Science Washington University* (1999)
- [Sato67] SATO, Tsutomu: Spectral Emissivity of Silicon. In: *Japanese Journal of Applied Physics* 6, The Japan Society of Applied Physics (1967), Nr. 3, pp. 339–347
- [ScAB12] SCHMIDT, Ch.; ALTMANN, F; BREITENSTEIN, O: Application of lock-in thermography for failure analysis in integrated circuits using quantitative phase shift analysis. In: *Materials Science and Engineering: B* 177 (2012), Nr. 15, pp. 1261–1267. — MicroTherm2011 – Microtechnology and Thermal Problems in Electronics
- [SDBP06] SANCHEZ, K; DESPLATS, R; BEAUDOIN, F; PERDU, P; DUDIT, S; VALLETC, M; LEWIS, D: Dynamic Thermal Laser Stimulation Theory and Applications. In: *Reliability Physics Symposium Proceedings, 2006. 44th Annual., IEEE International*, 2006, pp. 574–584
- [Semi12] SEMICAPS: SEMICAPS RSIL (2012)
-

-
- [SLCC97] SALOME, P; LEROUX, C; CHANTE, J -P; CREVEL, P; REIMBOLD, G: Study of a 3D phenomenon during ESD stresses in deep submicron CMOS technologies using photon emission tool. In: *Reliability Physics Symposium, 1997. 35th Annual Proceedings., IEEE International*, 1997, pp. 325–332
- [SNKO12] SCHLÖSSER, Alexander; NEDOSPASOV, Dmitry; KRÄMER, Juliane; ORLIC, Susanna; SEIFERT, Jean-Pierre: Simple Photonic Emission Analysis of AES. In: PROUFF, Emmanuel; SCHAUMONT, Patrick (eds.) *Cryptographic Hardware and Embedded Systems – CHES 2012* 7428, Springer Berlin Heidelberg (2012), pp. 41–57 — ISBN 978-3-642-33026-1
- [SoBe87] SOREF, R.; BENNETT, B.: Electrooptical effects in silicon. In: *IEEE Journal of Quantum Electronics* 23 (1987), Nr. 1, pp. 123–129
- [Stil11] STILLER, Andreas: *Processor Whispers: Of “dear friends” and engravers*. URL <http://h-online.com/-1263024>. - abgerufen am 03/12/2013. — H online
- [Théo09] THEODORE, Nguyen: *Caractérisation, modélisation et fiabilité des diélectriques de grille à base de HfO2 pour les futures technologies CMOS*, L’Institut National des Sciences Appliquées de Lyon, 2009
- [TsFi01] TSANG, J C; FISCHETTI, M V: Why hot carrier emission based timing probes will work for 50 nm, 1 V CMOS technologies. In: *Microelectronics and Reliability* 41 (2001), Nr. 9, pp. 1465–1470
- [TsKV00] TSANG, J. C.; KASH, J. a.; VALLETT, D. P.: Picosecond imaging circuit analysis. In: *IBM Journal of Research and Development* 44 (2000), Nr. 4, pp. 583–603
- [TSZC03] TOSI, A; STELLARI, F; ZAPPA, F; COVA, S: Hot-carrier luminescence: comparison of different CMOS technologies. In: *European Solid-State Device Research, 2003. ESSDERC '03. 33rd Conference on*, 2003, pp. 351–354
- [UETT94] URAOKA, Y; ERIGUCHI, K; TAMAKI, T; TSUJI, K: Evaluation technique of gate oxide damage. In: *Semiconductor Manufacturing, IEEE Transactions on* 7 (1994), Nr. 3, pp. 293–297
- [UKOS12] UCHIKADO, A; KAWANAB, S; OKUBO, T; SHIMASE, A; MAJIMA, T; HIRAI, N; ITO, Y; NAKAMURA, T: Case studies on application of Time Resolved Imaging Emission Microscopy
-

for backside timing analysis. In: *Physical and Failure Analysis of Integrated Circuits (IPFA), 2012 19th IEEE International Symposium on the*, 2012, pp. 1–4

[WeMu05] WEN, Chang-Da; MUDAWAR, Issam: Emissivity characteristics of polished aluminum alloy surfaces and assessment of multispectral radiation thermometry (MRT) emissivity models. In: *International Journal of Heat and Mass Transfer* 48 (2005), Nr. 7, pp. 1316–1329

[YPER99] YEE, Wai Mun; PANICCIA, M; EILES, Travis; RAO, V: Laser voltage probe (LVP): a novel optical probing technology for flip-chip packaged microprocessors. In: *Physical and Failure Analysis of Integrated Circuits, 1999. Proceedings of the 1999 7th International Symposium on the*, 1999, pp. 15–20

Chapitre VII – Annexes

1. Calcul de l'énergie cinétique d'un électron accéléré sous la grille d'un transistor MOS.

Pour ce calcul nous allons considérer que l'électron a une vitesse nulle à son entrée dans le canal et que le champ électrique est uniforme sous la grille. Il s'agit donc d'une analyse de premier ordre et unidimensionnelle.

La force F_e appliquée à l'électron une fois dans le canal équivaut à : $F_e = qE_G$ en Newton avec E_G le champ électrique sous la grille.

Le travail de la force F_e s'exprime de la manière suivante :

$$W(F_e) = q(V_{initial} - V_{final}) = q(V_S - V_D)$$

Dans un référentiel Galiléen, la variation de l'énergie cinétique d'un solide, entre deux instants $t_{initial}$ et t_{final} , est égale à la somme des travaux des forces extérieures appliquées au solide entre ces deux instants :

$$\frac{1}{2} m_e v_{final}^2 - \frac{1}{2} m_e v_{initial}^2 = W(F_1) + W(F_2) + \dots \text{ d'où}$$

$$\frac{1}{2} m_e v_D^2 - \frac{1}{2} m_e v_S^2 = q(V_S - V_D)$$

En considérant que la vitesse de l'électron à l'entrée du canal est nulle ($v_S = 0$) et que la différence de potentiel entre le drain et la source est notée $\Delta V = V_D - V_S$ alors

$$E_{cin_D} = \frac{1}{2} m_e v_D^2 = q(V_S - V_D) = -q\Delta V$$

Avec q la charge de l'électron $q = -1,6 \times 10^{-19} C$

D'où l'énergie cinétique de l'électron au niveau du drain correspond à $E_{cin} = |q|V_{DS}$.

On s'aperçoit alors qu'au premier ordre l'énergie cinétique d'un électron est indépendante de la longueur du canal.

La longueur d'onde minimum du photon associée à cette énergie en cas de relaxation de l'électron est la suivante :

$$\lambda = \frac{hc}{E_{cin}} = \frac{hc}{qV_{DS}}$$

Pour une tension $V_{DS}=1V$, $\lambda \approx 1240nm$

Avec

h : constante de Planck $h=6,626068 \times 10^{-34} J.s$

c : vitesse de la lumière dans le vide $c=2,99792458 \times 10^8 m.s^{-1}$

Comme indiqué dans le chapitre III cette approximation ne prend pas en compte les phénomènes coulombiens.

2. Calcul de l'angle solide pour l'évaluation du flux de photons collecté par un objectif 50X.

Supposons que l'objectif 50X ait une ouverture numérique $NA = 0,8$.

$NA = \sin(\beta)$ avec β le demi angle de l'ouverture.

D'où $\beta = 0,92rad$

Or d'après la loi de Descartes et le schéma ci-dessous :

$n_1 \sin i_1 = n_2 \sin i_2$ et $\beta = i_1$ donc $i_2 = 0,23rad$

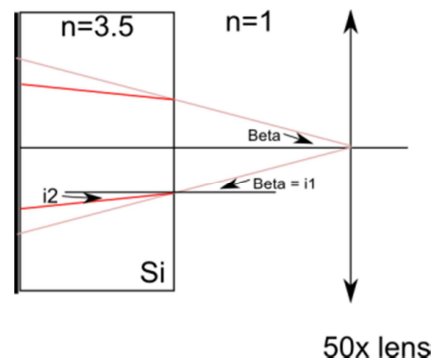


Figure VII-1 : Schéma d'une observation face arrière avec un objectif 50X.

En considérant que l'angle de vue depuis la lentille est i_2 , l'angle solide résultant peut être calculé comme suit :

$$\Omega = 2\pi(1 - \cos i_2) = 0,17 \text{ sr}$$

3. Technique du Lock-in thermographique

La technique du lock-in appliquée à la thermographie infrarouge permet d'améliorer sensiblement la résolution spatiale d'une acquisition réalisée avec un détecteur MCT. Le principe mathématique permettant le gain en résolution est développé page 84. Le gain en résolution réside dans l'information de phase de l'onde thermique. Afin d'extraire cette information l'effet thermique produit par le composant doit être modulé à une fréquence suffisamment faible pour que la constante de temps thermique de l'échantillon lui permette d'atteindre un régime stationnaire.

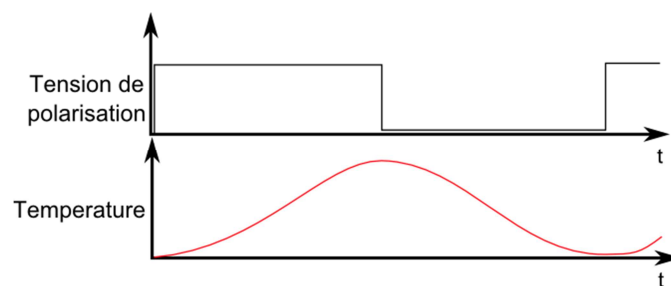


Figure VII-2 : Réponse en température d'un composant soumis à une modulation de sa tension d'alimentation.

Cette modulation est généralement une tension en créneau sur l'alimentation, ayant pour effet une modulation sinusoïdale de l'onde thermique (voir schéma Figure VII-2). La caméra acquiert au cours des phases d'échauffement/refroidissement un ensemble de trames ensuite traitées pour en extraire la phase du signal. Le choix de la

fréquence de modulation est dépendant de la vitesse maximale de la camera (frame rate) afin d'obtenir un minimum de trames pour un cycle thermique.

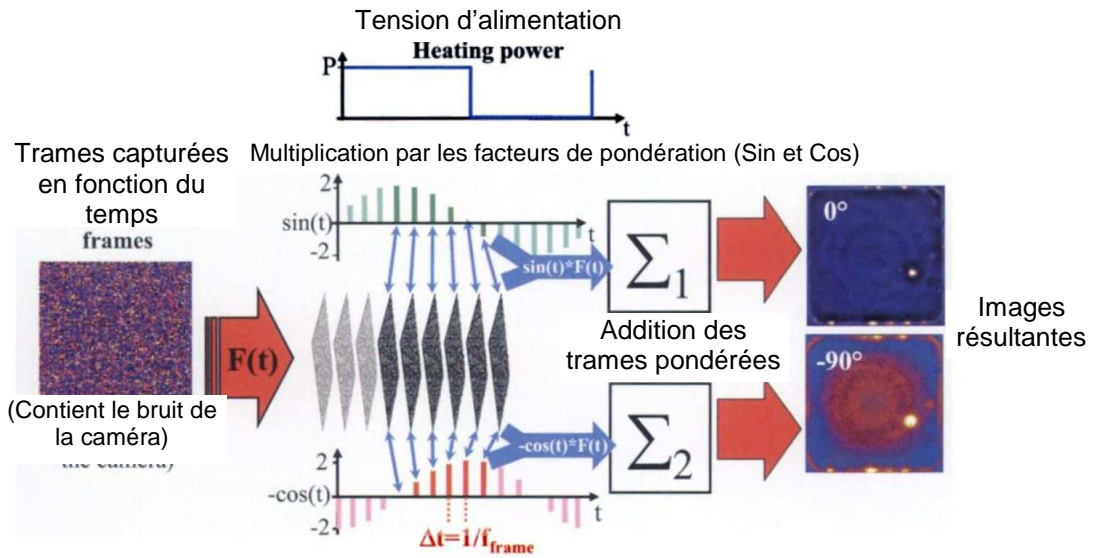


Figure VII-3 : Schéma de principe de la détection lock-in appliqué à la thermographie infrarouge. (Crédit : [BrWL10])

En pratique tout le processus se réalise en temps réel et permet l'acquisition de l'information de phase très rapidement. Chacune des trames acquises par le détecteur à l'instant t est multiplié par un coefficient sinus(t) et cosinus(t) comme le montre la Figure VII-3. Toutes les trames pondérées sont ensuite sommées pour obtenir les signaux dits à « 0° » et à « -90° ». Ces deux images permettent ensuite de calculer l'image d'amplitude et l'image de phase grâce aux équations suivantes :

$$\begin{aligned} \text{Im } g_{\text{Amp}} &= \sqrt{\text{Im } g_{0^\circ}^2 + \text{Im } g_{-90^\circ}^2} \\ \text{Im } g_{\text{Phase}} &= \arctan\left(\frac{-\text{Im } g_{-90^\circ}}{\text{Im } g_{0^\circ}}\right) \end{aligned} \quad \text{Eq. VII-1}$$

Dans le cas général l'image en amplitude ne donne pas plus d'information qu'une acquisition en thermographie statique, l'information récupérée correspond à l'échauffement de l'ensemble du composant donc impossible de localiser l'origine du point chaud. En revanche l'image en phase permet de visualiser la propagation de l'onde thermique dans le circuit grâce à un dégradé de couleurs. Il est alors possible de remonter à la source de l'échauffement et bien souvent au défaut. La résolution spatiale est dans ce cas dépendante du nombre de trames acquises par seconde par la caméra. Plus le détecteur est rapide, plus les trames sont de courte durée, l'onde thermique a donc moins le temps de se propager entre deux trames.

Chapitre VIII – Glossaire

APD (Avalanche PhotoDiode) : photodiode à avalanche. Photodiode spécifiquement conçue pour être polarisée en inverse à une centaine de volts, à la limite de la zone de claquage. Elle bénéficie ainsi d'un gain très élevé permettant la détection d'un seul photon.

ATPG (Automatic Test Pattern Generation) : système permettant la génération automatique de vecteurs de test pour un composant afin d'en exploiter toutes les fonctionnalités.

Boite (ou Boxe) : terme désignant une partie de la base de données TRI bornée à la fois dans le domaine temporel et spatial.

CAD (Computer Assisted Design) : conception assistée par ordinateur.

CAD Auto-Channeling : méthode de traitement des bases de données TRI (3D) utilisant les caractéristiques de la CAD pour éliminer les photons de bruit.

CCD (Charge-Coupled Devices) : dispositif de détection dits « à transfert de charge ».

CMOS (Complementary Metal Oxyde Semiconductor) : semi-conducteur complémentaire à grille Métal-Oxyde. Désigne l'ensemble des circuits ayant un étage de sortie composé d'un couple de transistors MOSFET N et P placés de manière symétrique et réalisant chacun la même fonction. Du fait de leur caractéristique de fonctionnement inversée, un transistor est passant alors que l'autre est bloquant (ils sont donc complémentaires).

Corps noir : désigne un objet idéal qui absorberait toute l'énergie électromagnétique qu'il recevrait, sans en réfléchir ni en transmettre. De plus son spectre électromagnétique ne dépendrait que de sa température.

Dark (background) : image acquise par un instrument optique lorsqu’aucune source de lumière n’éclaire l’objet. Cette image permet d’identifier les zones défectueuses ou bruité du détecteur.

Die (Puce) : terme anglais désignant le petit morceau de semi-conducteur sur lequel sont déposées les différentes couches des matériaux constituant un circuit intégré. En d’autres termes, les pièces d’une plaquette après découpe (dicing).

DLS (Dynamic Laser Stimulation) : appellation regroupant un ensemble de techniques de localisation des défauts microélectroniques toutes basées sur un balayage laser synchronisé avec l’outil générant les stimuli du circuit.

Densités neutres : filtres optiques réduisant le flux photonique de manière homogène sur une plage spectrale donnée.

EBT (Electron Beam Tester) : faisceau d’électrons utilisé en mode sonde, pouvant ainsi extraire des informations sur le niveau logique d’une zone conductrice.

EOFM (Electro Optical Frequency Modulation) : technique permettant de cartographier une zone d’un circuit afin de visualiser les structures fonctionnant à une fréquence donnée.

EOP (Electro Optical Probing) : faisceau laser utilisé en mode sonde pouvant ainsi extraire des informations sur le niveau logique de zones où circulent des porteurs de charges.

EOS (Electrical Over Stress) : dommages causés par une surtension ou un fort courant. Se différencie de l’ESD par la nature arbitraire du type d’onde destructrice, par la répétabilité et la périodicité du phénomène.

ESD (Electro Static Discharge) : décharge électrostatique provoquée par le passage soudain et momentané d’un courant entre deux points de potentiels électriques différents. Se caractérise par un type d’onde bien défini dans des modèles et par son aspect non périodique et non répétable.

FET (Field Effect Transistor) : transistor à effet de champ

FPA (Focal Plane Array) : Imageur constitué d’une matrice d’éléments photosensibles agencés dans le plan focal d’un système optique.

Gating : signal digital ou impulsionnel délimitant une fenêtre temporelle pouvant servir à activer et désactiver certaines fonctions.

Invasive : terme qualifiant une méthode d'observation ou de mesure dans le cas où elle perturbe le bon fonctionnement du circuit durant l'observation ou la mesure.

Jitter (Gigue) : phénomène de fluctuation d'un signal dans une ligne de transmission pouvant être dû à un glissement de phase ou à une dispersion temporelle.

Leadframe : cadre conducteur sur lequel repose la puce en silicium à l'intérieur du boîtier.

LVI (Laser Voltage Imaging) : voir EOFM.

LVP (Laser Voltage Probing) : voir EOP.

MCT (Mercure Cadmium Tellure) : désigne l'ensemble des détecteurs infrarouges dont la surface photosensible est constituée de ces trois éléments (HgCdTe).

Mobilité des porteurs : valeur qualifiant la capacité des porteurs (électron ou trous) à se déplacer dans un matériau donné.

N_D : bruit (Noise) mesuré lors d'une acquisition d'un Dark (bruit de l'échantillon off + détecteur).

OBIC (Optical Beam Induce Current) : technique de localisation de défauts consistant à injecter des charges électriques (paires électron-trou) par laser dans le composant. Le courant ainsi créé permet de réaliser une cartographie de la sensibilité du composant à la variation de charges.

OBIRCH (Optical Beam Induce Resistance Change) : technique de localisation de défauts consistant à échauffer localement le composant par un faisceau laser à 1340nm. La résistance des matériaux dépendant de la température, un échauffement d'un chemin plus résistif (court-circuit) engendre une variation de courant importante sur l'alimentation.

Probing : terme anglais pour le fait de mesurer avec une sonde, physique (sonde d'oscilloscope) ou optique (laser).

PPD (Positive Photon Discrimination) : méthode de filtrage des bases de données TRI consistant à éliminer les photons apparaissant entre les transitions logiques.

Scan Chain : technique utilisée en Design for Test (DFT) afin de tester plus facilement un ensemble de flip-flops. Ces derniers se trouvent être configurables et observables par le biais de la « scan chain » pour vérifier le bon fonctionnement du circuit.

SDL (Soft Defect Localisation) : Techniques laser permettant la localisation des défauts dits « soft ».

SEI (Seebeck Effect Imaging) : Technique laser de localisation de défauts (opens résistifs) basé sur la génération de l'effet Seebeck (tension) à la jonction de deux matériaux de natures différentes par l'élévation locale de la température.

SIL (Solid Immersion Lens) : lentille à immersion solide permettant une amélioration de la résolution des systèmes optiques infrarouges par une forte augmentation de l'ouverture numérique.

SNR (Signal to Noise Ratio) : rapport signal sur bruit.

Standalone : circuit fonctionnant tout seul, sans communication avec l'extérieur.

STI (Shallow Trench Isolation) : Élément permettant d'éviter les fuites de courant entre les différentes structures semi-conductrices d'un composant.

STPC (Spatio-Temporal Photons Correlation) : algorithme de suppression du bruit des bases de données TRI.

Tranche : terme désignant une partie de la base de données TRI bornée dans le domaine temporel et non bornée spatialement.

TRE (Time Resolved Emission) : technique non-invasive d'observation des événements dans les circuits digitaux par émission de lumière dynamique acquise par un détecteur mono-point.

TRI (Time Resolved Imaging) : technique non-invasive d'observation des événements dans les circuits digitaux par émission de lumière dynamique acquise selon deux dimensions.

T_w : valeur du seuil (Threshold) pour le filtrage par poids (Weight) STPC.

Unités : nanoseconde (ns), picoseconde (ps), Photon (ph), pixel (px)

ZCE (Zone de Charge d'Espace ou zone de déplétion) : zone située à l'interface d'une jonction PN et totalement dépourvue de porteur libre.

Résumé

Titre : Applications de la cartographie en émission de lumière dynamique (Time Resolved Imaging) pour l'analyse de défaillance des composants VLSI.

Mots-clés : Cartographie en émission de lumière dynamique, Analyse de défaillance microélectronique, Détection de photons en temps résolu.

Les technologies VLSI (« Very large Scale Integration ») font partie de notre quotidien et nos besoins en miniaturisation sont croissants. La densification des transistors occasionne non seulement des difficultés à localiser les défauts dits « hard » apparaissant durant les phases de développement (debug) ou de vieillissement, mais aussi l'apparition de comportements non fonctionnels purs du composant liés à des défauts de conception. Les techniques abordées dans ce document sont destinées à sonder les circuits microélectroniques à l'aide d'un outil appelé émission de lumière dynamique (Time Resolved Imaging - TRI) à la recherche de comportements anormaux au niveau des timings et des patterns en jeu dans les structures. Afin d'aller plus loin, cet instrument permet également la visualisation thermographique en temps résolu de phénomènes thermiques transitoires au sein d'un composant.

Abstract

Title : Dynamic light emission cartography (Time Resolved Imaging) applied to failure analysis of VLSI components.

Key words : Dynamic light emission cartography, Microelectronic Failure Analysis, Time resolved photon counting detection.

VLSI ("Very Large Scale Integration") technologies are part of our daily life and miniaturization needs are increasing. The densification of transistors not only means having trouble locating the so-called "hard defects" occurring during the development phases (debug) or aging, but also the appearance of pure non-functional behaviors related to component design flaws. Techniques discussed in this document are intended to probe microelectronic circuits using a tool called dynamic light emission (Time Resolved Imaging - TRI) in search of abnormal behavior in terms of timings and patterns involved in structures. To go further, this instrument also allows viewing thermographic time resolved thermal transients within a component.